1 简介

本参考手册是对 SC32F10T/10G 数据手册 SC32F10T_10G_Datasheet Vx.x 的补充，提供了应用（特别是软件开发）所需的信息，有关特定 SC32F10T/10G 器件的功能集、订购信息以及机械和电气特性的信息，请参见其相应的数据手册。

2 文档约定

2.1 名词解释

本节主要解释本文档中各首字母缩略词和缩写词的定义：

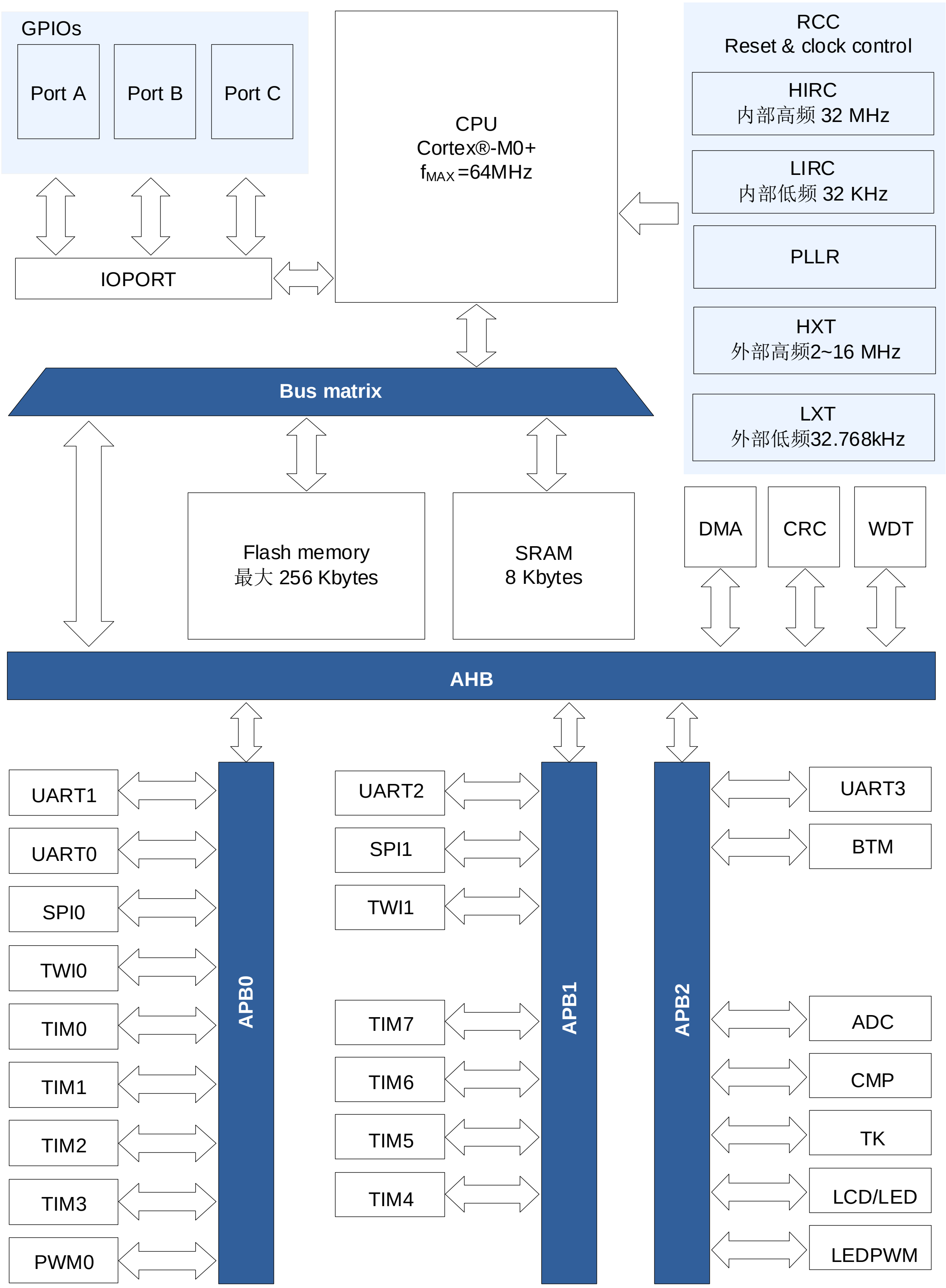
- 字：32 位数据
- 半字：16 位数据
- 字节：8 位数据
- 双字：64 位数据
- IAP（在应用中编程）：IAP 是指可以在用户程序运行期间对微控制器的 Flash 进行重新编程
- ICP（在线编程）：ICP 是指可以在器件安装于用户电路板上时使用 JTAG 协议、SWD 协议或自举程序对微控制器的 Flash 进行编程
- 选择字节：存储于 Flash 中的产品配置位
- AHB：高级高性能总线
- APB：高级外设总线

2.2 外设可用性

有关各型号产品的外设可用性及数量信息，请参考各产品最新的数据手册产品外设资源表。

目录

3 资源框图

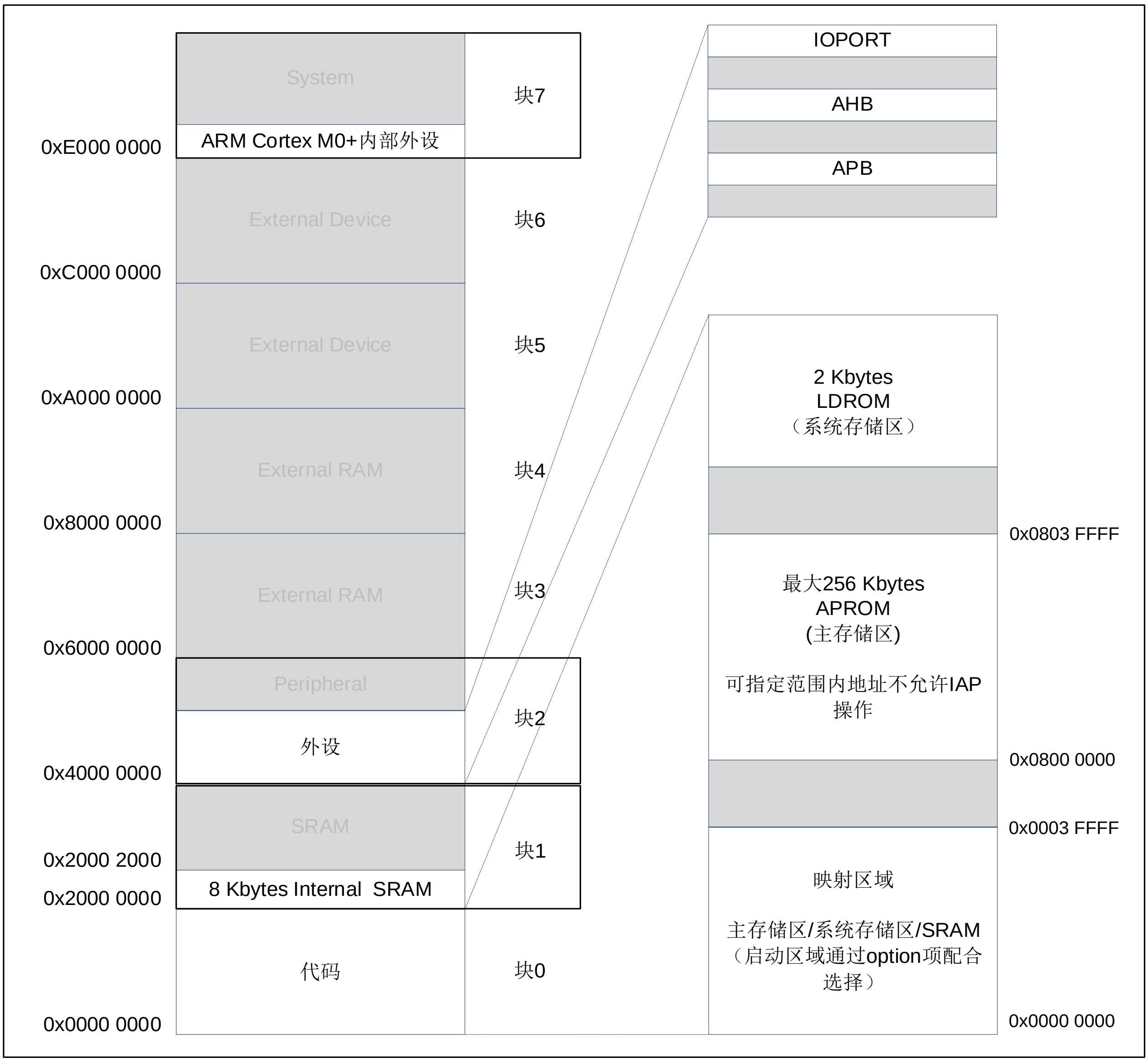

GPIOs
Port A
Port B
Port C
IOPORT
CPU
Cortex®-M0+
fMAX =64MHz
RCC
Reset & clock control
HIRC
内部高频 32 MHz
LIRC
内部低频 32 KHz
PLLR
HXT
外部高频2~16 MHz
LXT
外部低频32.768kHz
Bus matrix
Flash memory
最大 256 Kbytes
SRAM
8 Kbytes
DMA
CRC
WDT
AHB
APB0
APB1
APB2
UART1
UART0
SPI0
TWI0
TIM0
TIM1
TIM2
TIM3
PWM0
UART2
SPI1
TWI1
TIM7
TIM6
TIM5
TIM4
UART3
BTM
ADC
CMP
TK
LCD/LED
LEDPWM

4 存储

4.1 概述

程序存储器、数据存储器、寄存器排列在同一个线性（即地址连续）的 4 GB 地址空间内。各字节按小端格式在存储器中编码。字中编号最低的字节被视为该字的最低有效字节，而编号最高的字节被视为最高有效字节。可寻址的存储空间分为 8 个主要块，每个块为 512 MB。

4.2 存储框图



SC32F10T/10G 系列存储器映射图

4.3 特性

- 存储 Flash 位宽为 32 bits，可反复写入 10 万次
- 常温下数据保存时间为 100 年以上
- Flash 的组成结构如下：
  - 最大 256 Kbytes APROM（主存储区）
  - 2 Kbytes LDROM（系统存储区）
  - 8 Kbytes 数据存储器 SRAM
  - 96 bits Unique ID

4.4 APROM（主存储区）

- SC32F10xx8 系列的主存储区（APROM）有 256 Kbytes
- SC32F10xx7 系列的主存储区（APROM）有 128 Kbytes
- 扇区（sector）大小：512 bytes
- 支持：读/写/扇区擦除/全擦除/查空
- CPU（Cortex®-M0+）通过 AHB 总线访问 Flash
- 程序默认从主存储区启动，用户可通过 Customer Option OP_BL[1:0]选择程序从 SRAM/LDROM 等其它区域启动
- 读保护：即读取加密，读保护开启后，仅可从主存储区启动运行的程序可以读取主存储区信息，其它区域启动或第三方工具无法获取主存储区信息
- 写保护：提供两段硬件写保护区域，写保护区域中禁止 IAP 操作，用户可以根据实际需求以扇区为单位设定两段写保护区域的范围

256 Kbytes 的 APROM 分为 512 个扇区（sector），每个 Sector 为 512 bytes，烧录时目标地址所属的 Sector 都会被烧写器强制擦除，再写入数据；用户写操作时，必须先擦除，再写入数据。

SC32F10xx8 系列 256 Kbytes APROM Sector 分区示意

128 Kbytes 的 APROM 分为 256 个扇区（sector），每个 Sector 为 512 bytes，烧录时目标地址所属的 Sector 都会被烧写器强制擦除，再写入数据；用户写操作时，必须先擦除，再写入数据。

SC32F10xx7 系列 128 Kbytes APROM Sector 分区示意

4.5 LDROM（系统存储区）

- 系统存储区为 2 Kbytes LDROM，出厂固化 ISP 程序，该区域用户无法改写也无法访问
- 嵌入式自举程序：固化的 ISP 程序，该指令公开，可以利用该程序通过 UART 重新编程 Flash。程序执行会等待升级命令，在 500MS 内未来接收到更新指令，则跳转到主存储区执行（0X0800 0000）

4.5.1 BootLoader

支持硬件和软件两种 BootLoad 方式：

- 软件做法：直接软件划分 BootLoad 和 APP 区域，通过修改 VTOR 可轻易实现 BootLoad、APP 中断共用，各区大小可随意裁切
- 硬件做法：2 Kbytes 固定“系统存储区”为专用 BootLoader 区域，用户不可读写：
  - 系统存储区作为一个固化的 BootLoader 空间，其中的程序是出厂前烧录好，用户不可读写。
  - 嵌入式自举程序：嵌入式自举程序位于系统存储区中，在生产阶段编程。固化的 ISP 程序，该指令公开，可以利用该程序通过 UART 重新编程 Flash。

4.6 SRAM

- Internal SRAM：8 Kbytes，地址 0x2000 0000 ~ 0x2000 1FFF
- 用户可通过 Customer Option OP_BL[1:0]选择程序从 SRAM 启动
- 能够以最大系统时钟频率按字节、半字（16 位）或全字（32 位）访问，无等待状态，因此可由 CPU 和 DMA 访问

4.7 启动区域选择（自举）

复位后，用户可自行设置所需的自举模式配置。

退出待机模式后，还可以对启动模式配置进行重新采样。该启动延迟结束后，CPU 将从地址 0x0000 0000 获取栈顶值，然后从始于 0x0000 0004 的自举存储器开始执行代码。

自举区域选择有三种：主存储区、系统存储区和 SRAM，详细描述如下：

4.7.1 从主存储区自举

主存储区在自举存储器空间（0x0000 0000）中有别名，但也可从它原来的存储器空间（0x0800 0000）访问。换句话说：程序可从地址 0x0000 0000 或 0x0800 0000 开始访问。

4.7.2 从系统存储区自举

- 系统存储区（2 Kbytes LDROM）作为一个固化的 BootLoader 空间，其中的程序是出厂前烧录好，用户不可读写。
- 嵌入式自举程序：嵌入式自举程序位于系统存储区中，在生产阶段编程。固化的 ISP 程序，该指令公开，可以利用该程序通过 UART 重新编程 Flash。

4.7.3 从嵌入式 SRAM 自举

SRAM 在自举存储器空间（0x0000 0000）中有别名，但也可从它原来的存储器空间（0x2000 0000）访问。

4.7.4 自举模式设置

通过寄存器控制位 BTLD[1:0]配合软件复位 RST 控制位可实现三种自举模式，BTLD 和 RST 受 IAP_KEY 保护：

① 设置 BTLD[1:0]=0x00，芯片软件复位后从主存储区（APROM）启动
② 设置 BTLD[1:0]=0x01，芯片软件复位后从系统存储区（LDROM）启动
③ 设置 BTLD[1:0]=0x10，芯片软件复位后从嵌入式 SRAM 启动
在芯片烧录阶段，通过 Customer Option 项 OP_BL[1:0]实现芯片上电初始启动区域选择：

① 在 customer option 中设置 OP_BL[1:0]=0x00，芯片复位后从主存储区（APROM）启动
② 在 customer option 中设置 OP_BL[1:0]=0x01，芯片复位后从系统存储区（LDROM）启动
③ 在 customer option 中设置 OP_BL[1:0]=0x10，芯片复位后从嵌入式 SRAM 启动

4.8 96 bits Unique ID

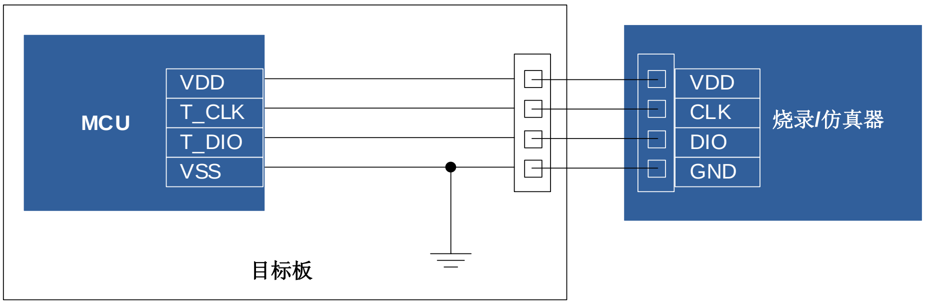
SC32F10T/10G 提供了一个独立的 Unique ID 区域，出厂前会预烧一个 96 bits 的唯一码，用以确保该芯片的唯一性。用户获得序列号的唯一方式是通过 IAP 指令读取。

4.9 User ID 区域

User ID 区域，出厂时写入用户定制 ID，用户可对其进行读操作，但禁止对 User ID 区域进行写操作。

4.10 编程

SC32F10T/10G 的 Flash 通过 T_DIO、T_CLK、VDD、VSS 来进行编程，具体连接关系如下：



ICP 模式 Flash Writer 编程连接示意图

T_DIO、T_CLK 是 2 线 JTAG 烧写和仿真的信号线，用户在烧录时可通过 Customer Option 项配置这两端口的模式：JTAG 专用模式和常规模式（JTAG 专用口无效）。

注意：UART0 的信号引脚 RXD0 / TXD0 与系统烧录/调试接口（T_CLK / T_DIO）复用。若启用全双工通信，T_CLK / T_DIO 可能会与 UART0 的 RXD0 接收时序产生冲突，导致通信异常。因此，必须将 UART0 配置为半双工通信模式，以避免此硬件冲突并保证通信稳定性。

4.10.1 JTAG 专用模式

JTAG 专用模式下，T_DIO、T_CLK 为烧写仿真专用口，与之复用的其它功能不可用。此模式一般用于在线调试阶段，方便用户仿真调试；JTAG 专用模式生效后，芯片无需重新上下电即可直接进入烧录或仿真模式。

4.10.2 常规模式（JTAG 专用口无效）

常规模式下，JTAG 功能不可用，端口上与之复用的其它功能可正常使用。此模式可防止烧录口占用 MCU 管脚，方便用户最大化利用 MCU 资源。

注意：当 JTAG 专用口无效的配置设定成功后，芯片必须彻底下电再重新上电后才能进入烧录或仿真模式，这样就会影响到带电模式下的烧录和仿真。赛元建议用户在量产烧录时选择 JTAG 专用口无效的配置，在研发调试阶段选择 JTAG 模式。

相关 Customer Option 如下：

寄存器	读/写	说明	复位值
OPT_CON1	读/写	Customer Option 映射寄存器 1	0x0000_0000

7	6	5	4	3	2	1	0
ENWDT	DISJTG	DISRST	-	-	DISLVR	OP_BL[1:0]	

位编号	位符号	说明
6	DISJTG	JTAG 口切换控制位 0：JTAG 模式使能，对应管脚只能作为 T_CLK/ T_DIO 使用 1：常规模式（Normal），JTAG 功能无效

4.11 安全加密

SC32F10T/10G 系列的安全加密功能主要是对 APROM 进行读保护加密：用户可在烧录阶段通过赛元专用烧录套件的烧录上位机的 Customer Option 项配置读保护加密功能，选择是否开启 Flash 读保护，进入加密模式：

- 芯片默认出厂时 Flash 为非加密状态。
- 读保护加密功能无映射寄存器，用户只能在烧录阶段通过赛元专用烧录套件的烧录上位机的 Customer Option 项配置，必须经过烧录才能完成修改。
- 加密失能：可对主存储区执行读取、编程和擦除操作。也可对选项字节和备份寄存器进行所有操作。
- 加密使能：
  - 主存储区启动：在用户模式下执行的代码（从用户 APROM 自举）可对主存储区执行所有操作。
  - 调试、从 SRAM 启动以及从系统存储区启动：在调试模式下或当代码从 SRAM 或系统存储区启动时，主存储区完全不可访问。
- 取消加密使能必须先对主存储区进行全擦操作。

4.11.1 安全加密操作权限

启动区域/工具	解锁状态					读保护加密状态				
	读	写	块擦	全擦	操作写保护区域	读	写	块擦	全擦	操作写保护区域
从 APROM 自举	√	√	√	\	禁止	√	√	√	\	禁止
调试/从 SRAM 自举	√	√	√	√	禁止	禁止	禁止	禁止	禁止	禁止
从系统存储区自举	√	√	√	√	√	禁止	禁止	禁止	√	禁止

4.12 In Application Programming（IAP）

SC32F10T/10G 的 APROM 中的 IAP 区域可进行 In Application Programming（IAP）操作，用户可以通过 IAP 操作实现远程程序更新，也可以通过 IAP 读操作获取 Unique ID 区域或 User ID 区域信息。进行 IAP 写数据操作前，用户必须对目标地址所属的 Sector 进行扇区擦除操作。

芯片默认出厂时 APROM 允许全局 IAP 操作。芯片内部提供两组 APROM 写保护区域，按照扇区单位设置起始，被保护的区域禁止 IAP 操作，设置规则如下：

IAPPORx 寄存器值（x=A 或 B）	IAPPOR 保护区域
IAPPORx_ST = IAPPORx_ED	扇区 IAPPORx
IAPPORx_ST > IAPPORx_ED	无（不受保护）
IAPPORx_ST < IAPPORx_ED	从 IAPPORx_ST 到 IAPPORx_ED 的扇区

用户在烧录时可通过 Customer Option 项里的“Flash sectors protection”配置这两段 APROM 写保护区域。

注意：

当用户使用 HXT 或 PLL 作为系统时钟源进行 IAP 操作时，请参考赛元提供的应用文档《赛元 SC32 IAP 操作流程的规范》进行操作，避免出现异常。

4.12.1 IAP 操作相关寄存器

寄存器	地址	说明	复位值
OPINX	0x4000_03F8	Customer Option 指针	0x0000_0000
OPREG	0x4000_03FC	Customer Option 寄存器	0x0000_0000
IAPPORA_ST	0XC3~0XC4 @ OPINX	禁止 IAP 操作 A 区域起始地址寄存器	0x0000_0000
IAPPORA_ED	0XC5~0XC6 @ OPINX	禁止 IAP 操作 A 区域结束地址寄存器	0x0000_0000
IAPPORB_ST	0XC7~0XC8 @ OPINX	禁止 IAP 操作 B 区域起始地址寄存器	0x0000_0000
IAPPORB_ED	0XC9~0XCA @ OPINX	禁止 IAP 操作 B 区域结束地址寄存器	0x0000_0000

4.12.1.1 禁止 IAP 操作 A 区域起始地址寄存器 IAPPORA_ST

寄存器	读/写	说明	复位值
IAPPORA_ST	读/写	禁止 IAP 操作 A 区域起始地址寄存器	0x0000_0000

15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	START[8]
7	6	5	4	3	2	1	0
START[7:0]							

位编号	位符号	说明
8~0	START[8:0]	禁止 IAP 操作 A 区域，扇区编号设置： 实际保护区域起始地址= Flash 基址 + [START[8:0] x 0x200]
15~9	-	保留

4.12.1.2 禁止 IAP 操作 A 区域结束地址寄存器 IAPPORA_ED

寄存器	读/写	说明	复位值
IAPPORA_ED	读/写	禁止 IAP 操作 A 区域结束地址寄存器	0x0000_0000

15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	END [8]
7	6	5	4	3	2	1	0
END [7:0]							

位编号	位符号	说明
8~0	END [8:0]	禁止 IAP 操作 A 区域，扇区编号设置： 实际保护区域结束地址= Flash 基址 + [(END[8:0]+1) x 0x200]（不包含）

位编号	位符号	说明
15~9	-	保留

4.12.1.3 禁止 IAP 操作 B 区域起始地址寄存器 IAPPORB_ST

寄存器	读/写	说明	复位值
IAPPORB_ST	读/写	禁止 IAP 操作 B 区域起始地址寄存器	0x0000_0000

15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	START[8]
7	6	5	4	3	2	1	0
START[7:0]							

位编号	位符号	说明
8~0	START[8:0]	禁止 IAP 操作 B 区域，扇区编号设置： 实际保护区域起始地址= Flash 基址 + [START[8:0] x 0x200]
15~9	-	保留

4.12.1.4 禁止 IAP 操作 B 区域结束地址寄存器 IAPPORA_ED

寄存器	读/写	说明	复位值
IAPPORB_ED	读/写	禁止 IAP 操作 B 区域结束地址寄存器	0x0000_0000

15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	END [8]
7	6	5	4	3	2	1	0
END [7:0]							

位编号	位符号	说明
8~0	END [8:0]	禁止 IAP 操作 B 区域，扇区编号设置： 实际保护区域结束地址= Flash 基址 + [(END[8:0]+1) x 0x200]（不包含）
15~9	-	保留

对写保护区域之外的 APROM 进行 IAP 操作，可通过以下寄存器实现：

4.12.1.5 数据保护寄存器 IAP_KEY

寄存器	读/写	说明	复位值
IAP_KEY	读/写	数据保护寄存器	0x0000_0000

31	30	29	28	27	26	25	24
IAPKEY[31:24]							
23	22	21	20	19	18	17	16
IAPKEY[23:16]							
15	14	13	12	11	10	9	8
IAPKEY[15:8]							
7	6	5	4	3	2	1	0

IAPKEY[7:0]

位编号	位符号	说明
31~0	IAPKEY[31:0]	数据保护锁 为防止因电气干扰等原因出现对 Flash 的意外操作，IAP_CON 寄存器执行写操作前需要通过 IAPKEY 解锁。解锁顺序如下： 1. 写入 KEY1 = 0x1234_5678 2. 写入 KEY2 = 0xA05F_05FA 如果操作顺序不正确，会锁定 IAP_CON 寄存器，直到下次系统复位才会解锁。

4.12.1.6 IAP 扇区编号设置寄存器 IAP_SNB

寄存器	读/写	说明	复位值
IAP_SNB	读/写	IAP 扇区编号设置寄存器	0x0000_0000

31	30	29	28	27	26	25	24
IAPADE[7:0]							
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	IAPSNB[8]
7	6	5	4	3	2	1	0
IAPSNB[7:0]							

位编号	位符号	说明
31~24	IAPADE[7:0]	IAP 操作区域扩展地址 通过向 IAPADE 写入不同的值，使得 IAP 操作指向不同的操作区域： 0x00：无效 0x4C：APROM 其它：保留
8~0	IAPSNB[8:0]	扇擦/页擦时的 IAP 操作扇区编号设置： 实际操作扇区的起始地址= Flash 基址 + [IAPSNB[8:0] x 0x200]
23~9	-	保留

4.12.1.7 IAP 控制寄存器 IAP_CON（写保护）

*该寄存器受写保护，必须操作数据保护寄存器 IAP_KEY 才能修改。

寄存器	读/写	说明	复位值
IAP_CON	读/写	IAP 控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
LOCK	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-

15	14	13	12	11	10	9	8
-	-	-	-	-	BTLD[1:0]		RST
7	6	5	4	3	2	1	0
ERASE	-	SERASE	PRG	-	-	CMD[1:0]	

位编号	位符号	说明
31	LOCK	对该位写 1 后，IAP_CON 寄存器被锁定。当检测到解锁序列时，由硬件将该位清 0。 如果解锁操作失败，该位仍保持置 1，直到下一次系统复位。
10~9	BTLD[1:0]	软件复位后程序启动区域选择位： 00：芯片软件复位后从 APROM（主存储区）启动 01：芯片软件复位后从 LDROM（系统存储区）启动 10：芯片软件复位后从嵌入式 SRAM 启动 11：保留
8	RST	软件复位控制位 0：程序正常运行 1：对该位写 1 后系统立刻复位
7	ERASE	全擦（All Erase）控制位 0：无操作 1：对该位写 1 后再配置 CMD[1:0]=10，则进入 APROM 全擦除操作，APROM 将全部擦除
5	SERASE	扇区擦除（Sector Erase）控制位 0：无操作 1：对该位写 1 后再配置 CMD[1:0]=10，则进入 APROM 扇区擦除操作，APROM 的指定 Sector 将被擦除
4	PRG	编程（Program）控制位 0：禁止 Flash 编程 1：使能 Flash 编程
1~0	CMD[1:0]	IAP 命令使能控制位 10：执行擦除操作命令 其它：保留 **注意：** **1. 擦除操作命令位写 1 后，必须配置 CMD[1:0]=10，相应的操作才会开始执行** **2. 一次只能执行 1 种 IAP 操作，所以 ERASE/SERASE 位同一时间只能有一位置 1**
30~11 6 3~2	-	保留

4.12.1.8 IAP 寄存器映射

寄存器	偏移地址	读/写	说明	复位值
IAP 基地址：0x4000_03C0				
IAP_KEY	0x00	读/写	数据保护寄存器	0x0000_0000
IAP_SNB	0x04	读/写	IAP 扇区编号设置寄存器	0x0000_0000
IAP_CON	0x0C	读/写	IAP 控制寄存器	0x0000_0000

4.13 选项字节区域（Customer Option）

SC32F10T/10G 有单独的一块 Flash 区域用于保存客户的上电初始值设置，此区域称为选项字节区域（Customer Option）区域。户在烧录时可通过上位机对 Customer Option 项进行配置，在烧写过程中将配置值写入 Customer Option 区域，IC 在复位初始化阶段将调用 Customer Option 数据作为初始设置。

也可通过操作 Customer Option 的映射寄存器临时修改 Customer Option 项，但是需要注意：修改映射寄存器仅可实现临时调整，不会对 Customer Option 区域的设置值造成任何影响，芯片复位后，仍会根据烧录时用户选择的 Customer Option 参数进行初始化。

Customer Option 相关映射寄存器的操作方式如下：

Customer Option 相关 SFR 的读写操作由 OPINX 和 OPREG 两个寄存器进行控制，各 Customer Option SFR 的具体位置由 OPINX 确定，如下表所示：

寄存器	地址	说明	复位值
OPINX	0x4000_03F8	Customer Option 指针	0x0000_0000
OPREG	0x4000_03FC	Customer Option 寄存器	0x0000_0000
OPT_CON0	0XC1 @ OPINX	Customer Option 映射寄存器 0	0x0000_0000
OPT_CON1	0XC2 @ OPINX	Customer Option 映射寄存器 1	0x0000_0000

4.13.1 Customer Option 的映射寄存器

使用 OPINX 配合 OPREG 改写 IFB 映射寄存器之前，应先要打开 Customer Option 寄存器的时钟使能开关 AHB_CFG.IFBEN：

4.13.1.1 AHB 总线外设时钟使能寄存器 AHB_CFG

寄存器	读/写	说明	复位值
AHB_CFG	读/写	AHB 总线外设时钟使能寄存器	0x0010_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	CLKDIV[2:0]			-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
-	-	-	-	-	IFBEN	CRCEN	DMAEN

位编号	位符号	说明
2	IFBEN	Customer Option 映射寄存器时钟使能位 使用 OPINX 配合 OPREG 改写 IFB 映射寄存器之前，应先要打开时钟使能。 0：禁止 1：使能
31~23	-	保留

位编号	位符号	说明
19~3		

4.13.1.2 Customer Option 映射寄存器 0 OPT_CON0

寄存器	地址	说明	复位值
OPT_CON0	读/写	Customer Option 映射寄存器 0	0x0000_0000

7	6	5	4	3	2	1	0
-	-	-	-	-	DISLVR	LVRS [1:0]	

位编号	位符号	说明
2	DISLVR	LVR 开关 0：LVR 有效 1：LVR 无效
1~0	LVRS [1:0]	LVR 电压选择控制 11：4.3V 复位 10：3.7V 复位 01：2.9V 复位 00：1.9V 复位
7~3	-	保留

4.13.1.3 Customer Option 映射寄存器 1 OPT_CON1

寄存器	读/写	说明	复位值
OPT_CON1	读/写	Customer Option 映射寄存器 1	0x0000_0000

7	6	5	4	3	2	1	0
ENWDT	DISJTG	DISRST	-	-	-	OP_BL[1:0]	

位编号	位符号	说明
7	ENWDT	WDT 开关 1：WDT 开始工作 0：WDT 关闭
6	DISJTG	JTAG 口切换控制位 0：JTAG 模式使能，对应管脚只能作为 T_CLK/ T_DIO 使用 1：常规模式（Normal），JTAG 功能无效
5	DISRST	复位信号口切换控制位 **该位只读，用户不可改写。** 0：RST 对应管脚当复位脚使用 1：RST 所在管脚做正常的 GPIO 管脚使用
1~0	OP_BL[1:0]	芯片复位后启动区域选择 **该位只读，用户不可改写。** 00：芯片复位后从 APROM（主存储区）启动 01：芯片复位后从 LDROM（系统存储区）启动 10：芯片复位后从嵌入式 SRAM 启动 11：保留
4~2	-	保留

5 上电、复位和时钟控制（RCC）

5.1 上电过程

SC32F10T/10G 上电后，在客户端软件执行前，会经过以下三个阶段：

① 复位阶段；
② 调入信息阶段；
③ 正常操作阶段。

5.1.1 复位阶段

复位阶段是指 SC32F10T/10G 会一直处于复位的情况，直到供应给 SC32F10T/10G 的电压高过某一电压，内部才开始有效的 Clock。复位阶段的时间长短和外部电源的上升速度有关，外部电源达到内建 POR 电压后，复位阶段才会完成。

5.1.2 调入信息阶段

在 SC32F10T/10G 内部有一个预热计数器。在复位阶段期间，此预热计数器一直被清为 0，直到电压过了 POR 电压后，内部 HIRC 振荡器开始起振，该预热计数器开始计数。当内部的预热计数器计数到一定数目后，每隔一定数量 HIRC clock 就会从 Flash ROM 中的 IFB（包含 Customer Option）读取数据存放到内部系统寄存器中。直到预热完成后，该复位信号才会结束。

5.1.3 正常操作阶段

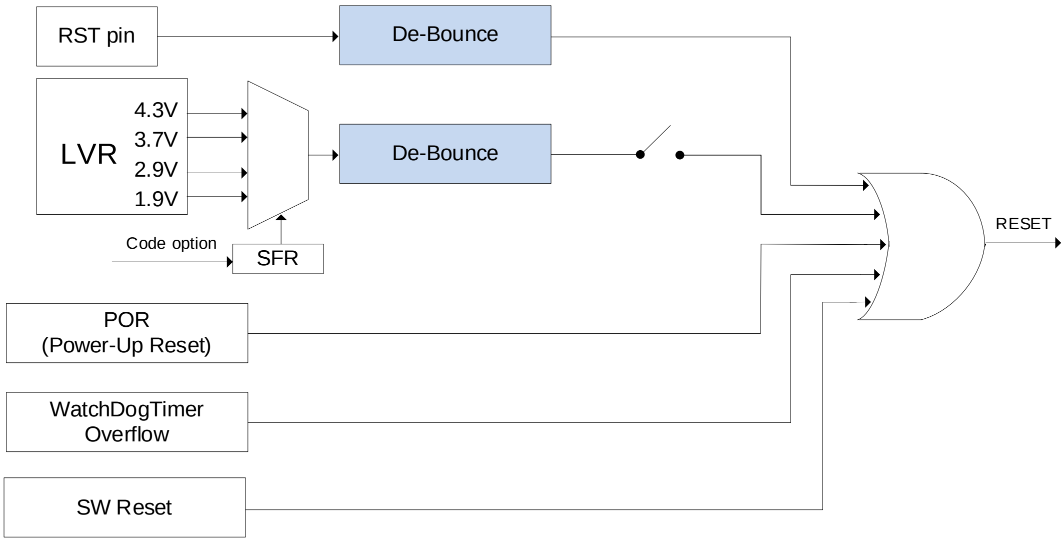
结束调入信息阶段后，SC32F10T/10G 开始从 Flash 中读取指令代码即进入正常操作阶段。这时的 LVR 电压值是用户写入 Customer Option 的设置值。

5.2 复位

SC32F10T/10G 有 5 种复位方式，前四种为硬件复位：

① 外部 RST 复位
② 低电压复位 LVR
③ 上电复位 POR
④ 看门狗 WDT 复位
⑤ 软件复位

SC32F10T/10G 的复位部分电路结构图如下：

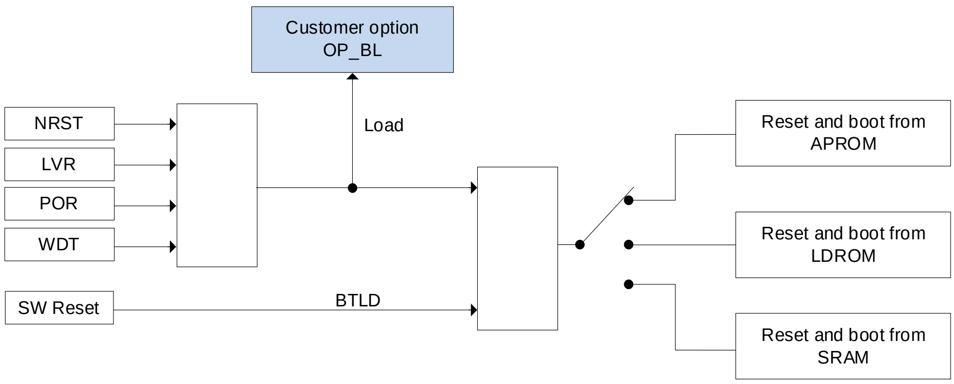


SC32F10T/10G 复位电路图

5.2.1 复位后的启动区域

外部 RST 复位、低电压复位 LVR、上电复位 POR、看门狗 WDT 这四种硬件复位后，芯片从用户 OP_BL 设定的启动区域（APROM / LDROM / SRAM）启动。

软件复位后，芯片根据 BTLD[1:0]设定的启动区域（APROM / LDROM / SRAM）启动。



SC32F10T/10G 复位后启动区域切换示意图

5.2.2 外部 RST 复位

外部 RST 复位就是从外部 RST 给 SC32F10T/10G 一定宽度的低电平复位脉冲信号，来实现 SC32F10T/10G 的复位。

用户在烧录程序前可通过烧录上位机软件配置 Customer Option 项将 PC1 / NRST 管脚配置为 RST（复位脚）使用。

5.2.3 低电压复位 LVR

SC32F10T/10G 内建了一个低电压复位电路。而复位的门限电压有 4 种选择：4.3V、3.7V、2.9V、1.9V，缺省值是用户烧录时选择的 Customer Option 值。当 V_{DD} 电压小于低电压复位的门限电压，且持续时间大于 T_{LVR} 时，会产生复位。其中，T_{LVR} 是 LVR 的消抖时间，约 30μs。

5.2.4 上电复位 POR

SC32F10T/10G 内部有上电复位电路，当电源电压 V_{DD} 达到 POR 复位电压时，系统自动复位。

5.2.5 看门狗复位 WDT

SC32F10T/10G 有一个 WDT，其时钟源为内部的 32kHz 振荡器。用户可以通过编程器的 Customer Option 选择是否开启看门狗复位功能。

5.2.6 软件复位

SC32F10T/10G 提供软件复位功能，用户可以通过对 RST（IAP_CON.8）位写 1 后，使得系统立刻复位。

5.2.7 复位初始状态

当 SC32F10T/10G 处于复位状态时，多数寄存器会回到其初始状态。看门狗 WDT 处于关闭的状态。“热启动”的 Reset（如 WDT、LVR、软件复位等）不会影响到 SRAM，SRAM 值始终是复位前的值。SRAM 内容的丢失会发生在电源电压低到 RAM 无法保存为止。

5.3 时钟

5.3.1 系统时钟源

五种不同的时钟源可被用来驱动系统时钟 SYSCLK：

- 内建高频 32MHz 振荡器（HIRC）
- 外接高频晶振（HXT）
- 内建低频 32kHz 振荡器（LIRC）
- 外接低频晶振（LXT）
- PLL，最大频率是 64MHz

注意：

1. **上电默认的系统时钟源为 HIRC，上电默认的系统时钟频率为 f_{HIRC}，用户可在上电后的正常操作阶段，通过软件方式切换时钟源。切换前务必确保所选时钟源已处于稳定的工作状态；**
2. **系统时钟源切换时，必须先将系统时钟源切换至 HIRC，再切换至目标时钟源。**
3. **当用户使用 HXT 或 PLL 作为系统时钟源进行 IAP 操作时，请参考赛元提供的应用文档《赛元 SC32 IAP 操作流程的规范》进行操作，避免出现异常。**

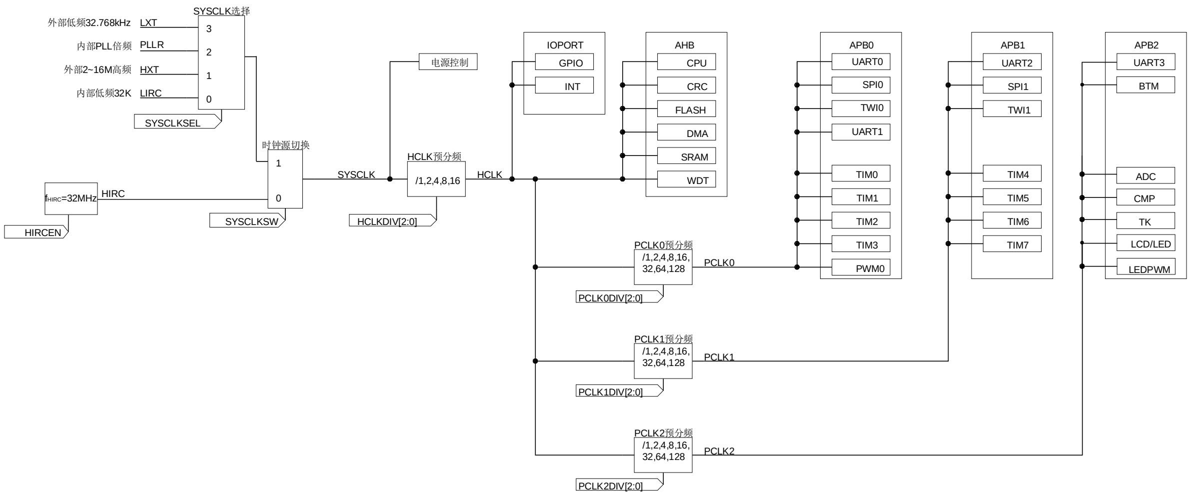
5.3.2 总线

用户可通过多个预分频器配置 AHB、APB0、APB1、APB2 域的频率。

- HCLK：AHB 域主时钟，最大频率是 64MHz，包括 Cortex®-M0+内核、内存、DMA 等都由 HCLK 驱动；
- PCLK0：APB0 域主时钟，最大频率是 HCLK 的频率，APB0 总线上的外设都由 PCLK0 驱动；
- PCLK1：APB1 域主时钟，最大频率是 HCLK 的频率，APB1 总线上的外设都由 PCLK1 驱动；
- PCLK2：APB2 域主时钟，最大频率是 HCLK 的频率，APB2 总线上的外设都由 PCLK2 驱动。

RCC 通过 AHB 时钟（HCLK）8 分频后作为 SysTick 的外部时钟。通过对 SysTick 控制与状态寄存器的设置，可选择上述时钟或内核时钟作为 SysTick 时钟源。

5.3.3 时钟及总线分配框图



时钟及总线分配框图

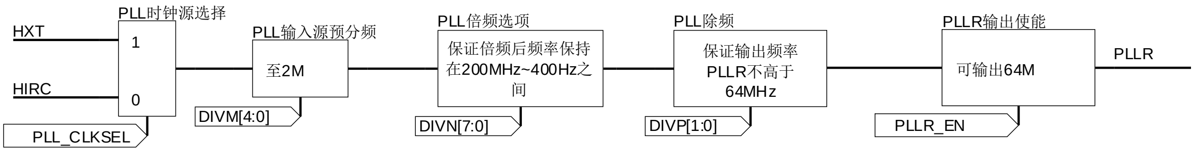
注意：系统上电后，默认的时钟频率 f_{SYS} 为 f_{HIRC}，用户可通过修改寄存器位 SYSCLKSW 与 SYSCLKSEL 选择所需的时钟源。

5.4 RCC 中断

配合停振检测机制，SC32F10T/10G 的时钟源提供一个用户可配置的 RCC 中断：当系统时钟源为 LXT / HXT / PLL 时，如果检测到时钟源存在异常，将置起停振检测中断标志，如果此时对应的中断已使能，将产生停振检测中断。

5.5 PLL

- 系统运行时钟可通过 PLL 倍频至 64MHz
- 用户可通过公式配置出所需频率：
  - PLL 输入时钟的频率 f_{PLL_IN}
  - PLL 的输出频率 $f_{PLLR} = [(f_{PLL\_IN} / DIVM) * DIVN] / 2 \wedge (DIVP +1)$
- PLL 电路框图如下：



5.6 内建高频 32MHz 振荡器（HIRC）

- 可作为系统运行时钟
- 系统上电默认时钟频率 f_{SYS} 为 f_{HIRC}
- 可作为 PLL 时钟源
- 频率误差：跨越（2.0V~5.5V）及（-40 ~ 105℃）应用环境，不超过±1%
- 可通过 32.768kHz 外接晶振进行自动校准，校准后 HIRC 精度可无限接近外接 32.768kHz 晶振的精度

5.7 内置高频晶体振荡器电路，可外接 2~16MHz 高频振荡器(HXT)

- 可作为系统运行时钟
- 可作为 PLL 时钟源
- 可外接 2~16MHz 高频振荡器

5.8 内建低频 32kHz 振荡器（LIRC）

- 可作为系统运行时钟
- 可作为 LCD/LED 模块的时钟源
- 可作为 Base Timer 及 WDT 的时钟源
- 频率误差：跨越（4.0 ~ 5.5V）及 25℃应用环境，经寄存器修正后频率误差不超过±4%

5.9 内置低频振荡电路，可外接 32.768kHz 低频振荡器(LXT)

- 可作为系统运行时钟
- 可作为 Base Timer 时钟源
- 可作为 LCD/LED 模块的时钟源
- 可外接 32.768kHz 低频振荡器
- 可通过 LXT 对 HIRC 进行自动校准

5.10 RCC 寄存器

5.10.1 RCC 保护寄存器 RCC_KEY

寄存器	读/写	说明	复位值
RCC_KEY	读/写	RCC 保护寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
RCCKEY[7:0]							

位编号	位符号	说明
7~0	RCCKEY[7:0]	RCC_CFG0、RCC_CFG1、PLL_CFG 这三个寄存器的操作使能开关及时限设置。 写入一个大于等于 0x40 的值 n，代表： 1. 打开 RCC_CFG0、RCC_CFG1、PLL_CFG 这三个寄存器的写操作功能； 2. n 个系统时钟后如果接收不到寄存器写入命令，则 RCC 改写功能被重新关闭。
31~8	-	保留

5.10.2 系统时钟源选择寄存器 RCC_CFG0（写保护）

***该寄存器受写保护，必须操作 RCC 保护寄存器 RCC_KEY 才能修改。**

寄存器	读/写	说明	复位值
RCC_CFG0	读/写	系统时钟源选择寄存器	0x0000_1040

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
INTEN	-	WAIT[1:0]		HPLDO_DP	-	SYSCLKSEL[1:0]	
7	6	5	4	3	2	1	0
SYSCLKSW	HIRCEN	HXTEN	CRY_HF	-	-	LIRCEN	LXTEN

位编号	位符号	说明
15	INTEN	中断请求 CPU 的使能控制位 0：禁止中断请求 1：使能中断请求
13~12	WAIT[1:0] 复位值=01	00：0 个 wait 01：1 个 wait，32MHz 主频推荐 10：2 个 wait 11：3 个 wait，64MHz 主频推荐
11	HPLDO_DP	低频系统时钟功耗调整位 0：系统时钟源非 LIRC 推荐设置。 1：系统时钟源选择 LIRC 推荐设置。当系统时钟选择 LIRC，此位写 1 可降低整体功耗
9~8	SYSCLKSEL[1:0]	系统时钟源选择位 00：系统时钟源来自 LIRC 01：系统时钟源来自 HXT

位编号	位符号	说明
		10：系统时钟源来自 PLLR 11：系统时钟源来自 LXT **注意：** **1. 上电默认的系统时钟源为 HIRC，用户可在上电后的正常操作阶段，通过软件方式切换时钟源。切换前务必确保所选时钟源已处于稳定的工作状态；** **2. 系统时钟源无论选择切换至哪一种，都必须先将系统时钟源切换至 HIRC，再切换至目标时钟源。**
7	SYSCLKSW	系统时钟源切换位，使能后系统时钟源从 HIRC 切换至 SYSCLKSEL 所选的时钟： 0：系统时钟源为 HIRC 1：系统时钟源为 SYSCLKSEL 设置项 对此位改写后，必须内部电路切换成功才会更新改写的值，否则读到的一直是改写前的状态。用户可以通过读取此位的方式判断时钟源是否已切换成功。 复位/唤醒后此位将自动清零，即复位/唤醒后由 HIRC 提供系统时钟。 **注意：** **1. 上电默认的系统时钟源为 HIRC，用户可在上电后的正常操作阶段，通过软件方式切换时钟源。切换前务必确保所选时钟源已处于稳定的工作状态；** **2. 系统时钟源无论选择切换至哪一种，都必须先将系统时钟源切换至 HIRC，再切换至目标时钟源。**
6	HIRCEN	内建高频 32MHz 振荡器 HIRC 使能位 0：禁止 1：使能 当 SYSCLKSW = 0，选择 HIRC 作为系统时钟时，此位不可写入。 **复位/唤醒后此位将由硬件置 1，即复位/唤醒后由 HIRC 提供系统时钟。**
5	HXTEN	外接高频晶振 HXT 使能位 0：禁止 1：使能 **复位/唤醒后此位将自动清零。**
4	CRY_HF	外接高频晶振 HXT 振荡频率范围选择位 0：外接晶振振荡频率<12M 1：外接晶振振荡频率≥12M **注意：对 CRY_HF 位配置时需与实际外接晶振频率相对应，否则芯片会发生错误！**
1	LIRCEN	内建低频 32kHz 振荡器 LIRC 使能位 0：禁止 1：使能
0	LXTEN	外接低频晶振 LXT 使能位 0：禁止 1：使能
31~16 14，10 3~2	-	保留

5.10.3 外设时钟源选择寄存器 RCC_CFG1（写保护）

***该寄存器受写保护，必须操作 RCC 保护寄存器 RCC_KEY 才能修改。**

寄存器	读/写	说明	复位值
RCC_CFG1	读/写	外设时钟源选择寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
STCLKSEL[2:0]			-	-	-	LCDCLKSEL	BTMCLKSEL

位编号	位符号	说明
7~5	STCLKSEL[2:0]	SysTick 时钟源选择位 000：时钟源来自 HCLK/8 001：时钟源来自 HIRC/2 010：时钟源来自 HXT/2 011：时钟源来自 LIRC 100：时钟源来自 LXT **注意：用户配置时注意，如果 SysTick 时钟源不是来自 HCLK，SysTick 时钟源频率必须小于或等于 $f_{HCLK}/2$。**
1	LCDCLKSEL	LCD 时钟源选择位 0：时钟源来自 LIRC 1：时钟源来自 LXT 对此位改写后，必须等待内部电路切换成功才会更新改写的值，否则读到的一直是改写前的状态。用户可以通过读取此位的方式判断时钟源是否已切换成功。
0	BTMCLKSEL	BTM 时钟源选择位 0：时钟源来自 LIRC 1：时钟源来自 LXT 对此位改写后，必须等待内部电路切换成功才会更新改写的值，否则读到的一直是改写前的状态。用户可以通过读取此位的方式判断时钟源是否已切换成功。
31~8 4~2	-	保留

5.10.4 PLL 配置寄存器 PLL_CFG（写保护）

***该寄存器受写保护，必须操作 RCC 保护寄存器 RCC_KEY 才能修改。**

寄存器	读/写	说明	复位值
PLL_CFG	读/写	PLL 配置寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
PLLCLKSEL	-	-	DIVM[4:0]				
15	14	13	12	11	10	9	8
DIVN[7:0]							
7	6	5	4	3	2	1	0

PLLON	PLLREN	-	-	-	-	DIVP[1:0]

位编号	位符号	说明
23	PLLCLKSEL	PLL 时钟源选择位 1：PLL 时钟源来自外部高速晶振 HXT，PLL 输入时钟的频率 $f_{PLL\_IN} = f_{HXT}$ 0：PLL 时钟源来自内部高速震荡时钟 HIRC，PLL 输入时钟的频率 $f_{PLL\_IN} = f_{HIRC}$ **注意：只有在禁止 PLL 时才能写入此位域。**
20~16	DIVM[4:0]	PLL 时钟源预分频 有效值：0x01~0x1F **注意：用户需自行配置保证 PLL 输入频率分至 2MHz。**
15~8	DIVN[7:0]	PLL 倍频系数 ● 2 <= N <=192 ● 0x00、0x01 及大于 192 的值：无效 计算公式： $f_{PLLR} = [(f_{PLL\_IN} / DIVM) * DIVN] / 2 \wedge (DIVP +1)$ **注意：** **用户需自行配置保证倍频后频率保持在 200MHz ~ 400MHz 之间，之后用户需自行配置 DIVP 分频保证输出频率 PLLR 不高于 64MHz，PLLR 可作为系统时钟源。**
7	PLLON	PLL 使能位 0：PLL 关闭 1：PLL 使能 当进入停止、待机或关断模式时由硬件清零。 **注意：如果 PLL 时钟用作系统时钟，则此位不可为 0。**
6	PLLREN	PLLRCLK 时钟输出使能位 0：禁止 1：使能 选择 PLL 的 PLLRCLK 输出作为系统时钟时，此位不可写入。
1~0	DIVP[1:0]	PLLRCLK 时钟输出分频系数 00：2 分频 01：4 分频 10：8 分频 11：16 分频 只有在禁止 PLL 时才能写入此位域。 可选择 PLLRCLK 时钟作为系统时钟。
31~24 22~21 5~2	-	保留

5.10.5 时钟状态寄存器 RCC_STS

寄存器	读/写	说明	复位值
RCC_STS	读/写	时钟状态寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16

-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
-	-	-	-	-	PLLRDY	LOCKERR	CLKFIF

位编号	位符号	说明
2	PLLRDY	PLL 时钟就绪标志位 该位只读，由硬件置 1，用于指示 PLL 已锁定。 0：PLL 未锁定 1：PLL 已锁定
1	LOCKERR	PLL 失锁记录位 该位只读，由硬件置 1，用于指示 PLL 是否发生失锁。 0：PLL 未发生失锁 1：PLL 发生了失锁异常
0	CLKFIF	时钟源异常标志位，针对系统时钟源为外振或 PLL 时的情况 0：当前时钟源无异常 1：当前时钟源异常，系统时钟源已自动切换为 HIRC，如果 RCC 中断使能已开启（RCC_CFG0.INTEN=1），可产生中断。 复位后可清除 CLKFIF 标志。
31~3	-	保留

5.10.6 SysTick 校准参数寄存器 SYST_CALIB

寄存器	读/写	说明	复位值
SYST_CALIB	读/写	SysTick 校准参数寄存器	0x0000_2327

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
CALIB[23:16]							
15	14	13	12	11	10	9	8
CALIB[15:8]							
7	6	5	4	3	2	1	0
CALIB[7:0]							

位编号	位符号	说明
23~0	CALIB[23:0]	校准寄存器默认值： 若，上电默认时钟为 f_{HCLK}/n（MHz），n 是上电默认分频系数，上电默认时钟源为 HIRC 则，SysTick 校准值初始值为 1000*（f_{HCLK}/n），即保证默认可产生 1ms 时间基准
31~24	-	保留

5.10.7 AHB 总线外设时钟使能寄存器 AHB_CFG

寄存器	读/写	说明	复位值
AHB_CFG	读/写	AHB 总线外设时钟使能寄存器	0x0020_0000

31	30	29	28	27	26	25	24

-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	CLKDIV[2:0]			-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
-	-	-	-	-	IFBEN	CRCEN	DMAEN

位编号	位符号	说明
22~20	CLKDIV[2:0]	AHB 时钟分频设置位 AHB 总线时钟 HCLK 来自系统时钟 SYSCLK 的分频： 000：$f_{HCLK}= f_{SYSCLK}$ 001：$f_{HCLK}= f_{SYSCLK} / 2$ 010：$f_{HCLK}= f_{SYSCLK} / 4$ 011：$f_{HCLK}= f_{SYSCLK} / 8$ 100：$f_{HCLK}= f_{SYSCLK} / 16$ 其它：保留
2	IFBEN	Customer Option 映射寄存器时钟使能位 使用 OPINX 配合 OPREG 改写 IFB 映射寄存器之前，应先要打开时钟使能。 0：禁止 1：使能
1	CRCEN	CRC 模块时钟使能位 0：禁止 1：使能
0	DMAEN	DMA 时钟使能位 0：禁止 1：使能
31~23 19~3	-	保留

5.10.8 APB0 总线外设时钟使能寄存器 APB0_CFG

寄存器	读/写	说明	复位值
APB0_CFG	读/写	APB0 总线外设时钟使能寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
ENAPB	CLKDIV[2:0]			-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	PWM0EN
7	6	5	4	3	2	1	0
UART1EN	UART0EN	SPI0EN	TWI0EN	TIM3EN	TIM2EN	TIM1EN	TIM0EN

位编号	位符号	说明
23	ENAPB	APB0 总线时钟开关控制位 0：禁止 1：使能
22~20	CLKDIV[2:0]	APB0 时钟分频设置位 APB0 总线时钟 PCLK0 来自 HCLK 的分频： 000：$f_{PCLK0} = f_{HCLK}$

位编号	位符号	说明
		001：$f_{PCLK0}= f_{HCLK} / 2$ 010：$f_{PCLK0}= f_{HCLK} / 4$ 011：$f_{PCLK0}= f_{HCLK} / 8$ 100：$f_{PCLK0}= f_{HCLK} / 16$ 101：$f_{PCLK0}= f_{HCLK} / 32$ 110：$f_{PCLK0}= f_{HCLK} / 64$ 111：$f_{PCLK0}= f_{HCLK} / 128$
8	PWM0EN	PWM0 时钟使能位 0：禁止 1：使能
7	UART1EN	UART1 时钟使能位 0：禁止 1：使能
6	UART0EN	UART0 时钟使能位 0：禁止 1：使能
5	SPI0EN	SPI0 时钟使能位 0：禁止 1：使能
4	TWI0EN	TWI0 时钟使能位 0：禁止 1：使能
3	TIM3EN	Timer3 时钟使能位 0：禁止 1：使能
2	TIM2EN	Timer2 时钟使能位 0：禁止 1：使能
1	TIM1EN	Timer1 时钟使能位 0：禁止 1：使能
0	TIM0EN	Timer0 时钟使能位 0：禁止 1：使能
31~24 19~9	-	保留

5.10.9 APB1 总线外设时钟使能寄存器 APB1_CFG

寄存器	读/写	说明	复位值
APB1_CFG	读/写	APB1 总线外设时钟使能寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
ENAPB	CLKDIV[2:0]			-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
UART2EN	-	-	TWI1EN	TIM7EN	TIM6EN	TIM5EN	TIM4EN

位编号	位符号	说明
23	ENAPB	APB1 总线时钟开关控制位 0：禁止 1：使能
22~20	CLKDIV[2:0]	APB1 时钟分频设置位 APB1 总线时钟 PCLK1 来自 HCLK 的分频： 000：$f_{PCLK1}= f_{HCLK}$ 001：$f_{PCLK1}= f_{HCLK} / 2$ 010：$f_{PCLK1}= f_{HCLK} / 4$ 011：$f_{PCLK1}= f_{HCLK} / 8$ 100：$f_{PCLK1}= f_{HCLK} / 16$ 101：$f_{PCLK1}= f_{HCLK} / 32$ 110：$f_{PCLK1}= f_{HCLK} / 64$ 111：$f_{PCLK1}= f_{HCLK} / 128$
7	UART2EN	UART2 时钟使能位 0：禁止 1：使能
4	TWI1EN	TWI1 时钟使能位 0：禁止 1：使能
3	TIM7EN	Timer7 时钟使能位 0：禁止 1：使能
2	TIM6EN	Timer6 时钟使能位 0：禁止 1：使能
1	TIM5EN	Timer5 时钟使能位 0：禁止 1：使能
0	TIM4EN	Timer4 时钟使能位 0：禁止 1：使能
31~24 19~8 6~5	-	保留

5.10.10 APB2 总线外设时钟使能寄存器 APB2_CFG

寄存器	读/写	说明	复位值
APB2_CFG	读/写	APB2 总线外设时钟使能寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
ENAPB	CLKDIV[2:0]			-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
-	-	-	-	-	UART3EN	LCDEN	LEDPWMEN

位编号	位符号	说明
23	ENAPB	APB2 总线时钟开关控制位 0：禁止 1：使能
22~20	CLKDIV[2:0]	APB2 时钟分频设置位 APB2 总线时钟 PCLK2 来自 HCLK 的分频： 000：$f_{PCLK2}= f_{HCLK}$ 001：$f_{PCLK2}= f_{HCLK} / 2$ 010：$f_{PCLK2}= f_{HCLK} / 4$ 011：$f_{PCLK2}= f_{HCLK} / 8$ 100：$f_{PCLK2}= f_{HCLK} / 16$ 101：$f_{PCLK2}= f_{HCLK} / 32$ 110：$f_{PCLK2}= f_{HCLK} / 64$ 111：$f_{PCLK2}= f_{HCLK} / 128$
2	UART3EN	UART3 时钟使能位 0：禁止 1：使能
1	LCDEN	LCD/LED 模块时钟使能控制位 0：LCD/LED 时钟禁止 1：LCD/LED 时钟使能，建议配合 LEDPWMEN=1 同时使能，否则将无法操作 SEGn 显示 RAM。
0	LEDPWMEN	LEDPWM 时钟使能位及 LCD/LEDRAM 开关 0：LEDPWM 时钟禁止、SEGn 显示 RAM 关闭 1：LEDPWM 时钟使能、SEGn 显示 RAM 开启
31~24 19~3	-	保留

5.10.11 AHB 总线外设复位控制寄存器 AHB_RST

寄存器	读/写	说明	复位值
AHB_RST	读/写	AHB 总线外设复位控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
-	-	-	-	-	-	CRCRST	DMARST

位编号	位符号	说明
1	CRCRST	CRC 复位控制位 该位通过软件写 1，由硬件自动清 0。 0：无影响 1：复位 RCC
0	DMARST	DMA 复位控制位 该位通过软件写 1，由硬件自动清 0。 0：无影响 1：复位 DMA
31~2	-	保留

5.10.12 APB0 总线外设复位控制寄存器 APB0_RST

寄存器	读/写	说明	复位值
APB0_RST	读/写	APB0 总线外设复位控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	PWM0RST
7	6	5	4	3	2	1	0
UART1RST	UART0RST	SPI0RST	TWI0RST	TIM3RST	TIM2RST	TIM1RST	TIM0RST

位编号	位符号	说明
8	PWM0RST	PWM0 复位控制位 该位通过软件写 1，由硬件自动清 0。 0：无影响 1：复位 PWM0
7	UART1RST	UART1 复位控制位 该位通过软件写 1，由硬件自动清 0。 0：无影响 1：复位 UART1
6	UART0RST	UART0 复位控制位 该位通过软件写 1，由硬件自动清 0。 0：无影响 1：复位 UART0
5	SPI0RST	SPI0 复位控制位 该位通过软件写 1，由硬件自动清 0。 0：无影响 1：复位 SPI0
4	TWI0RST	TWI0 复位控制位 该位通过软件写 1，由硬件自动清 0。 0：无影响 1：复位 TWI0
3	TIM3RST	Timer3 复位控制位 该位通过软件写 1，由硬件自动清 0。 0：无影响 1：复位 Timer3
2	TIM2RST	Timer2 复位控制位 该位通过软件写 1，由硬件自动清 0。 0：无影响 1：复位 Timer2
1	TIM1RST	Timer1 复位控制位 该位通过软件写 1，由硬件自动清 0。 0：无影响 1：复位 Timer1
0	TIM0RST	Timer0 复位控制位 该位通过软件写 1，由硬件自动清 0。 0：无影响 1：复位 Timer0
31~9	-	保留

5.10.13 APB1 总线外设复位控制寄存器 APB1_RST

寄存器	读/写	说明	复位值
APB1_RST	读/写	APB1 总线外设复位控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
UART2RST	-	-	TWI1RST	TIM7RST	TIM6RST	TIM5RST	TIM4RST

位编号	位符号	说明
7	UART2RST	UART2 复位控制位 该位通过软件写 1，由硬件自动清 0。 0：无影响 1：复位 UART2
4	TWI1RST	TWI1 复位控制位 该位通过软件写 1，由硬件自动清 0。 0：无影响 1：复位 TWI1
3	TIM7RST	Timer7 复位控制位 该位通过软件写 1，由硬件自动清 0。 0：无影响 1：复位 Timer7
2	TIM6RST	Timer6 复位控制位 该位通过软件写 1，由硬件自动清 0。 0：无影响 1：复位 Timer6
1	TIM5RST	Timer5 复位控制位 该位通过软件写 1，由硬件自动清 0。 0：无影响 1：复位 Timer5
0	TIM4RST	Timer4 复位控制位 该位通过软件写 1，由硬件自动清 0。 0：无影响 1：复位 Timer4
31~8 6~5	-	保留

5.10.14 APB2 总线外设复位控制寄存器 APB2_RST

寄存器	读/写	说明	复位值
APB2_RST	读/写	APB2 总线外设复位控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-

23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
-	-	-	-	-	UART3RST	LCDRST	LEDPWMRST

位编号	位符号	说明
2	UART3RST	UART3 复位控制位 该位通过软件写 1，由硬件自动清 0。 0：无影响 1：复位 UART3
1	LCDRST	LCD/LED 模块复位控制位 该位通过软件写 1，由硬件自动清 0。 0：无影响 1：复位
0	LEDPWMRST	LEDPWM 复位控制位 该位通过软件写 1，由硬件自动清 0。 0：无影响 1：复位
31~3	-	保留

5.10.15 NMI 中断配置寄存器 NMI_CFG

寄存器	读/写	说明	复位值
NMI_CFG	读/写	非可屏蔽中断（NMI）中断配置寄存器	0x0000_0000

31	30	29	28	27	26	25	24
KEY[15:8]							
23	22	21	20	19	18	17	16
KEY[7:0]							
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
-	-	-	-	-	INT0EN	CMPEN	CSSEN

位编号	位符号	说明
31~16	KEY[15:0]	NMI_CFG 寄存器写保护开关 向 KEY[15:0]写入 0xA05F 解锁后才能对当前寄存器的低位进行改写操作。
2	INT0EN	外部中断 INT0 非屏蔽中断源使能位 0：INT0 禁止触发 NMI 1：INT0 非屏蔽中断源使能 使能后，INT0 口上的上升/下降沿中断均会触发 NMI，手动清除相应标志位后方可退出 NMI 中断。 **注意：若 INT0 中断已使能，仍会优先处理 NMI。**
1	CMPEN	比较器非屏蔽中断源使能位 0：CMP 禁止触发 NMI 1：CMP 非屏蔽中断源使能 使能后，CMPIF 置起时会触发 NMI，手动清除 CMPIF 标志后方可退出 NMI 中断。

位编号	位符号	说明
		注意：如果 CMP 中断使能已开启（CMPCFG->CMPIM[1:0]=1），仍会优先处理 NMI。
0	CSSEN	时钟安全系统非屏蔽中断源使能位 0：CSS 禁止触发 NMI 1：CSS 系统非屏蔽中断源使能 使能后，CLKFIF 置起时会触发 NMI，复位后可清除 CLKFIF 标志。 **注意：如果 RCC 中断使能已开启（RCC_CFG0.INTEN=1），仍会优先处理 NMI。**
15~3	-	保留

5.10.16 RCC 寄存器映射

寄存器	偏移地址	读/写	说明	复位值
RCC 基地址：0x4000_3000				
AHB_CFG	0x00	读/写	AHB 总线外设时钟使能寄存器	0x0020_0000
AHB_RST	0x04	读/写	AHB 总线外设复位控制寄存器	0x0000_0000
RCC_KEY	0x0C	读/写	RCC 保护寄存器	0x0000_0000
RCC_CFG0	0x14	读/写	系统时钟源选择寄存器	0x0000_0000
RCC_CFG1	0x18	读/写	外设时钟源选择寄存器	0x0000_0000
PLL_CFG	0x1C	读/写	PLL 配置寄存器	0x0000_0000
RCC_STS	0x20	读/写	时钟状态寄存器	0x0000_0000
SYST_CALIB	0x28	读/写	SysTick 校准参数寄存器	0x0000_0000
NMI_CFG	0x2C	读/写	NMI 中断配置寄存器	0x0000_0000

寄存器	偏移地址	读/写	说明	复位值
RCC 基地址：0x4002_0000				
APB0_CFG	0x4002_0000	读/写	APB0 总线外设时钟使能寄存器	0x0000_0000
APB0_RST	0x4002_0004	读/写	APB0 总线外设复位控制寄存器	0x0000_0000
APB1_CFG	0x4002_1000	读/写	APB1 总线外设时钟使能寄存器	0x0000_0000
APB1_RST	0x4002_1004	读/写	APB1 总线外设复位控制寄存器	0x0000_0000
APB2_CFG	0x4002_2000	读/写	APB2 总线外设时钟使能寄存器	0x0000_0000
APB2_RST	0x4002_2004	读/写	APB2 总线外设复位控制寄存器	0x0000_0000

6 中断

- M0+内核最多提供 32 个中断源，中断号为 0~31，SC32F10T/10G 系列共 27 个中断源
- 四级中断优先级可设，中断优先级通过内核寄存器组 Interrupt priority registers 设置

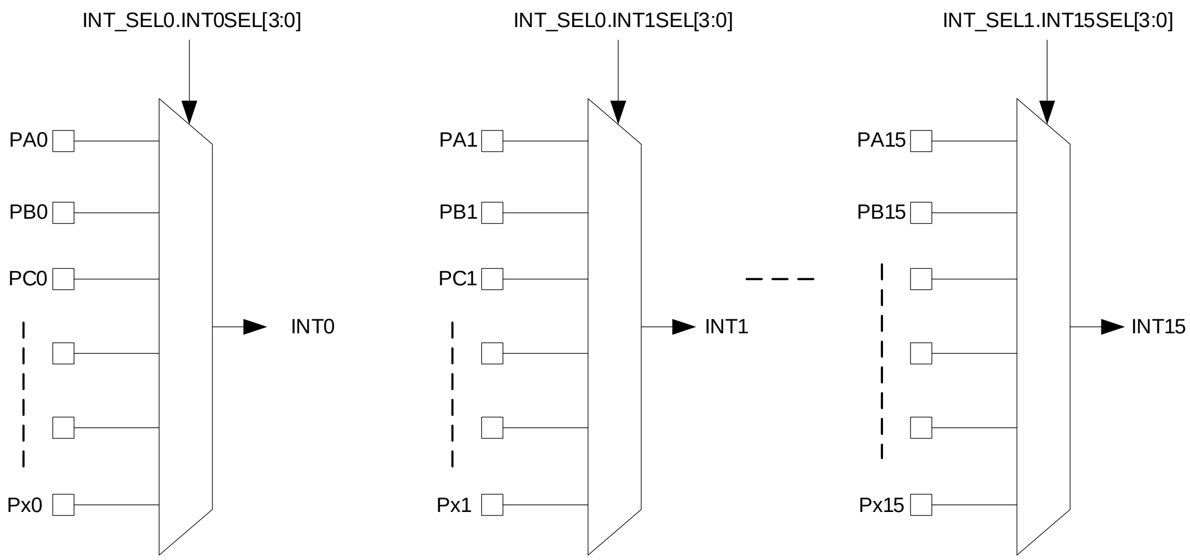
6.1 外部中断 INT0~15

外部中断有 16 个中断源，共占用 4 个中断向量，这 16 个外部中断源，全部可设上升沿、下降沿、双沿中断，经设置后可覆盖到所有的 GPIO 管脚，软件置起相应中断标志位（RIF/FIF 置 1），可触发进入相应的中断。

SC32F10T/10G 系列外部中断的特性如下：

- 16 个 INT 中断源，共占用 4 个中断向量
- INT 经切换设置后可覆盖到所有的 GPIO 管脚
- 全部可设上升沿、下降沿、双沿中断，且均有独立对应中断标志位

注意：切换 INT 功能时，用户需手动将 INTn（n=0~15）所在的 GPIO 端口设置为输入带上拉状态，端口输出状态下检测不到外部中断。



外部中断端口复用器

6.2 中断与事件

- NVIC 关闭，中断请求屏蔽位开启，可产生事件，不产生中断
- NVIC 开启后，中断请求屏蔽位做模块内的总中断开关

6.3 中断向量表

中断向量	中断号	优先级	中断向量地址	中断源	内核/NVIC 使能位	中断请求屏蔽位	中断子开关	中断标志位	唤醒 STOP
0	-	-	0x0000_0000	-		-	\	\	能
1	-	固定	0x0000_0004	RESET	PRIMASK	SCB	\	\	能
2	-	固定	0x0000_0008	NMI_Handler		SCB	\	\	能
3	-	固定	0x0000_000C	HardFault_Handler	PRIMASK	SCB	\	\	能
4~10	-	-	0x0000_0010 - 0x0000_0028	-		-	\	\	能
11	-	可设		SVC_Handler	PRIMASK	SCB	\	\	能
12~13	-	-	0x0000_0030 0x0000_0034	-		-	\	\	能
14	-	可设	0x0000_0038	PendSV_Handler	PRIMASK	SCB	\	\	能
15	-	可设	0x0000_003C	SysTick_Handler	PRIMASK	SysTick_CTRL	\	\	不能
16	0	可设	0x0000_0040	INT0	NVIC->ISER[0].0	INTF_IE->ENFx，x=0 INTR_IE->ENRx	\	INTF_STS->FIFx INTR_STS->RIFx	能
17	1	可设	0x0000_0044	INT1-7	NVIC->ISER[0].1	INTF_IE->ENFx，x=1~7 INTR_IE->ENRx	\	INTF_STS->FIFx INTR_STS->RIFx	能
18	2	可设	0x0000_0048	INT8-11	NVIC->ISER[0].2	INTF_IE->ENFx，x=8~11 INTR_IE->ENRx	\	INTF_STS->FIFx INTR_STS->RIFx	能
19	3	可设	0x0000_004C	INT12-15	NVIC->ISER[0].3	INTF_IE->ENFx， x=12~15 INTR_IE->ENRx	\	INTF_STS->FIFx INTR_STS->RIFx	能
20	4	可设	0x0000_0050	RCC 停振检测	NVIC->ISER[0].4	RCC_CFG->INTEN	\	RCC_STS->CLKFIF	不能
21	5	预留	0x0000_0054	\	\	\	\	\	
22	6	可设	0x0000_0058	BTM	NVIC->ISER[0].6	BTM_CON->INTEN	\	BTM_STS->BTMIF	能
23	7	可设	0x0000_005C	UART0	NVIC->ISER[0].7	UART0_IDE->INTEN	UART0_IDE->TXIE UART0_IDE->RXIE	UART0_STS->TXIF UART0_STS->RXIF	不能
				UART2	\	UART2_IDE->INTEN	UART2_IDE->TXIE UART2_IDE->RXIE	UART2_STS->TXIF UART2_STS->RXIF	
24	8	可设	0x0000_0060	UART1	NVIC->ISER[0].8	UART1_IDE->INTEN	UART1_IDE->TXIE UART1_IDE->RXIE	UART1_STS->TXIF UART1_STS->RXIF	不能
				UART3	\	UART3_IDE->INTEN	UART3_IDE->TXIE UART3_IDE->RXIE	UART3_STS->TXIF UART3_STS->RXIF	
25	9	可设	0x0000_0064	SPI0	NVIC->ISER[0].9	SPI0_IDE->INTEN	SPI0_IDE->RXNEIE SPI0_IDE->TBIE SPI0_IDE->RXIE SPI0_IDE->RXHIE SPI0_IDE->TXHIE	SPI0_STS->SPIF SPI0_STS->RXNEIF SPI0_STS->TXEIF SPI0_STS->RXFIF SPI0_STS->RXHIF SPI0_STS->TXHIF	不能

中断向量	中断号	优先级	中断向量地址	中断源	内核/NVIC 使能位	中断请求屏蔽位	中断子开关	中断标志位	唤醒 STOP
26	10	可设	0x0000_0068	SPI1	NVIC->ISER[0].10	SPI1_IDE->INTEN	\	SPI1_STS->TXHIF	不能
27	11	可设	0x0000_006C	DMA0	NVIC->ISER[0].11	DMA0_CFG->INTEN	DMA0_CFG->TCIE DMA0_CFG->HTIE DMA0_CFG->TEIE	DMA0_STS->GIF DMA0_STS->TCIF DMA0_STS->HTIF DMA0_STS->TEIF	不能
28	12	可设	0x0000_0070	DMA1	NVIC->ISER[0].12	DMA1_CFG->INTEN	DMA1_CFG->TCIE DMA1_CFG->HTIE DMA1_CFG->TEIE	DMA1_STS->GIF DMA1_STS->TCIF DMA1_STS->HTIF DMA1_STS->TEIF	不能
29	13	可设	0x0000_0074	DMA2	NVIC->ISER[0].13	DMA2_CFG->INTEN	DMA2_CFG->TCIE DMA2_CFG->HTIE DMA2_CFG->TEIE	DMA2_STS->GIF DMA2_STS->TCIF DMA2_STS->HTIF DMA2_STS->TEIF	不能
30	14	可设	0x0000_0078	DMA3	NVIC->ISER[0].14	DMA3_CFG->INTEN	DMA3_CFG->TCIE DMA3_CFG->HTIE DMA3_CFG->TEIE	DMA3_STS->GIF DMA3_STS->TCIF DMA3_STS->HTIF DMA3_STS->TEIF	不能
31	15	可设	0x0000_007C	TIM0	NVIC->ISER[0].15	TIM0_IDE->INTEN	TIM0_IDE->TIE TIM0_IDE->EXFIE TIM0_IDE->EXRIE	TIM0_STS->TIF TIM0_STS->EXIF TIM0_STS->EXIR	不能
32	16	可设	0x0000_0080	TIM1	NVIC->ISER[0].16	TIM1_IDE->INTEN	TIM1_IDE->TIE TIM1_IDE->EXFIE TIM1_IDE->EXRIE	TIM1_STS->TIF TIM1_STS->EXIF TIM1_STS->EXIR	不能
33	17	可设	0x0000_0084	TIM2	NVIC->ISER[0].17	TIM2_IDE->INTEN	TIM2_IDE->TIE TIM2_IDE->EXFIE TIM2_IDE->EXRIE	TIM2_STS->TIF TIM2_STS->EXIF TIM2_STS->EXIR	不能
34	18	可设	0x0000_0088	TIM3	NVIC->ISER[0].18	TIM3_IDE->INTEN	TIM3_IDE->TIE TIM3_IDE->EXFIE TIM3_IDE->EXRIE	TIM3_STS->TIF TIM3_STS->EXIF TIM3_STS->EXIR	不能
35	19	可设	0x0000_008C	TIM4	NVIC->ISER[0].19	TIM4_IDE->INTEN	TIM4_IDE->TIE TIM4_IDE->EXFIE TIM4_IDE->EXRIE	TIM4_STS->TIF TIM4_STS->EXIF TIM4_STS->EXIR	不能
				TIM5	\	TIM5_IDE->INTEN	TIM5_IDE->TIE TIM5_IDE->EXFIE TIM5_IDE->EXRIE	TIM5_STS->TIF TIM5_STS->EXIF TIM5_STS->EXIR	不能
36	20	可设	0x0000_0090	TIM6	NVIC->ISER[0].20	TIM6_IDE->INTEN	TIM6_IDE->TIE TIM6_IDE->EXFIE TIM6_IDE->EXRIE	TIM6_STS->TIF TIM6_STS->EXIF TIM6_STS->EXIR	不能
				TIM7	\	TIM7_IDE->INTEN	TIM7_IDE->TIE TIM7_IDE->EXFIE TIM7_IDE->EXRIE	TIM7_STS->TIF TIM7_STS->EXIF TIM7_STS->EXIR	不能
37	21	可设	0x0000_0094	PWM0	NVIC->ISER[0].21	PWM0_CON->INTEN	\	PWM0_STS>PWMIF	不能
38	22	可设	0x0000_0098	LEDPWM	NVIC->ISER[0].22	LEDPWM_CON->INTEN	\	LEDPWM_STS>PWMIF	不能
39	23	可设	0x0000_009C	TWI0	NVIC->ISER[0].23	TWI0_IDE->INTEN	\	TWI0_STS->TWIF	不能
40	24	可设	0x0000_00A0	TWI1	NVIC->ISER[0].24	TWI1_IDE->INTEN	\	TWI1_STS->TWIF	不能
41	25	预留	0x0000_00A4	\	\	\	\	\	
42	26	预留	0x0000_00A8	\	\	\	\	\	
43	27	预留	0x0000_00AC	\	\	\	\	\	

中断向量	中断号	优先级	中断向量地址	中断源	内核/NVIC 使能位	中断请求屏蔽位	中断子开关	中断标志位	唤醒 STOP
44	28	预留	0x0000_00B0	\	\	\	\	\	
45	29	可设	0x0000_00B4	ADC	NVIC->ISER[0].29	ADC_CON->INTEN	\	ADC_STS->ADCIF	不能
46	30	可设	0x0000_00B8	CMP	NVIC->ISER[0].30	\	CMPCFG->CMPIM[1:0]	CMP_STS->CMPIF	能
47	31	可设	0x0000_00BC	TK	NVIC->ISER[0].31	TKCON->INTEN	\	TKIF	能

6.4 外部中断寄存器

6.4.1 INT 中断下降沿使能寄存器 INTF_IE

寄存器	读/写	说明	复位值
INTF_IE	读/写	INT 中断下降沿使能寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
ENF15	ENF14	ENF13	ENF12	ENF11	ENF10	ENF9	ENF8
7	6	5	4	3	2	1	0
ENF7	ENF6	ENF5	ENF4	ENF3	ENF2	ENF1	ENF0

位编号	位符号	说明
15~0	ENFx （x=0~15）	INTx 下降沿中断使能控制位（x=0~15） 0：无效 1：使能
31~16	-	保留

6.4.2 INT 中断上升沿使能寄存器 INTR_IE

寄存器	读/写	说明	复位值
INTR_IE	读/写	INT 中断上升沿使能寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
ENR15	ENR14	ENR13	ENR12	ENR11	ENR10	ENR9	ENR8
7	6	5	4	3	2	1	0
ENR7	ENR6	ENR5	ENR4	ENR3	ENR2	ENR1	ENR0

位编号	位符号	说明
15~0	ENRx （x=0~15）	INTx 上升沿中断使能控制位（x=0~15） 0：无效 1：使能
31~16	-	保留

6.4.3 外部中断端口选择寄存器 0 INT_SEL0

寄存器	读/写	说明	复位值
INT_SEL0	读/写	外部中断端口选择寄存器 0	0x0000_0000

31	30	29	28	27	26	25	24
INT7SEL[3:0]				INT6SEL[3:0]			
23	22	21	20	19	18	17	16
INT5SEL[3:0]				INT4SEL[3:0]			
15	14	13	12	11	10	9	8
INT3SEL[3:0]				INT2SEL[3:0]			
7	6	5	4	3	2	1	0
INT1SEL[3:0]				INT0SEL[3:0]			

位编号	位符号	说明
31~0	INTxSEL[3:0] （x=0~7）	外部中断 INTx 端口选择位（x=0~7） 0000：选择 PAx 端口 0001：选择 PBx 端口 0010：选择 PCx 端口 其它：保留 注意：同一个外部中断口在同一时间内只能选择到一个 GPIO 口

6.4.4 外部中断端口选择寄存器 1 INT_SEL1

寄存器	读/写	说明	复位值
INT_SEL1	读/写	外部中断端口选择寄存器 1	0x0000_0000

31	30	29	28	27	26	25	24
INT15SEL[3:0]				INT14SEL[3:0]			
23	22	21	20	19	18	17	16
INT13SEL[3:0]				INT12SEL[3:0]			
15	14	13	12	11	10	9	8
INT11SEL[3:0]				INT10SEL[3:0]			
7	6	5	4	3	2	1	0
INT9SEL[3:0]				INT8SEL[3:0]			

位编号	位符号	说明
31~0	INTxSEL[3:0] （x=8~15）	外部中断 INTx 端口选择位（x=8~15） 0000：选择 PAx 端口 0001：选择 PBx 端口 0010：选择 PCx 端口 其它：保留 注意：同一个外部中断口在同一时间内只能选择到一个 GPIO 口

6.4.5 外部中断下降沿控制寄存器 INTF_CON

寄存器	读/写	说明	复位值
INTF_CON	读/写	外部中断下降沿控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
FT15	FT14	FT13	FT12	FT11	FT10	FT9	FT8
7	6	5	4	3	2	1	0
FT7	FT6	FT5	FT4	FT3	FT2	FT1	FT0

位编号	位符号	说明
15~0	FTx （x=0~15）	INTx 下降沿检测使能（x=0~15） 0：无效 1：使能
31~16	-	保留

6.4.6 外部中断上升沿控制寄存器 INTR_CON

寄存器	读/写	说明	复位值
INTR_CON	读/写	外部中断上升沿控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
RT15	RT14	RT13	RT12	RT11	RT10	RT9	RT8
7	6	5	4	3	2	1	0
RT7	RT6	RT5	RT4	RT3	RT2	RT1	RT0

位编号	位符号	说明
15~0	RTx （x=0~15）	INTx 上升沿检测使能（x=0~15） 0：无效 1：使能
31~16	-	保留

6.4.7 外部中断下降沿标志寄存器 INTF_STS

寄存器	读/写	说明	复位值
INTF_STS	读/写	外部中断下降沿标志寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16

-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
FIF15	FIF14	FIF13	FIF12	FIF11	FIF10	FIF9	FIF8
7	6	5	4	3	2	1	0
FIF7	FIF6	FIF5	FIF4	FIF3	FIF2	FIF1	FIF0

位编号	位符号	说明
15~0	FIFx （x=0~15）	INTx 端口下降沿捕获标志位（x=0~15） 检测到下降沿，该位由硬件置 1，通过软件写 0 清 0。 也可通过软件对该位写 1 触发下降沿捕获中断。
31~16	-	保留

6.4.8 外部中断上升沿标志寄存器 INTR_STS

寄存器	读/写	说明	复位值
INTR_STS	读/写	外部中断上升沿标志寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
RIF15	RIF14	RIF13	RIF12	RIF11	RIF10	RIF9	RIF8
7	6	5	4	3	2	1	0
RIF7	RIF6	RIF5	RIF4	RIF3	RIF2	RIF1	RIF0

位编号	位符号	说明
15~0	RIFx （x=0~15）	INTx 端口上升沿捕获标志位（x=0~15） 检测到上升沿，该位由硬件置 1，通过软件写 0 清 0。 也可通过软件对该位写 1 触发上升沿捕获中断。
31~16	-	保留

6.4.9 外部中断寄存器映射

寄存器	偏移地址	读/写	说明	复位值
外部中断基地址：0x4001_1300				
INTF_IE	0x00	读/写	INT 中断下降沿使能寄存器	0x0000_0000
INTR_IE	0x20	读/写	INT 中断上升沿使能寄存器	0x0000_0000
INT_SEL0	0x40	读/写	外部中断端口选择寄存器 0	0x0000_0000
INT_SEL1	0x60	读/写	外部中断端口选择寄存器 1	0x0000_0000
INTF_CON	0x80	读/写	外部中断下降沿控制寄存器	0x0000_0000

寄存器	偏移地址	读/写	说明	复位值
INTR_CON	0xA0	读/写	外部中断上升沿控制寄存器	0x0000_0000
INTF_STS	0xC0	读/写	外部中断下降沿标志寄存器	0x0000_0000
INTR_STS	0xE0	读/写	外部中断上升沿标志寄存器	0x0000_0000

7 省电模式

初始上电默认运行在常规模式，即 Normal Mode，同时提供三种省电模式：

- 低速模式：系统时钟源可选择 LIRC，CPU 可工作在 32kHz
- IDLE Mode，可由任何中断唤醒
- STOP Mode，可由 INT0~15、Base Timer、TK 和 CMP 唤醒

8 GPIO

8.1 时钟源

M0+内核可通过 IOPORT 总线实现单周期访问 GPIO，数据传输效率极高。IOPORT 总线的时钟来自 HCLK。

8.2 特性

SC32F10T/10G 系列 GPIO 端口特性如下：

- 最大 45 个双向可独立控制的 GPIO
- CPU 可在单周期内通过 IOPORT 总线访问 GPIO 端口
- 可独立设定上拉电阻
- 所有口源驱动能力分四级控制
- 全部 I/O 具有大灌电流驱动能力（50mA）
- 16 个 I/O 一组
- I/O 端口在输入或输出状态下，从端口数据寄存器里读到的都是端口的实际状态值

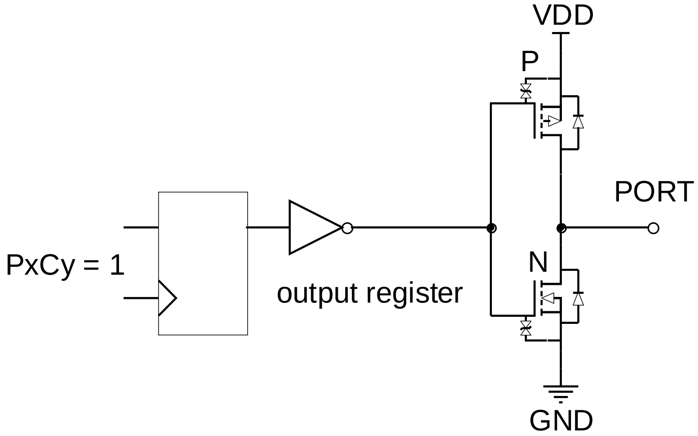
注意：未使用及封装未引出的端口均要设置为强推挽输出模式。

8.3 GPIO 结构图

8.3.1 强推挽输出模式

强推挽输出模式下，能够提供持续的大电流驱动：大于 10mA 的输出高，大于 50mA 的输出低。

强推挽输出模式的端口结构示意图如下：

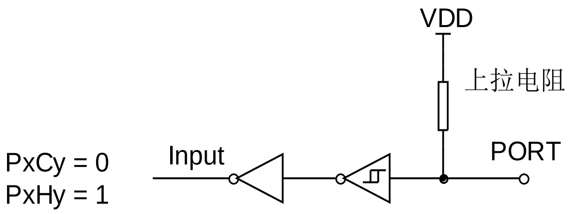


强推挽输出模式

8.3.2 带上拉的输入模式

带上拉的输入模式下，输入口上恒定接一个上拉电阻，仅当输入口上电平被拉低时，才会检测到低电平信号。

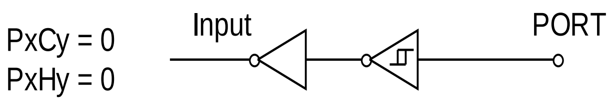
带上拉的输入模式的端口结构示意图如下：



带上拉的输入模式

8.3.3 高阻输入模式（Input only）

高阻输入模式的端口结构示意图如下所示：



高阻输入模式

8.4 GPIO 寄存器

8.4.1 PX 端口数据寄存器 PX

寄存器	读/写	说明	复位值
PX X=A,B,C	读/写	PX 端口数据寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
PD15	PD14	PD13	PD12	PD11	PD10	PD9	PD8
7	6	5	4	3	2	1	0
PD7	PD6	PD5	PD4	PD3	PD2	PD1	PD0

位编号	位符号	说明
15~0	PDn （n=0~15）	PXn 端口数据寄存器，X=A,B,C，n=0~15 端口锁存寄存器数据，从端口数据寄存器里读到的都是端口的实际状态值。
31~16	-	保留

8.4.2 PX 端口数据寄存器 PXn_BIT

寄存器	读/写	说明	复位值
PXn_BIT X=A,B,C n=0~15	读/写	PX 端口数据寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
-	-	-	-	-	-	-	BSRn

位编号	位符号	说明
0	BSRn	PXn 端口位赋值控制，n=0~15 用于对 PXn 端口单独赋值
31~1	-	保留

8.4.3 PX 端口数据寄存器 PXn_XR

寄存器	读/写	说明	复位值
PXn_XR X=A,B,C n=0~15	读/写	对 PXn 翻转	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
-	-	-	-	-	-	-	XRn

位编号	位符号	说明
0	XRn	PXn 端口位翻转控制，n=0~15 0：无效 1：对 PXn 输出进行翻转
31~1	-	保留

8.4.4 PX 端口输入/输出控制寄存器 PXCON

寄存器	读/写	说明	复位值
PXCON X=A,B,C	读/写	PX 端口输入/输出控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
MODE15	MODE14	MODE13	MODE12	MODE11	MODE10	MODE9	MODE8
7	6	5	4	3	2	1	0
MODE7	MODE6	MODE5	MODE4	MODE3	MODE2	MODE1	MODE0

位编号	位符号	说明
15~0	MODEn （n=0~15）	PXn 端口强推挽模式使能位，n=0~15 0：PXn 为输入模式（上电初始值） 1：PXn 为强推挽输出模式
31~16	-	保留

8.4.5 PX 端口上拉电阻控制寄存器 PXPH

寄存器	读/写	说明	复位值
PXPH X=A,B,C	读/写	PX 端口上拉电阻控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
PUPD15	PUPD14	PUPD13	PUPD12	PUPD11	PUPD10	PUPD9	PUPD8
7	6	5	4	3	2	1	0
PUPD7	PUPD6	PUPD5	PUPD4	PUPD3	PUPD2	PUPD1	PUPD0

位编号	位符号	说明
15~0	PUPDn （n=0~15）	PXn 端口上拉电阻使能位，n=0~15 0：PXn 为高阻输入模式（上电初始值），上拉电阻关闭 1：PXn 上拉电阻打开
31~16	-	保留

8.4.6 GPIO 驱动等级寄存器 PXLEV

寄存器	读/写	说明	复位值
PXLEV X=A,B,C	读/写	GPIO 驱动等级寄存器	0x0000_0000

31	30	29	28	27	26	25	24
LEV15[1:0]		LEV14[1:0]		LEV13[1:0]		LEV12[1:0]	

23	22	21	20	19	18	17	16
LEV11[1:0]		LEV10[1:0]		LEV9[1:0]		LEV8[1:0]	
15	14	13	12	11	10	9	8
LEV7[1:0]		LEV6[1:0]		LEV5[1:0]		LEV4[1:0]	
7	6	5	4	3	2	1	0
LEV3[1:0]		LEV2[1:0]		LEV1[1:0]		LEV0[1:0]	

位编号	位符号	说明
31~0	LEVn[1:0] （n=0~15）	PXn 端口等级控制位，n=0~15 用于设置 PXn 端口的 I_{OH} 等级： 00：等级 0（最大） 01：等级 1 10：等级 2 11：等级 3（最小）

8.4.7 GPIO 寄存器映射

寄存器	偏移地址	读/写	说明	复位值
PA 基地址：0x4001_1000				
PA	0x00	读/写	PA 端口数据寄存器	0x0000_0000
PACON	0x20	读/写	PA 口输入/输出控制寄存器	0x0000_0000
PAPH	0x40	读/写	PA 口上拉电阻控制寄存器	0x0000_0000
PALEV	0x60	读/写	IOH 设置寄存器 IO 驱动等级	0x0000_0000

寄存器	偏移地址	读/写	说明	复位值
PB 基地址： 0x4001_1100				
PB	0x00	读/写	PB 端口数据寄存器	0x0000_0000
PBCON	0x20	读/写	PB 口输入/输出控制寄存器	0x0000_0000
PBPH	0x40	读/写	PB 口上拉电阻控制寄存器	0x0000_0000
PBLEV	0x60	读/写	IOH 设置寄存器 IO 驱动等级	0x0000_0000

寄存器	偏移地址	读/写	说明	复位值
PC 基地址：0x4001_1200				
PC	0x00	读/写	PC 端口数据寄存器	0x0000_0000
PCCON	0x20	读/写	PC 口输入/输出控制寄存器	0x0000_0000
PCPH	0x40	读/写	PC 口上拉电阻控制寄存器	0x0000_0000
PCLEV	0x60	读/写	IOH 设置寄存器 IO 驱动等级	0x0000_0000

9 模数转换器 ADC

9.1 概述

SC32F10T/10G 系列提供一个 14 位 ADC 逐次逼近型模数转换器。它具有多达 13 个复用通道，可测量来自 12 个外部源和 1 个内部源的信号。每个通道的 A/D 转换可在单次、连续采样模式下进行。ADC 的结果存储在一个的 32 位数据寄存器中。

9.2 时钟源

- SC32F10T/10G 系列的 ADC 的采样时钟为 PCLK
- ADC 的转换时间固定为 950ns

9.3 特性

- 精度：14 位
- 最多支持 13 路通道：外部 12 路 ADC 采样通道和 I/O 端口的其它功能复用，内部一路 ADC 可直接测量 V_{DD} 电压
- 内建 2.4V、2.048V 和 1.024V 三种基准电压
- ADC 的参考电压有 4 种选择：V_{DD}、2.4V、2.048V、1.024V
- 内部一路 ADC 可直接测量 V_{DD} 电压
- ADC 输入通道选择：可通过设置 ADCIS[4:0]位，选择 ADC 输入通道
- 可通过软件启动转换过程
- 可设 ADC 转换完成中断
- 采样到完成转换的总时间低至 2μs
- 支持 DMA 传输：ADC 转换完成可产生 DMA 请求
- 支持单通道连续转换模式
- ADC 转换结果支持溢出标志提醒，且 OVERRUN 标志位与 ADC 转换结果在同一寄存器 ADCV，用户可一次性读取

9.4 转换模式

SC32F10T/10G 系列的 ADC 有两种转换模式：

9.4.1 单次转换模式（CONT=0）

单次转换模式常用于软件触发的采样。在单次转换模式下，如果发生软件或硬件触发事件，ADC 会对所选的采样通道进行一次转换。当 ADC_CON 寄存器中的 CONT=0 时，可选择此模式。转换完成后：

- 转换后的数据会存储在 ADCV 寄存器中
- ADCIF（转换结束）标志置 1
- ADC_CON.INTEN 位置 1 时将产生中断

随后，ADC 会停止工作，直至 ADCS 位再次置 1。

9.4.2 连续转换模式（CONT=1）

连续转换模式常配合 DMA 使用。在连续转换模式下，如果发生软件或硬件触发事件，ADC 会对所选的采样通道进行连续转换。当 ADC_CON 寄存器中的 CONT=1 时，可选择此模式。每次转换完成后：

- 转换后的数据会存储在 ADCV 寄存器中
- ADCIF（转换结束）标志置 1
- ADC_CON.INTEN 位置 1 时将产生中断

随后，ADC 会继续重复执行对所选采样通道的转换。

9.5 ADC 溢出

如果转换后的数据未由 CPU 或 DMA 及时读取，在新转换生成数据之前，会由溢出标志（OVERRUN）指示数据溢出事件。

发生溢出时，ADC 会保持工作状态并可继续进行转换。但 OVERRUN 标志将由硬件置 1，ADCV 的值会被最新一次的转换结果覆盖，之前未读取的数据会丢失。

OVERRUN 标志在发生溢出时由硬件置 1，读取 ADCV 后自动清 0。

9.6 ADC 与 DMA 控制器配合使用

选择 DMA 其中一个通道的 REQSRC[5:0]=59，即选择该 DMA 通道的请求源为 ADC，同时将 ADC_CON 寄存器中的 DMAEN 位置 1，则每次 ADC 转换完成会生成 DMA 请求。这样在启动 DMA 及 ADC 后，DMA 便可将转换的数据从 ADCV 寄存器传输到用软件选择的目标位置。

当 DMA 无法及时处理 DMA 传输请求，ADC 将产生溢出（OVERRUN=1），但这不会影响到 DMA 传输请求，用户可以读取 RAM 区域的 ADCV 值，判断最高位是否为 1 来查看是否有发生溢出。

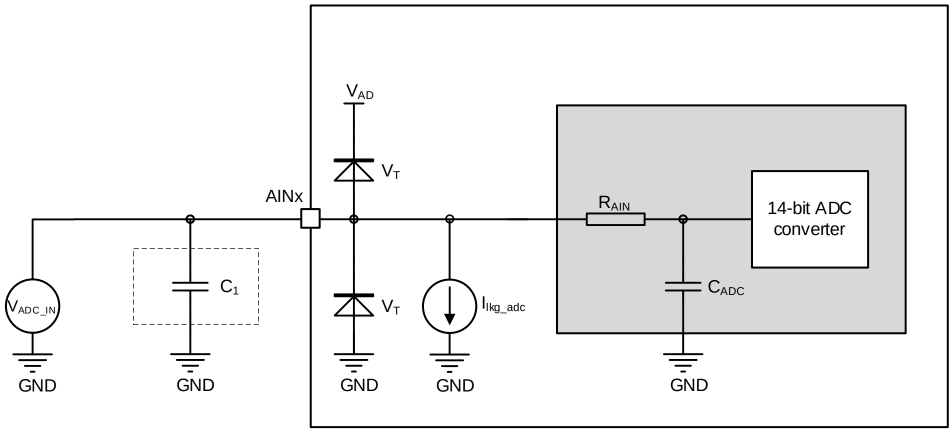
9.7 ADC 转换步骤

用户实际进行 ADC 转换所需要的操作步骤如下：

① 设定 ADC 输入管脚；（设定 AINx 对应的位为 ADC 输入，通常 ADC 管脚会预先固定）；
② 设定 ADC 参考电压 Vref，设定 ADC 转换所用的频率；
③ ADCEN 写 1，开启 ADC 模块电源；
④ 选择 ADC 输入通道（设置 ADCIS 位，选择 ADC 输入通道）；
⑤ 启动 ADCS，转换开始；
⑥ 等待 ADCIF 置起，如果 ADC 中断使能，则 ADC 中断会产生。用户需要软件清除 ADCIF 标志；
⑦ 从 ADCV 获得 14 位数据，一次转换完成；
⑧ 如不更换输入通道，可通过软件将 CONT 置 1，设定单通道连续转换模式。转换将持续进行，直到该位清 0。
⑨ ADC 转换结果溢出时，OVERRUN 标志位置 1。

⑩ 可通过 DMA 传输转换数据。

9.8 ADC 连接电路图



说明：用户如需进一步提高 ADC 性能，建议在 AINx 通道外接 C1 电容，容值为 0.01uF。

9.9 ADC 中断

SC32F10T/10G 系列的 ADC 在转换完成后，ADCIF 将置起，如果 ADC_CON.INTEN=1，将产生中断。

中断事件	事件标志位	中断使能控制位
ADC 转换完成中断请求	ADCIF	ADC_CON->INTEN

9.10 ADC 寄存器

9.10.1 ADC 控制寄存器 ADC_CON

寄存器	读/写	说明	复位值
ADC_CON	读/写	ADC 控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	VREFS[1:0]		-	LOWSP[2:0]		
15	14	13	12	11	10	9	8
ADCEN	-	-	DMAEN	CONT	-	-	INTEN
7	6	5	4	3	2	1	0
ADCS	-	-	ADCIS[4:0]				

位编号	位符号	说明
21~20	VREFS[1:0]	参考电压选择控制位 00：选择 ADC 的 V_{REF} 为 V_{DD}； 01：选择 ADC 的 V_{REF} 为内部准确的 2.048V；

位编号	位符号	说明
		10：选择 ADC 的 V_{REF} 为内部准确的 1.024V； 11：选择 ADC 的 V_{REF} 为内部准确的 2.4V；
18~16	LOWSP[2:0]	ADC 采样周期数选择控制位 100：采样时间为 3 个系统时钟，（约 100ns @ f_{PCLK2} = 32MHz） 101：采样时间约 6 个系统时钟，（约 200ns @ f_{PCLK2} = 32MHz） 110：采样时间约 16 个系统时钟，（约 500ns @ f_{PCLK2} = 32MHz） 111：采样时间约 32 个系统时钟，（约 1000ns @ f_{PCLK2} = 32MHz） 其它：保留 说明：ADC 从采样到完成转换的总时间计算方式如下： T_{ADC} = 采样时间 + 转换时间 其中，ADC 转换时间固定为 950ns
15	ADCEN	ADC 模块电源启动控制位 0：关闭 ADC 模块电源 1：开启 ADC 模块电源
12	DMAEN	DMA 请求使能控制位 该位用于使能 DMA 请求的生成。写 1 后可使用 DMA 控制器自动管理 ADC 转换的数据。 0：禁止 DMA 请求 1：使能 DMA 请求 **注意：通过软件对此位执行写操作时，应确保当前未进行任何转换。**
11	CONT	单次/连续转换模式选择位 该位由软件置 1 和清 0。该位置 1 时，转换将持续进行，直到该位清 0。 0：单次转换模式 1：连续转换模式
8	INTEN	中断请求 CPU 的使能控制位 0：禁止中断请求 1：使能中断请求
7	ADCS	ADC 转换触发控制位 该位是 ADC 转换的触发信号，由软件置 1，由硬件清 0。对此位写 1 会触发一次 ADC 的转换。 **注意：对 ADCS 置 1 之后，到中断标志 ADCIF 置起前不要对 ADC_CON 寄存器进行写操作。**
4~0	ADCIS[4:0]	ADC 输入通道选择位 00000：选择 AIN0 为 ADC 的输入 00001：选择 AIN1 为 ADC 的输入 00111：选择 AIN7 为 ADC 的输入 01000：选择 AIN8 为 ADC 的输入 01001：选择 AIN9 为 ADC 的输入 01010：选择 AIN10 为 ADC 的输入 01011：选择 AIN11 为 ADC 的输入 01100：选择 AIN12 为 ADC 的输入 01101：选择 AIN13 为 ADC 的输入 01110：选择 AIN14 为 ADC 的输入 01111：选择 AIN15 为 ADC 的输入 10000：选择 AIN16 为 ADC 的输入 10001~11110：选择 AIN16 为 ADC 的输入 11111：ADC 输入为 1/4 V_{DD}，可用于测量电源电压
31~22 19 14~13	-	保留

位编号	位符号	说明
10~9 6~5		

9.10.2 ADC 标志状态位寄存器 ADC_STS

寄存器	读/写	说明	复位值
ADC_STS	读/写	ADC 状态标志位寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
-	-	-	-	-	-	-	ADCIF

位编号	位符号	说明
0	ADCIF	ADC 中断请求标志位 该位由硬件置 1，通过软件写 1 清 0。 ADC 转换完成后，该位由硬件置 1，如果 ADC_CON.INTEN=1，将产生中断。
31~1	-	保留

9.10.3 ADC 转换数值寄存器 ADCV

寄存器	读/写	说明	复位值
ADCV	只读	ADC 转换数值寄存器	0x0000_3FFF

31	30	29	28	27	26	25	24
OVERRUN	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	ADCV[13:8]					
7	6	5	4	3	2	1	0
ADCV[7:0]							

位编号	位符号	说明
31	OVERRUN	溢出标志位（只读） 当 CPU 或 DMA 无法及时处理 ADC 转换请求而发生溢出时，该位由硬件置 1，读取 ADCV 后，该位自动清 0。 **注意：产生溢出时，上一次的 ADC 转换结果将被新的 ADC 转换结果覆盖。**
13~0	ADCV[13:0]	14 位的 ADC 转换结果
30~14	-	保留

9.10.4 ADC 端口设置寄存器 ADC_CFG

寄存器	读/写	说明	复位值
ADC_CFG	读/写	ADC 端口设置寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	AIN16
15	14	13	12	11	10	9	8
AIN15	AIN14	AIN13	AIN12	AIN11	AIN10	AIN9	AIN8
7	6	5	4	3	2	1	0
AIN7	-	-	-	-	-	AIN1	AIN0

位编号	位符号	说明
16~7 1~0	AINx （x=0~1,7~16）	ADC 端口设置寄存器 0：AINx 对应端口不可作为 ADC 输入通道 1：AINx 对应端口可作为 ADC 输入通道，当 ADCIS[4:0]选择 AINx 作为 ADC 输入通道时，AINx 对应端口的上拉电阻将自动移除。
31~17 6~2	-	保留

9.10.5 ADC 寄存器映射

寄存器	偏移地址	读/写	说明	复位值
ADC 基地址：0x4002_2110				
ADC_CON	0x00	读/写	ADC 控制寄存器	0x0000_0000
ADC_STS	0x04	读/写	ADC 标志状态位寄存器	0x0000_0000
ADCV	0x08	读/写	ADC 转换数值寄存器	0x0000_3FFF
ADC_CFG	0x0C	读/写	ADC 端口设置寄存器	0x0000_0000

10 模拟比较器 CMP

SC32F10T/10G 系列内建一个模拟比较器（CMP），CMP 中断可唤醒 STOP Mode。可用于报警器电路、电源电压监测电路、过零检测电路等。

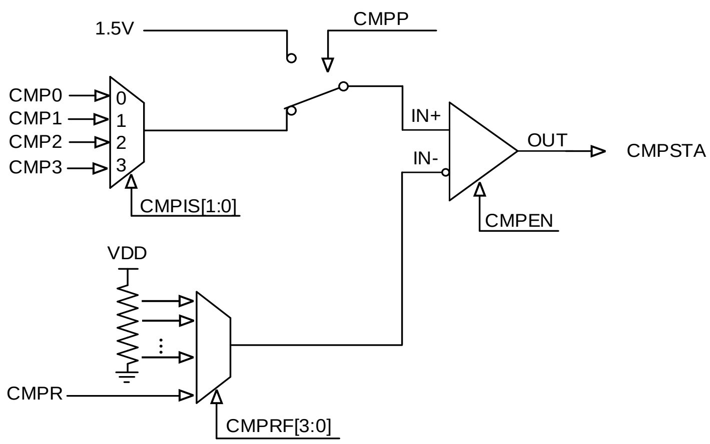
此比较器具有四个模拟信号正输入端：CMP0~3，可通过 CMPIS[1:0]切换选择。负输入端电压可通过 CMPRF[3:0]切换为 CMPR 管脚上的外部电压或内部的 15 档比较电压中的一种。

通过 CMPIM[1:0]可以方便的设定比较器的中断模式，当 CMPIM[1:0]所设定的中断条件发生时比较器中断标志 CMPIF 会被置 1，该中断标志需要软件清除。

10.1 特性

- 四个模拟信号正输入端 CMP0~CMP3
- 负端输入电压可选择 CMPR 引脚或内部 V_{DD} 分压的 15 档比较电压中的一种
- CMP 中断可唤醒 STOP Mode

10.2 模拟比较器结构框图



模拟比较器结构框图

10.3 CMP 寄存器

10.3.1 模拟比较器状态寄存器 CMP_STS

寄存器	读/写	说明	复位值
CMP_STS	读/写	模拟比较器状态寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-

23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
-	-	-	-	-	-	CMPSTA	CMPIF

位编号	位符号	说明
1	CMPSTA	模拟比较器输出状态位 0：比较器正端电压小于负端电压 1：比较器正端电压大于负端电压
0	CMPIF	模拟比较器中断标志位 该位由硬件置 1，通过软件写 1 清 0。 0：比较器中断未被触发； 1：当比较器满足中断触发条件时，此位会被硬件置 1。如果此时 CMPIM[1:0]不为 00，比较器中断产生。
31~2	-	保留

10.3.2 模拟比较器配置寄存器 CMP_CFG

寄存器	读/写	说明	复位值
CMP_CFG	读/写	模拟比较器配置寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	CMPRF[3:0]			
7	6	5	4	3	2	1	0
CMPEN	CMPIM[1:0]		CMPP	-	-	CMPIS[1:0]	

位编号	位符号	说明
11~8	CMPRF[3:0]	模拟比较器负端比较电压选择位 模拟比较器负端比较电压设置项如下： 0000：CMPR； 0001：$1/16V_{DD}$ 0010：$2/16V_{DD}$ 0011：$3/16V_{DD}$ 0100：$4/16V_{DD}$ 0101：$5/16V_{DD}$ 0110：$6/16V_{DD}$ 0111：$7/16V_{DD}$ 1000：$8/16V_{DD}$ 1001：$9/16V_{DD}$ 1010：$10/16V_{DD}$ 1011：$11/16V_{DD}$ 1100：$12/16V_{DD}$ 1101：$13/16V_{DD}$ 1110：$14/16V_{DD}$ 1111：$15/16V_{DD}$
7	CMPEN	模拟比较器使能位 0：关闭模拟比较器 1：使能模拟比较器
6~5	CMPIM[1:0]	模拟比较器中断模式选择位 00：不产生中断 01：上升沿中断：IN+从小于 IN-到大于 IN-后会产生中断 10：下降沿中断：IN+从大于 IN-到小于 IN-后会产生中断 11：双沿中断：IN+从小于 IN-到大于 IN-，或 IN+从大于 IN-到小于 IN-后均会产生中断
4	CMPP	模拟比较器正端输入选择： 0：模拟比较器正端的输入为 CMP0~3 之一为，由 CMPIS[1:0]设定 1：模拟比较器正端的输入为内部 1.5V 基准电压
1~0	CMPIS[1:0]	模拟比较器正端输入通道选择位 CMPP 为 1 时，该位无效： 00：选用 CMP0 为模拟比较器正端的输入 01：选用 CMP1 为模拟比较器正端的输入 10：选用 CMP2 为模拟比较器正端的输入 11：选用 CMP3 为模拟比较器正端的输入
31~12 3~2	-	保留

10.3.3 CMP 寄存器映射

寄存器	偏移地址	读/写	说明	复位值
CMP 基地址：0x4002_2130				
CMP_STS	0x00	读/写	模拟比较器状态寄存器	0x0000_0000
CMP_CFG	0x04	读/写	模拟比较器配置寄存器	0x0000_0000

11 UART0~3

11.1 时钟源

- SC32F10T/10G 系列 UART 的时钟源仅一种，来自 PCLK

11.2 特性

- 四个 UART，UART0~3
  - UART2 可以映射到另外一组端口
- 每个 UART 有三种通讯模式可选：
  - 模式 0，8 位半双工同步通信模式，在 RX 引脚上收发串行数据。TX 引脚用作发送移位时钟。每帧收发 8 位，低位先接收或发送；
  - 模式 1，10 位全双工异步通信，由 1 个起始位，8 个数据位和 1 个停止位组成，通信波特率可变；
  - 模式 3，11 位全双工异步通信，由 1 个起始位，8 个数据位，一个可编程的第 9 位和 1 个停止位组成，通信波特率可变。
- 发送和接收完成可产生中断并置起对应的标志位 TXIF 和 RXIF，中断标志需要软件清除
- UART0 和 UART1 可产生 DMA 请求
- UART2 和 UART3 不能产生 DMA 请求
- 独立波特率发生器
- 支持从 STOP Mode 唤醒：
  - START 位下降沿可唤醒 STOP Mode
  - 提供对应的唤醒中断使能位 WKIE 及唤醒中断标志位 WKIF

注意：

1. 用户如需进行 UART 唤醒 STOP Mode 操作，请参照《赛元 SC32F10 系列特殊功能固件库使用手册》。

2. 注意：UART0 的信号引脚 RXD0 / TXD0 与系统烧录/调试接口（T_CLK / T_DIO）复用。若启用全双工通信，T_CLK / T_DIO 可能会与 UART0 的 RXD0 接收时序产生冲突，导致通信异常。因此，必须将 UART0 配置为半双工通信模式，以避免此硬件冲突并保证通信稳定性。

11.3 UART 中断

对于 UARTn，n=0~3，在发生“唤醒”或“数据收发完成”时都会生成中断。 可以使用单独的中断使能位以提高灵活性。

中断事件	中断请求控制位	事件标志位	中断使能子开关
UART 从 STOP 模式唤醒	UARTn_IDE ->INTEN	WKIF	WKIE
数据发送完成		TXIF	TXIE
数据接收完成		RXIF	RXIE

11.4 UART 寄存器

11.4.1 UART 控制寄存器 UARTn_CON

寄存器	读/写	说明	复位值
UARTn_CON （n=0~3）	读/写	UART 控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
SPOS[1:0]		-	-	-	-	-	-
7	6	5	4	3	2	1	0
TXEN	RXEN	-	PRESCALER	-	SM2	SM1	SM0

<table>
<tr><th>位编号</th><th>位符号</th><th>说明</th></tr>
<tr><td>15~14</td><td>SPOS[1:0]
（仅在 UARTn_CON，n=2 的情况下有效）</td><td>此 bit 位，仅在 UARTn_CON，n=2 的情况下有效：
● UART2 信号口映射控制位@UART2_CON
<table><tr><th>信号 / SPOS 值</th><th>RX2</th><th>TX2</th></tr><tr><td>SPOS[1:0]=00</td><td>PB0</td><td>PA15</td></tr><tr><td>SPOS[1:0]=01</td><td>PA11</td><td>PA10</td></tr></table></td></tr>
<tr><td>7</td><td>TXEN</td><td>UART 发送控制位
0：TXD 信号不再影响所在管脚的状态。此时若用户程序限制发送功能，仅用到了接收，那么与 TX 脚复用的其它功能将不受影响；但此状态下向发送缓存中写值依然能触发 UART 发送，发送时 TX 脚切换为 TXD 信号口，发送完毕后 TX 脚切换回默认复用状态。
1：允许发送数据，TXD 所在管脚切换为 TXD 信号口模式</td></tr>
<tr><td>6</td><td>RXEN</td><td>UART 接收控制位
0：不允许接收数据
1：允许接收数据</td></tr>
<tr><td>4</td><td>PRESCALER</td><td>波特率倍率设置位
该位在 UART 的不同模式下有不同定义：
● 当 SM0~1 = 01（UART 模式 1）或 SM0~1 = 11（UART 模式 3）：
■ 0：串行端口在系统时钟的 1 分频下运行
■ 1：串行端口在系统时钟的 16 分频下运行
● 当 SM0~1 = 00（UART 模式 0）波特率倍率设置位：
■ 0：串行端口在系统时钟的 12 分频下运行
■ 1：串行端口在系统时钟的 4 分频下运行</td></tr>
<tr><td>2</td><td>SM2</td><td>RB8 置位中断允许位
该位仅在模式 3 有效
0：每收到一个完整的数据帧就置位 RI 产生中断请求；
1：收到一个完整的数据帧时，只有当 RB8=1 时才会置位 RI 产生中断请求</td></tr>
<tr><td>1~0</td><td>SM[1:0]</td><td>UART 通信模式控制位
00：模式 0，8 位半双工同步通信模式，在 RX 引脚上收发串行数据。TX 引脚用作发送移位时钟。每帧收发 8 位，低位先接收或发送。在该</td></tr>
</table>

位编号	位符号	说明
		模式下使能 RXEN 位，UART 将发出一个完整一帧的时钟，并且将 RXIF 置 1； 01：模式 1，10 位全双工异步通信，由 1 个起始位，8 个数据位和 1 个停止位组成，通信波特率可变； 10：保留 11：模式 3，11 位全双工异步通信，由 1 个起始位，8 个数据位，一个可编程的第 9 位和 1 个停止位组成，通信波特率可变
31~16 13~8 5，3	-	保留

11.4.2 UART 标志状态位寄存器 UARTn_STS

寄存器	读/写	说明	复位值
UARTn_STS （n=0~3）	读/写	UART 标志状态位寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
-	-	-	WKIF	-	-	TXIF	RXIF

位编号	位符号	说明
4	WKIF	UART 唤醒标志位 UART 从 STOP 模式唤醒后，该位由硬件置 1，如果此时 WKIE = 1，将产生中断。 该位由软件写 1 清 0。
1	TXIF	发送中断标志位 数据发送完成该位由硬件置 1，如果此时 TXIE = 1，将产生中断。 该位由软件写 1 清 0。 **注意：在 DMA 模式下，DMA 写入发送缓存后，该位由 DMA 模块清 0，此时用户无需通过软件清 0。**
0	RXIF	接收中断标志位 数据接收完成该位由硬件置 1，如果此时 RXIE = 1，将产生中断。 该位由软件写 1 清 0。 **注意：在 DMA 模式下，DMA 读取接收缓存后，该位由 DMA 模块清 0，此时用户无需通过软件清 0。**
31~5 3~2	-	保留

注意：用户如需进行 UART 唤醒 STOP Mode 操作，请参照《赛元 SC32F10 系列特殊功能固件库使用手册》。

11.4.3 UART 波特率配置寄存器 UARTn_BAUD

寄存器	读/写	说明	复位值
UARTn_BAUD（n=0~3）	读/写	UART 波特率配置寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
BAUD[15:8]							
7	6	5	4	3	2	1	0
BAUD[7:0]							

位编号	位符号	说明
15~0	BAUD[15:0]	UART 波特率配置位 写入 BAUD[15:0]后，UART 的波特率将按照以下公式配置： $BaudRate=f_{UART} / BAUD[15:0]$ 其中 f_{UART} 为 UART 时钟源经预分频之后的最终频率，见 PRESCALER 位说明。 **注意：BAUD[15:0]必须大于 0x0010。**
31~16	-	保留

11.4.4 UART 数据寄存器 UARTn_DATA

寄存器	读/写	说明	复位值
UARTn_DATA（n=0~3）	读/写	UART 数据寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	SBUF8
7	6	5	4	3	2	1	0
SBUF[7:0]							

位编号	位符号	说明
8	SBUF8	UART 的发送/接收数据的第 9 位 该位仅在模式 3 有效。
7~0	SBUF[7:0]	UART 数据缓存 读操作：将返回接收锁存器中的内容 写操作：SBUF 的数据将送至发送移位寄存器，并启动发送流程
31~9	-	保留

11.4.5 UART 的中断使能及 DMA 控制寄存器 UARTn_IDE

寄存器	读/写	说明	复位值
UARTn_IDE（n=0~3）	读/写	UART 的中断使能及 DMA 控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
TXDMAEN	RXDMAEN	-	WKIE	-	TXIE	RXIE	INTEN

位编号	位符号	说明
7	TXDMAEN	DMA 发送通道使能位 0：禁用 DMA 发送功能 1：使能 DMA 发送功能 该位使能后，TXIF 置起可触发 DMA 通道发送请求 **注意：** **1.** UART0 和 UART1 可产生 DMA 请求 **2.** UART2 和 UART3 不能产生 DMA 请求
6	RXDMAEN	DMA 接收通道使能位 0：禁用 DMA 接收功能 1：使能 DMA 接收功能 该位使能后，RXIF 置起可触发 DMA 通道接收请求 **注意：** **1.** UART0 和 UART1 可产生 DMA 请求 **2.** UART2 和 UART3 不能产生 DMA 请求
4	WKIE	UART 唤醒中断使能位 0：WKIF 置起时，不允许产生中断 1：WKIF 置起时，产生中断
2	TXIE	UART 发送中断使能位 0：TXIF 置起时，不允许产生中断 1：TXIF 置起时，产生中断
1	RXIE	UART 接收中断使能位 0：RXIF 置起时，不允许产生中断 1：RXIF 置起时，产生中断
0	INTEN	中断请求 CPU 的使能控制位 0：禁止中断请求 1：使能中断请求
31~8 5，3	-	保留

11.4.6 UART 寄存器映射

寄存器	偏移地址	读/写	说明	复位值	访问限制
UART0 基地址：0x4002_0020					
UART0_CON	0x00	读/写	UART 控制寄存器	0x0000_0000	-
UART0_STS	0x04	读/写	UART 标志位寄存器	0x0000_0000	-
UART0_BAUD	0x08	读/写	UART 波特率寄存器	0x0000_0000	-
UART0_DATA	0x0C	读/写	UART 数据寄存器	0x0000_0000	不支持字节/半字访问

寄存器	偏移地址	读/写	说明	复位值	访问限制
UART0_IDE	0x10	读/写	通信口 DMA 控制寄存器	0x0000_0000	-

寄存器	偏移地址	读/写	说明	复位值	访问限制
UART1 基地址：0x4002_0080					
UART1_CON	0x00	读/写	UART 控制寄存器	0x0000_0000	-
UART1_STS	0x04	读/写	UART 标志位寄存器	0x0000_0000	-
UART1_BAUD	0x08	读/写	UART 波特率寄存器	0x0000_0000	-
UART1_DATA	0x0C	读/写	UART 数据寄存器	0x0000_0000	不支持字节/半字访问
UART1_IDE	0x10	读/写	通信口 DMA 控制寄存器	0x0000_0000	-

寄存器	偏移地址	读/写	说明	复位值	访问限制
UART2 基地址：0x4002_1020					
UART2_CON	0x00	读/写	UART 控制寄存器	0x0000_0000	-
UART2_STS	0x04	读/写	UART 标志位寄存器	0x0000_0000	-
UART2_BAUD	0x08	读/写	UART 波特率寄存器	0x0000_0000	-
UART2_DATA	0x0C	读/写	UART 数据寄存器	0x0000_0000	不支持字节/半字访问
UART2_IDE	0x10	读/写	通信口 DMA 控制寄存器	0x0000_0000	-

寄存器	偏移地址	读/写	说明	复位值	访问限制
UART3 基地址：0x4002_2020					
UART3_CON	0x00	读/写	UART 控制寄存器	0x0000_0000	-
UART3_STS	0x04	读/写	UART 标志位寄存器	0x0000_0000	-
UART3_BAUD	0x08	读/写	UART 波特率寄存器	0x0000_0000	-
UART3_DATA	0x0C	读/写	UART 数据寄存器	0x0000_0000	不支持字节/半字访问
UART3_IDE	0x10	读/写	通信口 DMA 控制寄存器	0x0000_0000	-

12 SPI0~1

12.1 时钟源

SC32F10T/10G 系列的 SPI 的时钟源仅一种，来自 PCLK。

12.2 SPI0 特性

- 支持 11 档 SPI 时钟预分频，用户可设置到较低频率
- 信号口可以映射到另外两组端口
- 具有 16 位 8 级 FIFO，发送接收独立
  - SPI0 的 FIFO 功能可以实现：连续向 SPI 发送缓存（SPI0_DATA）写入 8 个或 8 个以内的 8 位或 16 位发送数据，SPI 发送的时候，最先写入的数据也最先被发送。当用户写入 FIFO 的数据被发送完成，发送 FIFO 为空标志 TXEIF 置 1；若 FIFO 的数据已满，则写入冲突标志位 WCOL 置位，用户无法向 FIFO 写入数据，直至 FIFO 内的数据被发送出去、FIFO 不满，用户才能写入数据。当 FIFO 内的数据全部发送完毕才置起中断标志 SPIF。
  - 连续从 SPI 接收缓存（SPI0_DATA）读取 8 个或 8 个以内的 8 位或 16 位接收数据，最先接收到的数据也最先被读取到。
  - FIFO 数据传输一半中断及对应标志位，方便用户及时读取/写入数据：
    - 提供发送 FIFO 有效数据不满一半中断及对应状态位 TXHIF
    - 提供接收 FIFO 超一半中断及对应标志位标志 RXHIF
  - 支持接收缓存溢出中断及对应标志位，及时通知异常
- 支持 DMA
  - 使能 TXDMAEN，发送缓存器空标志位 TXEIF 置起后可触发 DMA 请求，DMA 写入发送缓存后，自动清除 TXEIF 标志位
  - 使能 RXDMAEN，接收缓冲区非空状态位 RXNEIF 置起后可触发 DMA 请求，DMA 读取接收缓存后，自动清除 RXEIF 标志位

12.3 SPI1 特性

- 支持 11 档 SPI 时钟预分频，用户可设置到较低频率
- 信号口可以映射到另外一组端口
- 无 FIFO
- 支持 DMA：一帧结束统一置位请求

12.4 SPI0 和 SPI1 对比

对比 / BIT 位	SPI0	SPI1
WCOL	当发送 FIFO 写满后，对 FIFO 进行写操作将无法写入，WCOL 也会置起，代表缓存写入冲突	当一帧正在发送，对发送缓存进行写操作将无法写入，WCOL 也会置起，代表缓存写入冲突

对比 BIT 位	SPI0	SPI1
SPIF	该位置起，代表一帧数据接收/发送完成	该位置起，代表一帧数据接收/发送完成
RXHIE	接收 FIFO 内有效数据超过一半中断使能位	无
TXHIE	发送 FIFO 内有效数据不满一半中断使能位	无
RXIE	接收 FIFO 已满中断使能位	无
TBIE	发送 FIFO 为空中断使能位	发送缓存为空时中断使能位
RXNEIE	接收 FIFO 非空中断使能位	无
RXHIF	该位置起，代表接收 FIFO 内有效数据超过一半	无
TXHIF	该位置起，代表发送 FIFO 内有效数据不满一半	无
RXFIF	该位置起，代表接收 FIFO 已满	无
TXEIF	该位置起，代表发送 FIFO 为空	该位置起，代表发送缓存为空
RXNEIF	接收 FIFO 非空标志位	无
DMA	通过发送缓存器空标志位 TXEIF 和接收缓冲区非空状态位 RXNEIF 触发 DMA 请求	一帧结束统一置位请求

12.5 信号描述

主输出从输入（MOSI）：

该路信号连接主设备和一个从设备。数据通过 MOSI 从主设备串行传送到从设备，主设备输出，从设备输入。

主输入从输出（MISO）：

该路信号连接从设备和主设备。数据通过 MISO 从从设备串行传送到主设备，从设备输出，主设备输入。当 SPI 配置为从设备并未被选中，从设备的 MISO 引脚处于高阻状态。

SPI 串行时钟（SCK）：

SCK 信号用作控制 MOSI 和 MISO 线上输入输出数据的同步移动。每 8 时钟周期线上传送一个字节。如果从设备未被选中，SCK 信号被此从设备忽略。

12.6 工作模式

SPI 可配置为主模式或从属模式中的一种。SPI 模块的配置和初始化通过设置 SPI 控制寄存器 SPIn_CON（n=0~1）和 SPI 中断使能及 DMA 控制寄存器 SPIn_IDE（n=0~1）来完成。配置完成后，通过设置 SPI 数据寄存器 SPIn_DATA（n=0~1）（以下简称 SPD）来完成数据传送。

在 SPI 通讯期间，数据同步地被串行的移进移出。串行时钟线（SCK）使两条串行数据线（MOSI 和 MISO）上数据的移动和采样保持同步。如果从设备没有被选中，则不能参与 SPI 总线上的活动。

当 SPI 主设备通过 MOSI 线传送数据到从设备时，从设备通过 MISO 线发送数据到主设备作为响应，这就实现了在同一时钟下数据发送和接收的同步全双工传输。发送移位寄存器和接收移位寄存器使用相同的特殊功能器地址，对 SPI 数据寄存器 SPD 进行写操作将写入发送移位寄存器，对 SPD 进行读操作将获得接收移位寄存器的数据。

有些设备的 SPI 接口会引出 SS 脚（从设备选择引脚，低有效），与 SC32F10T/10G 的 SPI 通信时，SPI 总线上其它设备的 SS 脚的连接方式需根据不同的通信模式进行连接。下表列出了 SC32F10T/10G 的 SPI 不同通信模式下，SPI 总线上其它设备 SS 脚的连接方式：

SC32F10T/10G SPI	SPI 总线上其它设备	模式	从机的 SS（从设备选择引脚）
主模式	从模式	一主一从	拉低
		一主多从	SC32F10T/10G 引出多根 I/O，分别接至从机的 SS 脚。在数据传送之前，从设备的 SS 引脚必须被置低
从模式	主模式	一主一从	拉高

12.6.1 主模式

- **模式启动：**

SPI 主设备控制 SPI 总线上所有数据传送的启动。当 SPI 控制寄存器 SPIn_CON （n=0~1）中的 MSTR 位置 1 时，SPI 在主模式下运行，只有一个主设备可以启动传送。

- **发送：**

在 SPI 主模式下，对 SPD 进行以下操作：在 8 位模式下写一个字节数据到 SPD[7:0]或在 16 位模式下将数据写到 SPD[15:0]，再将低字节写入 SPDL，数据将会写入发送移位缓冲器。如果发送移位寄存器已经存在一个数据，那么主 SPI 产生一个 WCOL 信号以表明写入太快。但是在发送移位寄存器中的数据不会受到影响，发送也不会中断。另外如果发送移位寄存器不为空，那么主设备立即按照 SCK 上的 SPI 时钟频率串行地移出发送移位寄存器中的数据到 MOSI 线上。当传送完毕，SPI 标志状态位寄存器 SPIn_STS（n=0~1）中的 SPIF 位被置 1。如果 SPI 中断被允许，当 SPIF 位置 1 时，也会产生一个中断。

- **接收：**

当主设备通过 MOSI 线传送数据给从设备时，相对应的从设备同时也通过 MISO 线将其发送移位寄存器的内容传送给主设备的接收移位寄存器，实现全双工操作。因此，SPIF 标志位置 1 即表示传送完成也表示接收数据完毕。从设备接收的数据按照 MSB 或 LSB 优先的传送方向存入主设备的接收移位寄存器。当一个字节的数据完全被移入接收寄存器时， 处理器可以通过读 SPD 获得该数据。

12.6.2 从模式

- **模式启动：**

当 SPI 控制寄存器 SPIn_CON（n=0~1）中的 MSTR 位清 0，SPI 在从模式下运行。

- **发送与接收：**

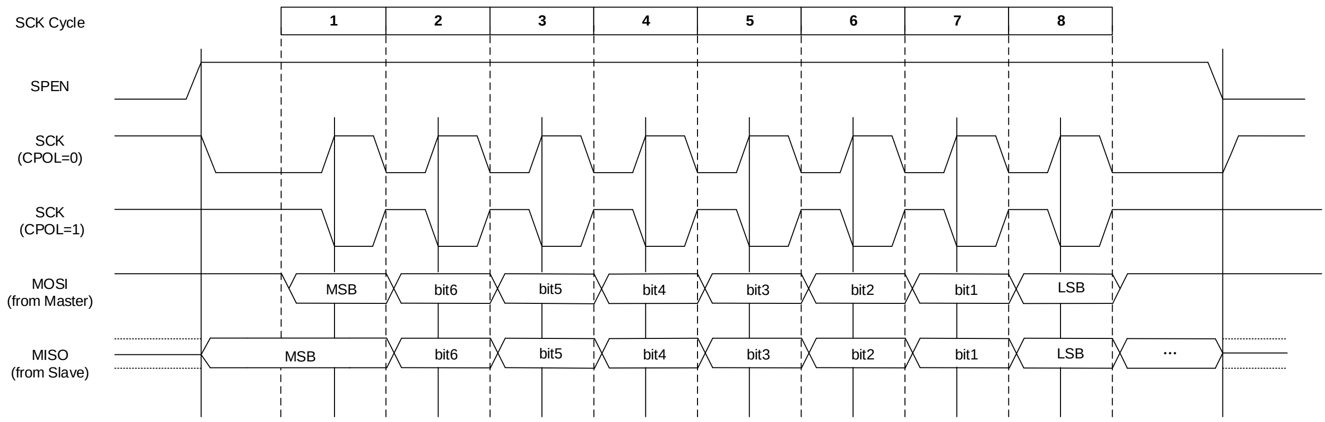
从属模式下，按照主设备控制的 SCK 信号，数据通过 MOSI 引脚移入，MISO 引脚移出。一个位计数器记录 SCK 的边沿数，当接收移位寄存器移入 8 位数据（一个字节）同时发送移位寄存器移出 8 位数据（一个字

节），SPIF 标志位被置 1。数据可以通过读取 SPD 寄存器获得。如果 SPI 中断被允许，当 SPIF 置 1 时，也会产生一个中断。此时接收移位寄存器保持原有数据并且 SPIF 位置 1，这样 SPI 从设备将不会接收任何数据直到 SPIF 清 0。SPI 从设备必须在主设备开始一次新的数据传送之前将要传送的数据写入发送移位寄存器。如果在开始发送之前未写入数据，从设备将传送“0x00”字节给主设备。如果写 SPD 操作发生在传送过程中，那么 SPI 从设备的 WCOL 标志位置 1，即如果传送移位寄存器已经含有数据，SPI 从设备的 WCOL 位置 1，表示写 SPD 冲突。但是移位寄存器的数据不受影响，传送也不会被中断。

12.7 传送形式

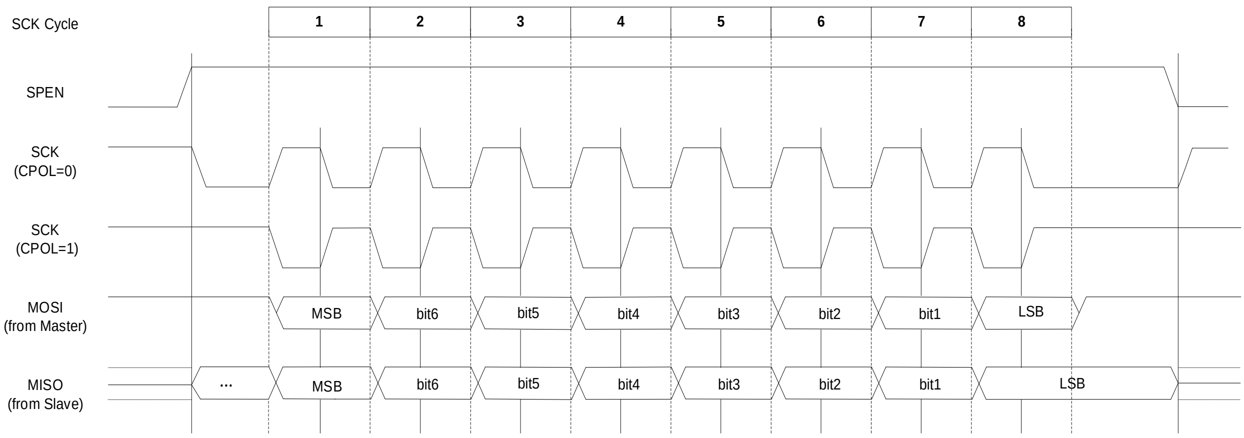
通过软件设置 SPI 控制寄存器 SPIn_CON（n=0~1）的 CPOL 位和 CPHA 位，用户可以选择 SPI 时钟极性和相位的四种组合方式。CPOL 位定义时钟的极性，即空闲时的电平状态，它对 SPI 传输格式影响不大。CPHA 位定义时钟的相位，即定义允许数据采样移位的时钟边沿。在主从通讯的两个设备中，时钟极性相位的设置应一致。

当 CPHA = 0，SCK 的第一个沿捕获数据，从设备必须在 SCK 的第一个沿之前将数据准备好。



CPHA = 0 数据传输图

当 CPHA = 1，主设备在 SCK 的第一个沿将数据输出到 MOSI 线上，从设备把 SCK 的第一个沿作为开始发送信号，SCK 的第二沿开始捕获数据，因此用户必须在第一个 SCK 的两个沿内完成写 SPD 的操作。这种数据传输形式是一个主设备一个从设备之间通信的首选形式。



CPHA = 1 数据传输图

12.8 出错检测

在发送数据序列期间写入 SPD 会引起写冲突，SPI 标志状态位寄存器 SPIn_STS（n=0~1）中的 WCOL 位置 1。WCOL 位置 1 不会引起中断，发送也不会中止。WCOL 位需由软件清 0。

12.9 SPI 中断

对于 SPI0，在发生“传输完成”“FIFO 半传输”或“发送缓存为空”时都会生成中断。可以使用单独的中断使能位以提高灵活性。

中断事件	事件标志位	中断请求控制位	子事件标志位	中断使能子开关
接收 FIFO 内有效数据超过一半	SPIF	SPI0_IDE ->INTEN	RXHIF	RXHIE
发送 FIFO 内有效数据不满一半			TXHIF	TXHIE
接收 FIFO 已满			RXFIF	RXIE
发送 FIFO 为空			TXEIF	TBIE
接收 FIFO 非空			RXNEIF	RXNEIE

对于 SPI1，在发生“传输完成”或“发送缓存”时都会生成中断。可以使用单独的中断使能位以提高灵活性。

中断事件	事件标志位	中断请求控制位	子事件标志位	中断使能子开关
一帧数据接收/发送完成	SPIF	SPI1_IDE ->INTEN	\	\
发送缓存为空			TXEIF	TBIE

12.10 SPI0 寄存器

12.10.1 SPI0 控制寄存器 SPI0_CON

寄存器	读/写	说明	复位值
SPI0_CON	读/写	SPI0 控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
SPOS[1:0]		-	-	SPR[3:0]			
7	6	5	4	3	2	1	0
SPEN	-	-	CPOL	CPHA	DORD	SPMD	MSTR

<table>
<tr><th>位编号</th><th>位符号</th><th>说明</th></tr>
<tr><td>15~14</td><td>SPOS[1:0]</td><td>SPI 信号口映射控制位
<table>
<tr><th>信号
SPOS 值</th><th>MISO0</th><th>MOSI0</th><th>SCK0</th></tr>
<tr><td>SPOS[1:0]=00</td><td>PA15</td><td>PB0</td><td>PB1</td></tr>
<tr><td>SPOS[1:0]=01</td><td>PA3</td><td>PA2</td><td>PA1</td></tr>
<tr><td>SPOS[1:0]=10</td><td>PA9</td><td>PA8</td><td>PA7</td></tr>
</table></td></tr>
<tr><td>11~8</td><td>SPR[3:0]</td><td>SPI 时钟预分频控制位
0000：f_{PCLK0}
0001：f_{PCLK0} /2
0010：f_{PCLK0} /4
0011：f_{PCLK0} /8
0100：f_{PCLK0} /16
0101：f_{PCLK0} /32
0110：f_{PCLK0} /64
0111：f_{PCLK0} /128
1000：f_{PCLK0} /256
1001：f_{PCLK0} /512
1010：f_{PCLK0} /1024
其它：f_{PCLK0} /1024
注意：为确保 SC32F10T_10G 系列 SPI0 正确通信，通信频率请选择 8M 及以下</td></tr>
<tr><td>7</td><td>SPEN</td><td>SPI 使能控制位
0：关闭 SPI0
1：打开 SPI0</td></tr>
<tr><td>4</td><td>CPOL</td><td>SPI 时钟极性控制位
0：SCK 在空闲状态下为低电平
1：SCK 在空闲状态下为高电平</td></tr>
<tr><td>3</td><td>CPHA</td><td>SPI 时钟相位控制位
0：SCK 周期的第一沿采集数据
1：SCK 周期的第二沿采集数据</td></tr>
<tr><td>2</td><td>DORD</td><td>SPI 传送方向选择位
0：MSB 优先发送</td></tr>
</table>

位编号	位符号	说明
		1：LSB 优先发送
1	SPMD	SPI 传输模式选择位 0：8 位模式 1：16 位模式
0	MSTR	SPI 主从机模式选择位 0：SPI0 为从设备 1：SPI0 为主设备
31~16 13~12 6~5	-	保留

12.10.2 SPI0 标志状态位寄存器 SPI0_STS

寄存器	读/写	说明	复位值
SPI0_STS	读/写	SPI0 标志状态位寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
WCOL	-	TXHIF	RXHIF	RXFIF	TXEIF	RXNEIF	SPIF

位编号	位符号	说明
7	WCOL	写入冲突标志位 该位由硬件置 1，通过软件写 1 清 0，用于指示是否发生写入冲突： 0：未检测到写入冲突 1：检测到一个写入冲突
5	TXHIF	发送 FIFO 内有效数据不满一半状态位/中断状态位 该位只读，由硬件置起或清零，用于指示当前发送 FIFO 的状态： 0：发送 FIFO 中的有效数据个数大于 FIFO 一半 1：发送 FIFO 中的有效数据个数少于或等于 FIFO 一半，如果此时 TXHIE = 1，将产生中断
4	RXHIF	接收 FIFO 内有效数据超过一半状态位/中断状态位 该位只读，由硬件置起或清零，用于指示当前接收 FIFO 的状态： 0：接收 FIFO 的有效数据个数少于或等于 FIFO 一半 1：接收 FIFO 的有效数据个数大于 FIFO 一半，如果此时 RXHIE = 1，将产生中断
3	RXFIF	接收 FIFO 已满状态位 该位只读，由硬件置起或清零，用于指示当前接收 FIFO 是否已满： 0：接收 FIFO 未满 1：接收 FIFO 已满
2	TXEIF	发送 FIFO 为空标志位 用于指示当前发送 FIFO 是否为空： 0：发送 FIFO 非空 1：发送 FIFO 为空 该位由硬件置 1，通过软件写 1 清 0。

位编号	位符号	说明
		注意：在 DMA 模式下，DMA 写入发送缓存后，该位由 DMA 模块清 0，此时用户无需通过软件清 0。
1	RXNEIF	接收 FIFO 非空状态位 用于指示当前接收 FIFO 是否为空： 0：接收 FIFO 为空 1：接收 FIFO 非空 该位由硬件置 1，通过软件写 1 清 0。 **注意：在 DMA 模式下，DMA 读取接收缓存后，该位由 DMA 模块清零，此时用户无需通过软件清 0。**
0	SPIF	SPI 数据传送标志位 该位由硬件置 1，通过软件写 1 清 0，用于指示当前 SPI 数据传输是否完成： 0：数据传输未完成/进行中 1：数据传输已完成
31~8 6	-	保留

12.10.3 SPI0 数据寄存器 SPI0_DATA

寄存器	读/写	说明	复位值
SPI0_DATA	读/写	SPI0 数据寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
SPD[15:8]							
7	6	5	4	3	2	1	0
SPD[7:0]							

位编号	位符号	说明
15~0	SPD[15:0]	SPI 数据缓存 读操作：从 SPI0 接收 FIFO 读取接收到的数据 写操作：向 SPI0 发送 FIFO 写入待发送的数据
31~16	-	保留

12.10.4 SPI0 的中断使能及 DMA 控制寄存器 SPI0_IDE

寄存器	读/写	说明	复位值
SPI0_IDE	读/写	SPI0 的中断使能及 DMA 控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8

-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
TXDMAEN	RXDMAEN	TXHIE	RXHIE	RXIE	TBIE	RXNEIE	INTEN

位编号	位符号	说明
7	TXDMAEN	DMA 发送通道使能位 0：禁用 DMA 发送功能 1：使能 DMA 发送功能 该位使能后，TXEIF 置起可触发 DMA 通道发送请求
6	RXDMAEN	DMA 接收通道使能位 0：禁用 DMA 接收功能 1：使能 DMA 接收功能 该位使能后，RXNEIF 置起可触发 DMA 通道接收请求
5	TXHIE	发送 FIFO 内有效数据不满一半中断使能位 0：TXHIF 置起时，不允许产生中断 1：TXHIF 置起时，产生中断
4	RXHIE	接收 FIFO 内有效数据超过一半中断使能位 0：RXHIF 置起时，不允许产生中断 1：RXHIF 置起时，产生中断
3	RXIE	接收 FIFO 已满中断使能位 0：RXFIF 置起时，不允许产生中断 1：RXFIF 置起时，产生中断
2	TBIE	发送 FIFO 为空时的中断使能位 0：TXEIF 置起时，不允许产生中断 1：TXEIF 置起时，产生中断
1	RXNEIE	接收 FIFO 非空中断使能位 0：RXNEIF 置起，不允许产生中断 1：RXNEIF 置起，产生中断
0	INTEN	中断请求 CPU 的使能控制位 0：禁止中断请求 1：使能中断请求
31~8	-	保留

12.10.5 SPI0 寄存器映射

寄存器	偏移地址	读/写	说明	复位值	访问限制
SPI0 基地址：0x4002_0040					
SPI0_CON	0x00	读/写	SPI 控制寄存器	0x0000_0000	-
SPI0_STS	0x04	读/写	SPI 标志位寄存器	0x0000_0000	-
SPI0_DATA	0x0C	读/写	SPI 数据寄存器	0x0000_0000	不支持字节/半字访问
SPI0_IDE	0x10	读/写	通信口 DMA 控制寄存器	0x0000_0000	-

12.11 SPI1 寄存器

12.11.1 SPI1 控制寄存器 SPI1_CON

寄存器	读/写	说明	复位值
SPI1_CON	读/写	SPI1 控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
SPOS[1:0]		-	-	SPR[3:0]			
7	6	5	4	3	2	1	0
SPEN	-	-	CPOL	CPHA	DORD	SPMD	MSTR

<table>
<tr><th>位编号</th><th>位符号</th><th>说明</th></tr>
<tr><td>15~14</td><td>SPOS[1:0]</td><td>SPI 信号口映射控制位
<table><tr><td>信号 / SPOS 值</td><td>MISO1</td><td>MOSI1</td><td>SCK1</td></tr><tr><td>SPOS[1:0]=00</td><td>PA14</td><td>PA13</td><td>PA12</td></tr><tr><td>SPOS[1:0]=01</td><td>PA4</td><td>PA5</td><td>PA6</td></tr></table></td></tr>
<tr><td>11~8</td><td>SPR[3:0]</td><td>SPI 时钟预分频控制位
0000：f_{PCLK1}
0001：f_{PCLK1} /2
0010：f_{PCLK1} /4
0011：f_{PCLK1} /8
0100：f_{PCLK1} /16
0101：f_{PCLK1} /32
0110：f_{PCLK1} /64
0111：f_{PCLK1} /128
1000：f_{PCLK1} /256
1001：f_{PCLK1} /512
1010：f_{PCLK1} /1024
其它：f_{PCLK1} /1024
注意：为确保 SC32F10T_10G 系列 SPI1 正确通信，通信频率请选择 8M 及以下</td></tr>
<tr><td>7</td><td>SPEN</td><td>SPI 使能控制位
0：关闭 SPI1
1：打开 SPI1</td></tr>
<tr><td>4</td><td>CPOL</td><td>SPI 时钟极性控制位
0：SCK 在空闲状态下为低电平
1：SCK 在空闲状态下为高电平</td></tr>
<tr><td>3</td><td>CPHA</td><td>SPI 时钟相位控制位
0：SCK 周期的第一沿采集数据
1：SCK 周期的第二沿采集数据</td></tr>
<tr><td>2</td><td>DORD</td><td>SPI 传送方向选择位
0：MSB 优先发送
1：LSB 优先发送</td></tr>
<tr><td>1</td><td>SPMD</td><td>SPI 传输模式选择位</td></tr>
</table>

位编号	位符号	说明
		0：8 位模式 1：16 位模式
0	MSTR	SPI 主从机模式选择位 0：SPI1 为从设备 1：SPI1 为主设备
31~16 13~12 6~5	-	保留

12.11.2 SPI1 标志状态位寄存器 SPI1_STS

寄存器	读/写	说明	复位值
SPI1_STS	读/写	SPI1 标志状态位寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
WCOL	-	-	-	-	TXEIF	-	SPIF

位编号	位符号	说明
7	WCOL	写入冲突标志位 该位由硬件置 1，通过软件写 1 清 0，用于指示是否发生写入冲突： 0：未检测到写入冲突 1：检测到一个写入冲突
2	TXEIF	发送缓存为空标志位 用于指示当前发送缓存是否为空： 0：发送缓存非空 1：发送缓存为空 该位由硬件置 1，通过软件写 1 清 0。 **注意：在 DMA 模式下，DMA 写入发送缓存后，该位由 DMA 模块清 0，此时用户无需通过软件清 0。**
0	SPIF	SPI 数据传送标志位 该位由硬件置 1，通过软件写 1 清 0，用于指示当前 SPI 数据传输是否完成： 0：数据传输未完成/进行中 1：数据传输已完成
31~8 6~3，1	-	保留

12.11.3 SPI1 数据寄存器 SPI1_DATA

寄存器	读/写	说明	复位值
SPI1_DATA	读/写	SPI0 数据寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
SPD[15:8]							
7	6	5	4	3	2	1	0
SPD[7:0]							

位编号	位符号	说明
15~0	SPD[15:0]	SPI 数据缓存 读操作：从 SPI1 接收缓存读取接收到的数据 写操作：向 SPI1 发送缓存写入待发送的数据
31~16	-	保留

12.11.4 SPI1 的中断使能及 DMA 控制寄存器 SPI1_IDE

寄存器	读/写	说明	复位值
SPI1_IDE	读/写	SPI1 的中断使能及 DMA 控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
TXDMAEN	RXDMAEN	-	-	-	TBIE	-	INTEN

位编号	位符号	说明
7	TXDMAEN	DMA 发送通道使能位 0：禁用 DMA 发送功能 1：使能 DMA 发送功能 该位使能后，TXEIF 置起可触发 DMA 通道发送请求
6	RXDMAEN	DMA 接收通道使能位 0：禁用 DMA 接收功能 1：使能 DMA 接收功能 该位使能后，SPIF 置起可触发 DMA 通道接收请求
2	TBIE	发送缓存为空时的中断使能位 0：TXEIF 置起时，不允许产生中断 1：TXEIF 置起时，产生中断
0	INTEN	中断请求 CPU 的使能控制位 0：禁止中断请求 1：使能中断请求
31~8 5~3，1	-	保留

12.11.5 SPI1 寄存器映射

寄存器	偏移地址	读/写	说明	复位值	访问限制
SPI1 基地址：0x4002_1040					
SPI1_CON	0x00	读/写	SPI 控制寄存器	0x0000_0000	-
SPI1_STS	0x04	读/写	SPI 标志位寄存器	0x0000_0000	-
SPI1_DATA	0x0C	读/写	SPI 数据寄存器	0x0000_0000	不支持字节/半字访问
SPI1_IDE	0x10	读/写	通信口 DMA 控制寄存器	0x0000_0000	-

13 TWI0~1

13.1 时钟源

SC32F10T/10G 系列的 TWI 的时钟源仅一种，来自 PCLK

13.2 特性

- 支持 11 档 TWI 时钟预分频
- 支持 2 组 TWI 接口：TWI0 和 TWI1
- 支持 TWI 信号口映射
  - TWI0 可映射到另外三组端口
  - TWI1 可映射到另外两组端口
- 支持主机/从机模式
- 主从机之间双向数据传输
- 通信速率可达到 1 Mbps
- 可选的时钟延展
- 支持 DMA
  - TWI0 可产生 DMA 请求
  - TWI1 不能产生 DMA 请求

13.3 TWI 信号描述

在 TWI 总线上，数据通过时钟线 SCL 和数据线 SDA 在主从机间逐一字节同步传送。每个字节数据长度是 8 位，一个 SCL 时钟脉冲传输一个数据位，数据由最高位 MSB 开始传输，每个字节传输后跟随一个应答位，每个位在 SCL 为高时采样。因此，SDA 线可能在 SCL 为低时改变，但在 SCL 为高时必须保持稳定。当 SCL 为高时，SDA 线上的跳变视为一个命令（START 或 STOP）。

- **TWI 时钟信号线（SCL）**

该时钟信号由主机发出，连接到所有的从机。每 9 个时钟周期传送一个字节数据。前 8 个周期作数据的传送，最后一个时钟作为接收方应答时钟。空闲时应为高电平，由 SCL 线上的上拉电阻拉高。

- **TWI 数据信号线（SDA）**

SDA 是双向信号线，空闲时应为高电平，由 SDA 线上的上拉电阻拉高。

13.4 从机工作模式

- **模式启动：**

当 TWI 使能标志位打开（TWEN = 1），同时接收到主机发送的启动信号时，模式启动。

从机从空闲模式（STATE[2:0] = 000）进入接收第一帧地址（STATE[2:0] = 001）状态，等待主机的第一帧

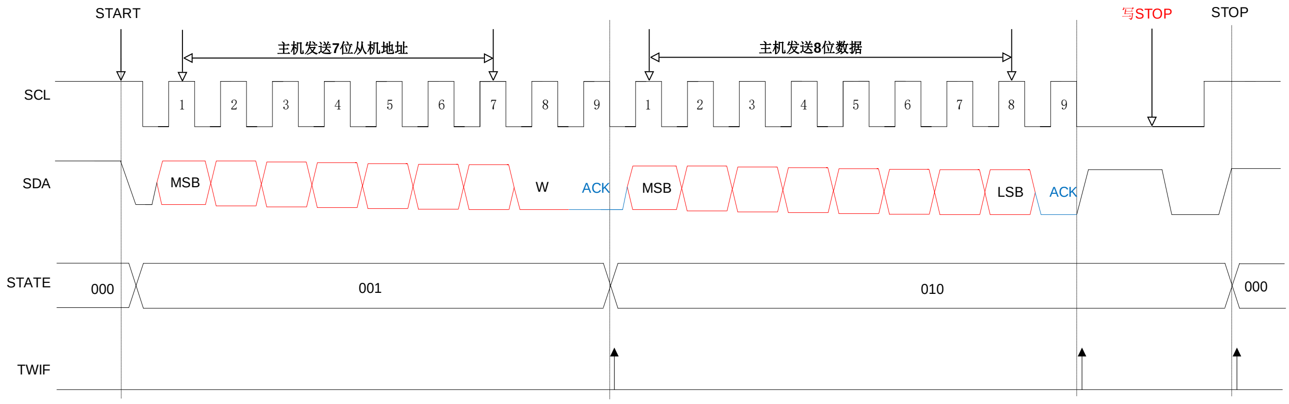
数据。第一帧数据由主机发送，包括了 7 位地址位和 1 位读写位，TWI 总线上所有从机都会收到主机的第一帧数据。主机发送完第一帧数据后释放 SDA 信号线。若主机所发地址与某一从机自身地址寄存器中的值相同，说明该从机被选中，被选中的从机会判断接总线上的第 8 位，即数据读写位（=1，读命令；=0，写命令），然后占用 SDA 信号线，在 SCL 的第 9 个时钟周期给主机一个低电平的应答信号，之后会释放总线。从机被选中后，会根据读写位的不同而进入不同的状态：

- **非通用地址响应，从机接收模式：**

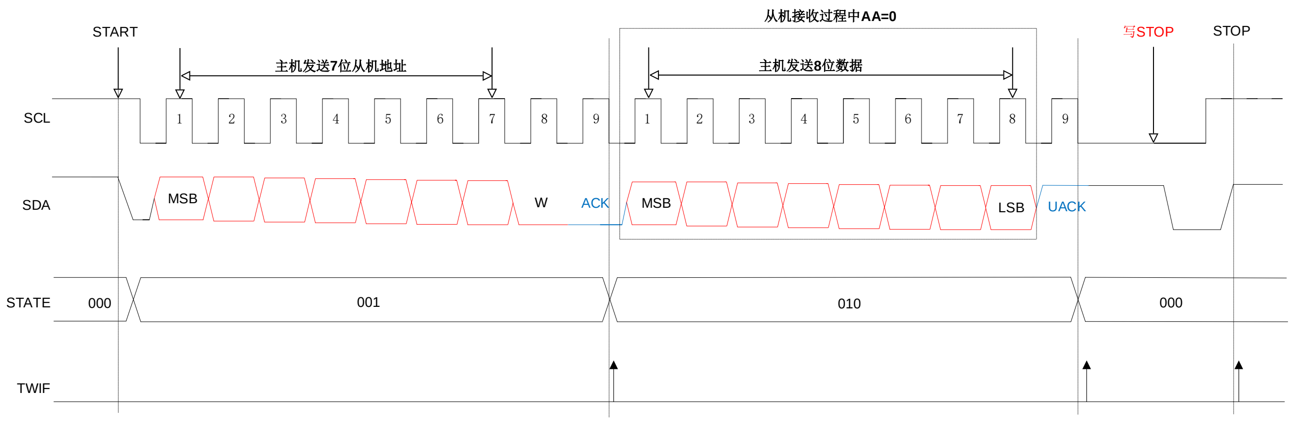
如果第一帧接收到的读写位是写（0），则从机进入到从机接收状态（STATE[2:0] = 010）等待接收主机发送的数据。主机每发送 8 位，都要释放总线，等待第 9 个周期从机的应答信号。

如果从机的应答信号是低电平，主机的通信可以有以下三种方式：

1. 继续发送数据；
2. 重新发送启动信号（start），此时从机重新进入接收第一帧地址（STATE[2:0] = 001）状态；
3. 发送停止信号，表示本次传输结束，从机回到空闲状态，等待主机下一次的启动信号。



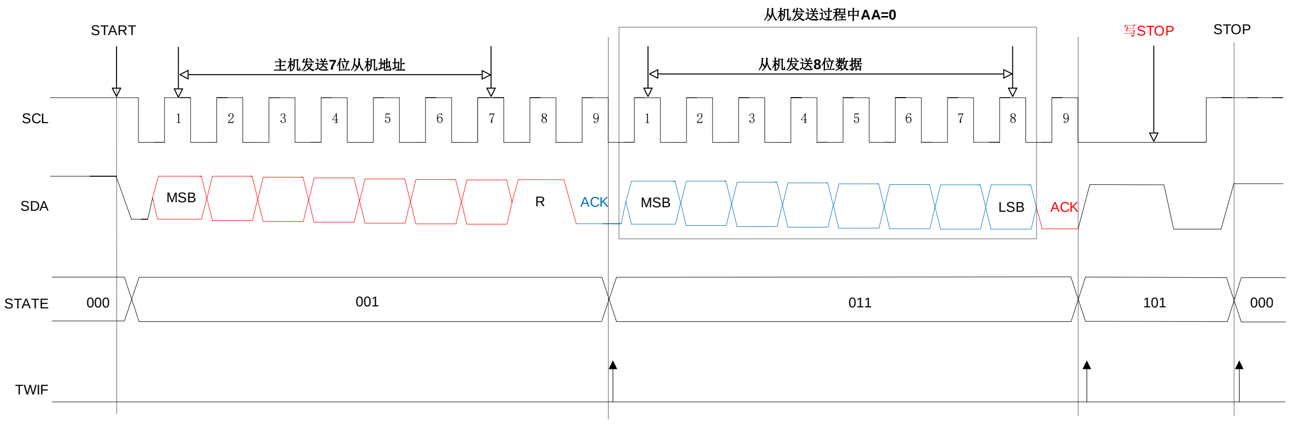
如果从机应答的是高电平（在接收过程中，从机寄存器中的 AA 值改写为 0），表示当前字节传输完以后，从机会主动结束本次传输，回到空闲状态（STATE[2:0] = 000），不再接收主机发送的数据。



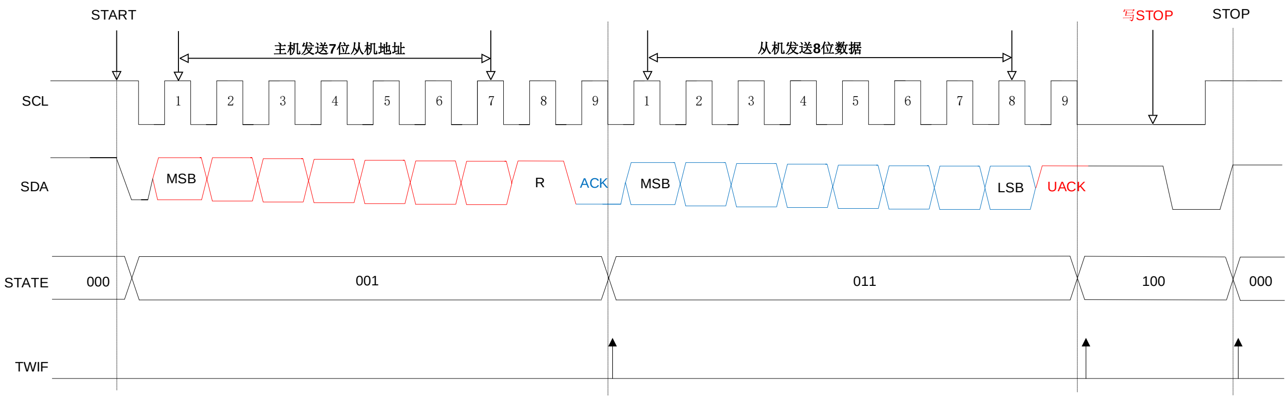
- **非通用地址响应，从机发送模式：**

如果第一帧接收到的读写位是读（1），则从机会占用总线，向主机发送数据。每发送 8 位数据，从机释放总线，等待主机的应答：

如果主机应答的是低电平，则从机继续发送数据。在发送过程中，如果从机寄存器中的 AA 值被改写为 0，则传输完当前字节从机会主动结束传输并释放总线，等待主机的停止信号或重新启动信号（STATE[2:0] = 101）。



如果主机应答的是高电平，则从机 STATE[2:0] = 100，等待主机的停止信号或重新启动信号。

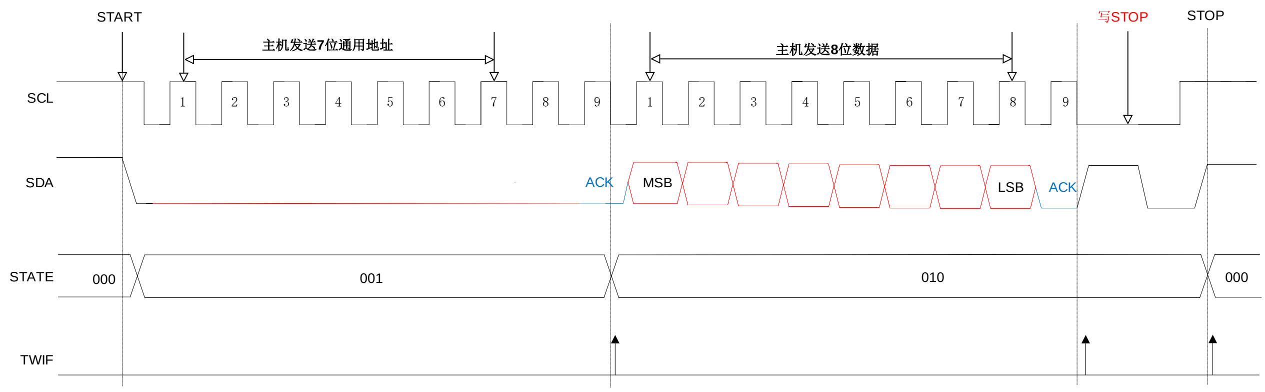


- **通用地址的响应：**

GC=1 时，此时通用地址允许使用。从机进入到接收第一帧地址（STATE[2:0] = 001）状态，接收的第一帧数据中的地址位数据为 0x00，此时所有从机响应主机。主机发送的读写位是必须是写（0），所有从机接收后进入接收数据（STATE[2:0] = 010）状态。主机每发送 8 个数据释放一次 SDA 线，并读取 SDA 线上的状态：

如果有从机应答，则主机的通信可以有以下三种方式：

1. 继续发送数据；
2. 重新启动；
3. 发送停止信号，结束本次通讯。



如果无从机应答，则 SDA 为空闲状态。

注意：在一主多从模式下使用通用地址时，主机发送的读写位不能为读（1）状态，否则除发送数据的设备，总线上其它设备均会响应。

13.5 从机模式操作步骤

① 配置 TWIn 控制寄存器 TWIn_CON：TWEN = 1，使能 TWI；
② 配置 TWIn 控制寄存器 TWIn_CON；
③ 配置 TWI 地址寄存器 TWIn_ADD；
④ 如果从机接收数据，则等待 TWIn_STS 中的中断标志位 TWIF 置 1。从机每接收到 8 位数据，TWIF 会被置 1。中断标志位 TWIF 需手动清零；
⑤ 如果从机发送数据，则要将待发送的数据写进 TWIDAT 中，TWI 会自动将数据发送出去。每发送 8 位，中断标志位 TWIF 就会被置 1。

13.6 主机工作模式

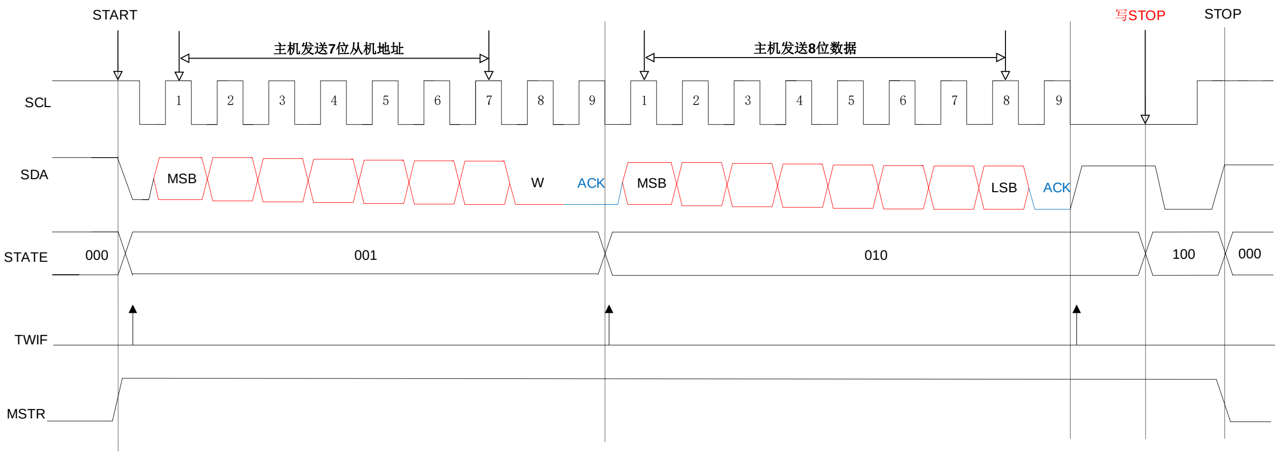
- **模式启动：**

当 TWI 接口向总线发出起始条件后，会自动切换为主模式，同时硬件将 MSTR 位置 1。主机状态位 STATE[2:0]从 000 切换到 001，同时中断条件 TWIF 被置 1。

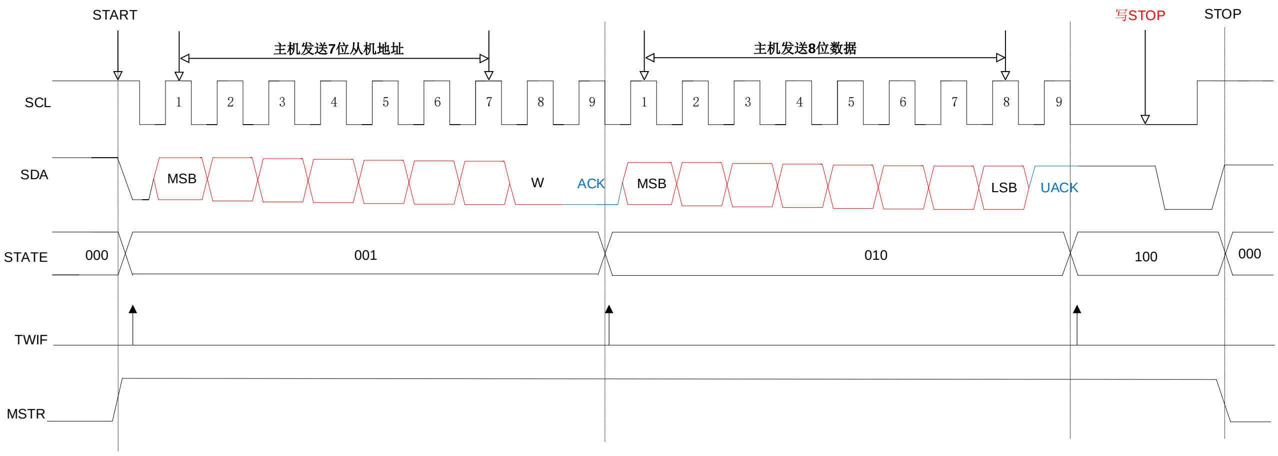
- **TWI 主机发送模式：**

主机发送模式下，主机发送的第一帧数据包括了 7 位地址位（被选中的从机地址）和 1 位读写位（=0，写命令），TWI 总线上所有从机都会收到主机的第一帧数据。主机发送完第一帧数据后释放 SDA 信号线。被选中的从机在 SCL 的第 9 个时钟周期给主机一个应答信号，之后会释放总线并进入到从机接收状态等待接收主机发送的数据。主机每发送 8 位，都要释放总线，等待第 9 个周期从机的应答信号。

如果从机应答低电平，主机可以继续发送数据。也可以重新发送启动信号：



如果从机应答高电平，表示当前字节传输完以后，从机会主动结束本次传输，不再接收主机发送的数据，主机 STATE[2:0]从发送数据状态 010 切换为 100：

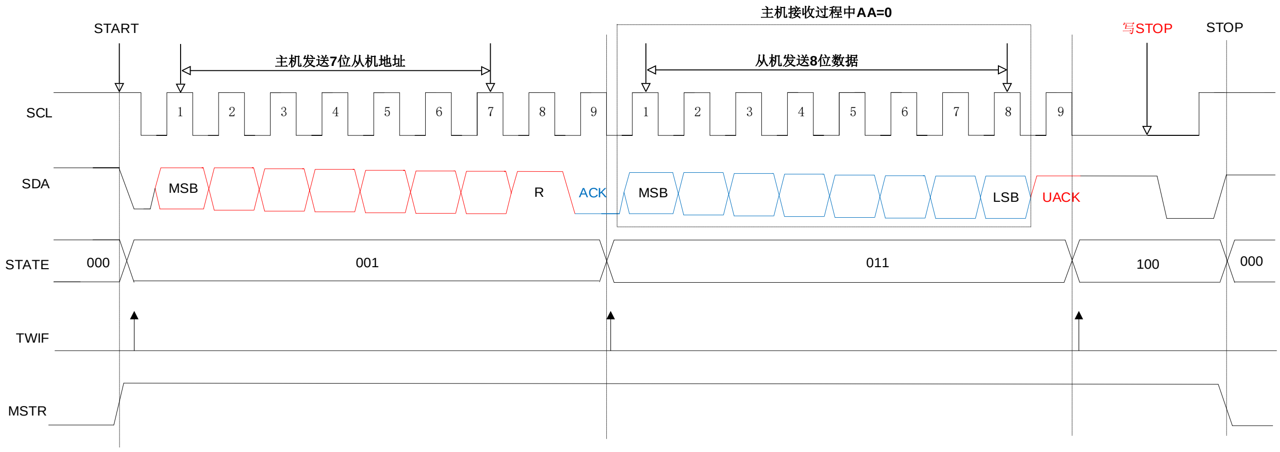


- **TWI 主机接收模式：**

主机发送模式下，主机发送的第一帧数据包括了包括了 7 位地址位（被选中的从机地址）和 1 位读写位（=1，读命令），TWI 总线上所有从机都会收到主机的第一帧数据。主机发送完第一帧数据后释放 SDA 信号线。被选中的从机在 SCL 的第 9 个时钟周期给主机一个应答信号，之后会占用总线，向主机发送数据。每发送 8 位数据，从机释放总线，等待主机的应答。主机接收到从机地址匹配成功后的应答信号 ACK，并开始接收从机数据（STATE=011）：

1. 若主机应答位使能（AA=1），则每接收到一 byte 数据，主机回复应答信号 ACK，TWIF 被置位；
2. 在接收最后一 byte 数据前，若应答使能位关闭（AA=0），则主机接收完最后一 byte 数据后回复 UACK，然后主机可发送停止信号。

主机接收模式下，主动释放总线方式如下：



13.7 主机模式操作步骤

① 配置 TWIn 控制寄存器 TWIn_CON：TWEN = 1，使能 TWI；
② 配置 TWIn 控制寄存器 TWIn_CON：配置 TWI 通信速率（TWCK[3:0]），将起始位 STA 置“1”；
③ 配置 TWIn 地址寄存器 TWIn_ADD：将“从机地址+读写位”写入 TWIDAT，总线上发出地址帧；
④ 如果主机接收数据，则等待 TWIn_STS 中的中断标志位 TWIF 置 1。主机每接收到 8 位数据，中断标志位会被置 1。中断标志位需手动清零；
⑤ 如果主机发送数据，则要将待发送的数据写进 TWIDAT 中，TWI 会自动将数据发送出去。每发送 8 位，中断标志位 TWIF 就会被置 1；
⑥ 数据接收发送完成，主机可发送停止条件（STO=1），主机状态切换为 000。或发送重复起始信号，开始新一轮的数据传输。

注意：主机产生 stop 之后主机的 TWIF 不会置位！

13.8 TWI 中断

对于 TWIn，n=0~1，在发生以下事件都可以触发中断，所有的 TWI 事件共用一个中断标志位。

中断事件	事件标志位	中断请求控制位
主机模式，发送完启动信号	TWIF	TWIn_IDE ->INTEN
主机模式，发送完地址帧		
主机模式，接收或发送完数据帧		
从机模式，第一帧地址匹配成功		
从机模式，成功接收或发送 8 位数据		
从机模式，接收到重复起始条件		
从机模式，收到停止信号		

13.9 TWI 寄存器

13.9.1 TWI 控制寄存器 TWIn_CON

寄存器	读/写	说明	复位值
TWIn_CON （n=0~1）	读/写	TWI 控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
SPOS[1:0]		-	-	TWCK[3:0]			
7	6	5	4	3	2	1	0
TWEN	-	STA	STO	-	-	AA	STRETCH

<table>
<tr><th>位编号</th><th>位符号</th><th>说明</th></tr>
<tr><td>15~14</td><td>SPOS[1:0]</td><td>
● TWI0 信号口映射控制位@TWI0_CON
<table>
<tr><th>信号
SPOS 值</th><th>SCL0</th><th>SDA0</th></tr>
<tr><td>SPOS[1:0]=00</td><td>PB1</td><td>PB0</td></tr>
<tr><td>SPOS[1:0]=01</td><td>PC10</td><td>PC11</td></tr>
<tr><td>SPOS[1:0]=10</td><td>PA6</td><td>PA5</td></tr>
<tr><td>SPOS[1:0]=11</td><td>PA13</td><td>PA14</td></tr>
</table>
● TWI1 信号口映射控制位@TWI1_CON
<table>
<tr><th>信号
SPOS 值</th><th>SCL1</th><th>SDA1</th></tr>
<tr><td>SPOS[1:0]=00</td><td>PA12</td><td>PA13</td></tr>
<tr><td>SPOS[1:0]=01</td><td>PA1</td><td>PA2</td></tr>
<tr><td>SPOS[1:0]=10</td><td>PA7</td><td>PA8</td></tr>
</table>
</td></tr>
<tr><td>11~8</td><td>TWCK[3:0]</td><td>主机模式下 TWI 的通信速率设定：
0000：f_{PCLK} /4096
0001：f_{PCLK} /2048
0010：f_{PCLK} /1024
0011：f_{PCLK} /512
0100：f_{PCLK} /256
0101：f_{PCLK} /128
0110：f_{PCLK} /64
0111：f_{PCLK} /32
1000：f_{PCLK} /16
1001：f_{PCLK} /8
1010：f_{PCLK} /4
其它：f_{PCLK} /4
TWI0 的通信速率 $f_{TWI0} = f_{PCLK0}$
TWI1 的通信速率 $f_{TWI1} = f_{PCLK1}$</td></tr>
<tr><td>7</td><td>TWEN</td><td>TWI 使能控制位
0：关闭 TWI</td></tr>
</table>

位编号	位符号	说明
		1：打开 TWI
5	STA	TWI 起始位触发开关 该位写 1 将产生起始条件，TWI 将切换为主机模式。 软件可以设置或清除该位，或当起始条件发出后，由硬件清 0。
4	STO	TWI 停止位触发开关 主机模式下，对该位写 1，在当前字节传输或起始条件发出后产生停止条件。 软件可以设置或清除该位，或当检测到停止条件时，由硬件清除。
1	AA	TWI 应答使能位 0：无应答，返回 UACK（应答位为高电平） 1：在接收到一个匹配的地址或数据后返回一个应答 ACK
0	STRETCH	TWI 时钟延长使能位 该位仅在从机模式下有效 0：禁止时钟延长 1：允许时钟延长，主机需要支持时钟延长功能 说明：在数据传输完成之后，且 ACK 为 0，此时时钟延长发生。
31~16 13~12 6 3~2	-	保留

13.9.2 TWI 标志状态位寄存器 TWIn_STS

寄存器	读/写	说明	复位值
TWIn_STS （n=0~1）	读/写	TWI 标志状态位寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
NBYTES[7:0]							
15	14	13	12	11	10	9	8
-	-	-	-	-	STATE[2:0]		
7	6	5	4	3	2	1	0
-	-	-	-	MSTR	GCA	TXnE/RXnE	TWIF

位编号	位符号	说明
23~16	NBYTES[7:0]	收发缓存字节数设置位 用于设置待发送/接收的字节数。 每发送/接收成功一个自己 NBYTES 自动减 1，当 NBYTES 为 0 时 TC 标志位将置起。 注意：STA 置 1 时不允许修改。
10~8	STATE[2:0]	TWI 状态位 用于指示 TWI 状态，主/从机模式下状态位含义不同。 ● 从机模式： 000：从机处于空闲状态，等待 TWEN 置 1，检测 TWI 启动信号。当从机接收到停止条件后跳转到此状态 001：从机正在接收第一帧地址和读写位（第 8 位为读写位，1 为读，0 为写）。从机接收到起始条件后会跳转到此状态 010：从机接收数据状态

位编号	位符号	说明
		011：从机发送数据状态 100：在从机发送数据状态中，当主机回 UACK 时跳转到此状态，等待重新启动信号或停止信号 101：从机处于发送状态时，将 AA 写 0 会进入此状态，等待重新启动信号或停止信号 110：从机的地址与主机发送的地址不匹配会跳转到此状态，等待新的起始条件或停止条件 ● 主机模式： 000：状态机为空闲状态 001：主机发送起始条件或主机正在发送从设备地址 010：主机发送数据 011：主机接收数据 100：主机发送停止条件或接收到从机的 UACK 信号
3	MSTR	TWI 主/从机模式标志位 0：从机模式 1：主机模式 说明： 1. 当 TWI 接口向总线发出起始条件后，会自动切换为主机模式，同时硬件将该位置位； 2. 当总线上检测到一个停止条件时，硬件清除该位。
2	GCA	TWI 通用地址响应标志位 0：非响应通用地址 1：当 GC 置 1，同时通用地址匹配时该位由硬件置 1，并自动清 0
1	TXnE/RXnE	TWI 传输完成标志位 以下情况，TXnE/RXnE 由硬件置 1 ● 主机模式： ■ 主机发送地址帧（写），且收到从机的 ACK ■ 主机发送完数据，且接收到从机 ACK ■ 主机接收到数据，且主机回从机 ACK ● 从机模式： ■ 从机接收地址帧（读），且和从机地址（TWA）匹配 ■ 从机接收到数据，且从机回主机 ACK ■ 从机发送完数据，且接收到主机 ACK（AA=1） 对 TWIDAT 进行读写操作后，该位将被硬件清除。
0	TWIF	TWI 中断标志位 该位由硬件置 1，通过软件写 1 清 0。 ● 主机模式： ■ 发送启动信号 ■ 发送完地址帧 ■ 接收或发送完数据帧 ● 从机模式： ■ 第一帧地址匹配成功 ■ 成功接收或发送 8 位数据 ■ 接收到重复起始条件 ■ 从机收到停止信号
31~24 15~11 7~4	-	保留

13.9.3 TWI 地址寄存器 TWIn_ADD

寄存器	读/写	说明	复位值
TWIn_ADD（n=0~1）	读/写	TWI 地址寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
TWA[6:0]							GC

位编号	位符号	说明
7~1	TWA[6:0]	TWI 地址寄存器 TWA[6:0]不能写为全 0，00H 为通用地址寻址专用。 该位在主机模式下无效。
0	GC	TWI 通用地址响应使能位 0：禁止响应通用地址 00H 1：允许响应通用地址 00H
31~8	-	保留

13.9.4 TWI 数据寄存器 TWIn_DATA

寄存器	读/写	说明	复位值
TWIn_DATA（n=0~1）	读/写	TWI 数据寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
TWIDAT[7:0]							

位编号	位符号	说明
7~0	TWIDAT[7:0]	TWI 数据缓存 读操作：从 TWI 接收缓存读取接收到的数据 写操作：向 TWI 发送缓存写入待发送的数据
31~8	-	保留

13.9.5 TWI 的中断使能及 DMA 控制寄存器 TWIn_IDE

寄存器	读/写	说明	复位值
TWIn_IDE（n=0~1）	读/写	TWI 的中断使能及 DMA 控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
TXDMAEN	RXDMAEN	-	-	-	-	-	INTEN

位编号	位符号	说明
7	TXDMAEN	DMA 发送通道使能位 0：禁用 DMA 发送功能 1：使能 DMA 发送功能 该位使能后，TXnE/RXnE 置起可触发 DMA 通道发送请求 **注意：** **1. TWI0 可产生 DMA 请求** **2. TWI1 不能产生 DMA 请求**
6	RXDMAEN	DMA 接收通道使能位 0：禁用 DMA 接收功能 1：使能 DMA 接收功能 该位使能后，TXnE/RXnE 置起可触发 DMA 通道接收请求 **注意：** **1. TWI0 可产生 DMA 请求** **2. TWI1 不能产生 DMA 请求**
0	INTEN	中断请求 CPU 的使能控制位 0：禁止中断请求 1：使能中断请求
31~8 5~1	-	保留

13.9.6 TWI 寄存器映射

寄存器	偏移地址	读/写	说明	复位值
TWI0 基地址：0x4002_0060				
TWI0_CON	0x00	读/写	TWI 控制寄存器	0x0000_0000
TWI0_STS	0x04	读/写	TWI 标志位寄存器	0x0000_0000
TWI0_ADD	0x08	读/写	TWI 地址寄存器	0x0000_0000
TWI0_DATA	0x0C	读/写	TWI 数据寄存器	0x0000_0000
TWI0_IDE	0x10	读/写	通信口 DMA 控制寄存器	0x0000_0000

寄存器	偏移地址	读/写	说明	复位值
TWI1 基地址：0x4002_1060				
TWI1_CON	0x00	读/写	TWI 控制寄存器	0x0000_0000
TWI1_STS	0x04	读/写	TWI 标志位寄存器	0x0000_0000

寄存器	偏移地址	读/写	说明	复位值
TWI1_ADD	0x08	读/写	TWI 地址寄存器	0x0000_0000
TWI1_DATA	0x0C	读/写	TWI 数据寄存器	0x0000_0000
TWI1_IDE	0x10	读/写	通信口 DMA 控制寄存器	0x0000_0000

14 硬件看门狗 WDT

14.1 概述

SC32F10T/10G 系列内建一个独立的硬件看门狗 WDT，其时钟源为内部的 32kHz 振荡器 LIRC。用户可以通过编程器的 Customer Option 中的 ENWDT 控制位选择是否开启看门狗复位功能。

硬件看门狗 WDT，具有安全性高、定时准确及使用灵活的优点。此看门狗外设可检测并解决由软件错误导致的故障，并在计数器达到给定的溢出时间时触发系统复位。

WDT 由其内部低频振荡器驱动，因此即便在主时钟发生故障时仍然保持工作状态。

14.2 时钟源

SC32F10T/10G 系列的 WDT 的时钟源固定为 LIRC。WDT 使能后，LIRC 会自动开启，WDT 工作的过程中 LIRC 始终保持振荡，用户无法关闭。

14.3 WDT 寄存器

14.3.1 WDT 控制寄存器 WDTCON

寄存器	读/写	说明	复位值
WDTCON	读/写	WDT 控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
-	-	-	-	-	-	-	CLRWDT

位编号	位符号	说明
0	CLRWDT	WDT 计数清零位 该位通过软件写 1，由硬件自动清 0。 0：无影响 1：WDT 计数器从 0 开始计数
31~1	-	保留

14.3.2 WDT 设置寄存器 WDTCFG

寄存器	读/写	说明	复位值
WDTCFG	读/写	WDT 设置寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
-	-	-	-	-	WDTCKS[2:0]		

<table>
<tr><th>位编号</th><th>位符号</th><th>说明</th></tr>
<tr><td>2~0</td><td>WDTCKS[2:0]</td><td>看门狗时钟选择：
<table>
<tr><th>WDTCKS[2:0]</th><th>WDT 溢出时间</th></tr>
<tr><td>000</td><td>500ms</td></tr>
<tr><td>001</td><td>250ms</td></tr>
<tr><td>010</td><td>125ms</td></tr>
<tr><td>011</td><td>62.5ms</td></tr>
<tr><td>100</td><td>31.5ms</td></tr>
<tr><td>101</td><td>15.75ms</td></tr>
<tr><td>110</td><td>7.88ms</td></tr>
<tr><td>111</td><td>3.94ms</td></tr>
</table></td></tr>
<tr><td>31~3</td><td>-</td><td>保留</td></tr>
</table>

14.3.3 WDT 寄存器映射

寄存器	偏移地址	读/写	说明	复位值	访问限制
WDT 基地址：0x4000_0330					
WDTCON	0x0C	读/写	WDT 控制寄存器	0x0000_0000	不支持字节/半字访问
WDTCFG	0x10	读/写	WDT 设置寄存器	0x0000_0000	不支持字节/半字访问

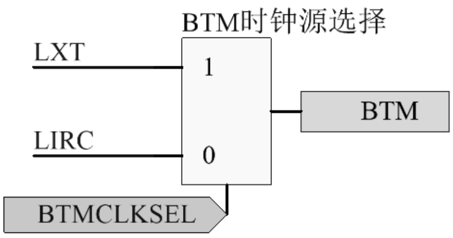
15 Base Timer（BTM）

15.1 概述

SC32F10T/10G 系列内建一个 Base Timer（BTM），可以按照 15.625ms ~ 32s 的间隔产生中断。32kHz LIRC 及外接 32.768kHz 晶体振荡器 LXT 都可作为 BTM 的时钟源。BTM 产生的中断可以将 CPU 从 STOP mode 唤醒。

15.2 时钟源

- SC32F10T/10G 系列的 BTM 时钟源有两种：LXT 和 LIRC 可选



15.3 特性

- 中断频率间隔 15.625ms ~ 32s 可选
- 可唤醒 STOP Mode

15.4 BTM 中断

SC32F10T/10G 系列的 BTM 计数满足 BTMFS 设置条件时，BTMIF 置起，如果 BTM_CON.INTEN=1，将产生中断。

中断事件	事件标志位	中断使能控制位
BTM 中断请求	BTMIF	BTM_CON->INTEN

15.5 BTM 寄存器

15.5.1 低频定时器控制寄存器 BTM_CON

寄存器	读/写	说明	复位值
BTM_CON	读/写	低频定时器控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-

23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
ENBTM	INTEN	-	-	BTMFS[3:0]			

位编号	位符号	说明
7	ENBTM	Base Timer 启动控制位 0：Base Timer 不启动 1：Base Timer 启动
6	INTEN	中断请求 CPU 的使能控制位 0：禁止中断请求 1：使能中断请求
3~0	BTMFS[3:0]	低频时钟中断频率选择 0000：每 15.625ms 产生一个中断 0001：每 31.25ms 产生一个中断 0010：每 62.5ms 产生一个中断 0011：每 125ms 产生一个中断 0100：每 0.25 s 产生一个中断 0101：每 0.5 s 产生一个中断 0110：每 1.0 s 产生一个中断 0111：每 2.0 s 产生一个中断 1000：每 4.0 s 产生一个中断 1001：每 8.0 s 产生一个中断 1010：每 16.0 s 产生一个中断 1011：每 32.0 s 产生一个中断 1100~1111：保留
31~8 5~4	-	保留

15.5.2 BTM 标志位寄存器 BTM_STS

寄存器	读/写	说明	复位值
BTM_STS	读/写	BTM 标志位寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
-	-	-	-	-	-	-	BTMIF

位编号	位符号	说明
0	BTMIF	Base Timer 中断标志位 该位由硬件置 1，通过软件写 1 清 0。 BTM 计数满足 BTMFS 设置条件时该位自动置起。
31~1	-	保留

15.5.3 BTM 寄存器映射

寄存器	偏移地址	读/写	说明	复位值
BTM 基地址：0x4002_2100				
BTM_CON	0x00	读/写	低频定时器控制寄存器	0x0000_0000
BTM_STS	0x04	读/写	BTM 标志位寄存器	0x0000_0000

16 内建 CRC 校验模块

16.1 概述

SC32F10T/10G 系列内建一个 CRC 校验模块，使用多项式发生器从一个 8 位/16 位/32 位的数据字中产生 CRC 码。在众多的应用中，基于 CRC 的技术还常用来验证数据传输或存储的完整性。根据功能安全标准的规定，这些技术提供了验证 Flash 完整性的方法。CRC 计算单元有助于在运行期间计算软件的签名，并将该签名与链接时生成并存储在指定存储单元的参考签名加以比较。

16.2 时钟源

- SC32F10T/10G 系列的 CRC 时钟源来自 HCLK

16.3 特性

- 内建了 1 个硬件 CRC 模块
- 初始值可设，默认为 0xFFFF_FFFF
- 支持 8bit/16bit/32bit 数据单元
- 多项式可编程，默认为 0x04C1_1DB7
- 仅支持软件送数计算模式
- 支持 DMA：CRC_DR 可作为 DMA 的目标地址，也可直接寄存器访问
- 单独一个 byte 计算 CRC 需要 1 个系统时钟。

CRC 算法名称	CRC-32/MPEG-2
多项式公式	$x^{32}+x^{26}+x^{23}+x^{22}+x^{16}+x^{12}+x^{11}+x^{10}+x^{8}+x^{7}+x^{5}+x^{4}+x^{2}+x+1$
数据宽度	32bit
初始值	0xFFFF_FFFF
结果异或值	0x0000_0000
输入值反转	false
输出值反转	false
LSB/MSB	MSB

注意：CRCDR 写入数据和读出不是同一数据。

16.4 CRC 寄存器

16.4.1 CRC 数据寄存器 CRC_DR

寄存器	读/写	说明	复位值
CRC_DR	读/写	CRC 数据寄存器（被计算的数/结果）	0x0000_0000

31	30	29	28	27	26	25	24
CRCDR[31:24]							
23	22	21	20	19	18	17	16
CRCDR[23:16]							
15	14	13	12	11	10	9	8
CRCDR[15:8]							
7	6	5	4	3	2	1	0
CRCDR[7:0]							

位编号	位符号	说明
31~0	CRCDR[31:0]	CRC 数据寄存器位 该寄存器用于向 CRC 计算器写入新数据。 读取寄存器时可读出之前的 CRC 计算结果。 如果数据大小小于 32 位，则最低有效位可用于写入/读取正确值。 该寄存器的操作要求如下： 1. 首先必须对 CRC_CON.CRCRST 写 1，将 CRCDR 复位 2. 当 CRCREG 被写入时，硬件自动计算 CRC 结果，并继续存放于 CRCDR 内 当需要时，即时读出 CRC 计算结果。

16.4.2 CRC 控制寄存器 CRC_CON

寄存器	读/写	说明	复位值
CRC_CON	读/写	CRC 控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
POLYSIZE[1:0]		-	-	-	-	-	CRCRST

位编号	位符号	说明
7~6	POLYSIZE[1:0]	CRC 多项式大小设置位 00：32 位多项式 01：16 位多项式 10：8 位多项式 11：7 位多项式
0	CRCRST	CRCDR 寄存器复位（Q31~Q0） 该位通过软件写 1，由硬件自动清 0。 0：无影响 1：复位 CRCDR，复位的值为用户写入 CRC_INIT 寄存器的值
31~8 5~1	-	保留

16.4.3 CRC 初始值寄存器 CRC_INT

寄存器	读/写	说明	复位值
CRC_INT	读/写	CRC 初始值寄存器	0xFFFF_FFFF

31	30	29	28	27	26	25	24
CRC_INIT[31:24]							
23	22	21	20	19	18	17	16
CRC_INIT[23:16]							
15	14	13	12	11	10	9	8
CRC_INIT[15:8]							
7	6	5	4	3	2	1	0
CRC_INIT[7:0]							

位编号	位符号	说明
31~0	CRC_INIT[31:0]	可编程 CRC 初始值，复位值：0xFFFF FFFF 此寄存器用于写入 CRC 初始值

16.4.4 CRC 多项式设置寄存器 CRC_POL

寄存器	读/写	说明	复位值
CRC_POL	读/写	CRC 多项式设置寄存器	0x04C1_1DB7

31	30	29	28	27	26	25	24
POL[31:24]							
23	22	21	20	19	18	17	16
POL[23:16]							
15	14	13	12	11	10	9	8
POL[15:8]							
7	6	5	4	3	2	1	0
POL[7:0]							

位编号	位符号	说明
31~0	POL[31:0]	可编程多项式，复位值：0x04C1_1DB7 此寄存器用于写入要用于 CRC 计算的多项式系数，如果多项式大小小于 32 位，则必须使用最低有效位编程正确值。

16.5 CRC 寄存器映射

寄存器	偏移地址	读/写	说明	复位值	访问限制
CRC 基地址：0x4000_2000					
CRC_DR	0x00	读/写	CRC 数据寄存器	0x0000_0000	-
CRC_CON	0x04	读/写	CRC 控制寄存器	0x0000_0000	-
CRC_INT	0x08	读/写	CRC 初始值寄存器	0x0000_0000	不支持字节/半字访问
CRC_POL	0x0C	读/写	CRC 多项式设置寄存器	0x0000_0000	不支持字节/半字访问

17 PWM0：8 路 16 位多功能 PWM

17.1 概述

SC32F10T/10G 系列的 PWM0 是 8 路 16 位共周期多功能 PWM。PWM0 的功能非常丰富：支持周期及占空比的调整、输出波形类型可选择中心对齐型或边沿对齐型，输出模式可选择独立模式或互补模式，支持死区功能、支持故障检测机制。寄存器 PWM0_CON、PWM0_STS 控制 PWM 的状态及周期，各路 PWM 的打开及输出波形、波形反相及占空比均可单独调整。

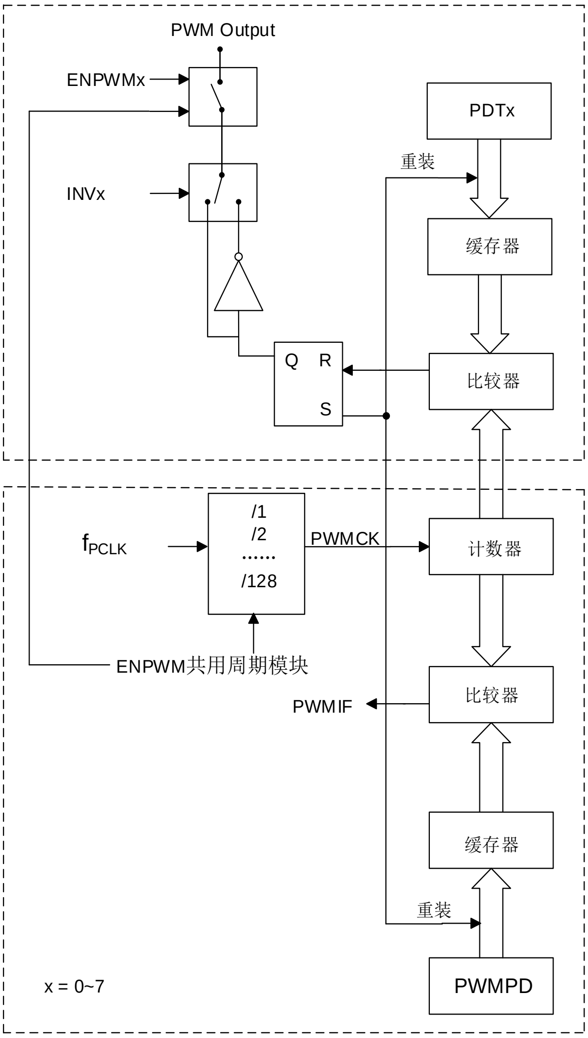
17.2 时钟源

- SC32F10T/10G 系列 PWM0 的时钟源仅一种，来自 PCLK
- PWM0 输出频率最高为所选时钟源的频率
- PWM0 时钟预分频档位范围为：/1 ~ /128

17.3 特性

- 8 路 16 位共周期多功能 PWM
- 输出波形可反向
- 波形类型：可设为中心对齐型或边沿对齐型
- PWM 模式：可设为独立模式或互补模式：
  - 独立模式下，8 路 PWM 周期相同，但每一路 PWM 的打开及输出波形占空比可单独调整
  - 互补模式下可同时输出四组互补、带死区的 PWM 波形
- 提供 1 个 PWM 溢出的中断
- 支持故障检测机制
- 有独立的中断请求标志位

17.4 PWM0 结构框图



PWM0 结构框图

17.5 PWM0 通用配置

17.5.1 输出模式

- 独立模式下 8 路 PWM 周期相同，但每一路 PWM 输出波形的占空比单独可设置
- 互补模式下可同时输出四组共周期，互补、带死区的 PWM 波形

17.5.2 对齐类型

17.5.2.1 边沿对齐型

PWM 计数器从 0 开始向上计数，当计数值与占空比设置项 PDT0x [15:0]的值匹配时 PWM 输出波形切换高低电平，接着 PWM 计数器继续向上计数直至与周期设置项 PWMPD[15:0] +1 的值匹配（一个 PWM 周期结束），PWM 计数器清 0，如果 PWM 中断已使能，此时会产生 PWM 中断。PWM 输出波形为左边沿对齐方式。

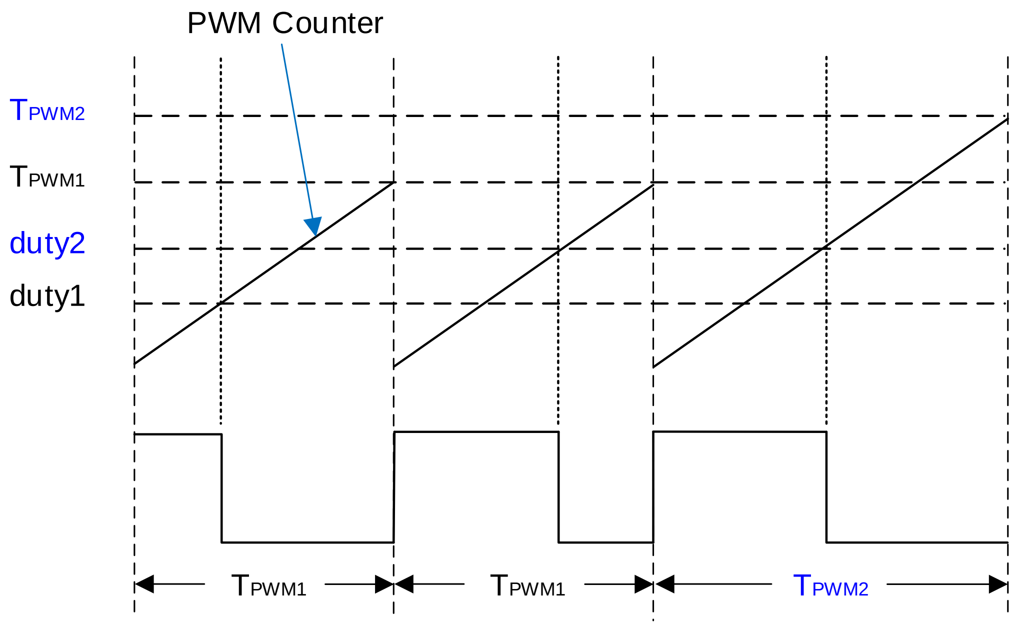
边沿对齐型周期 TPWM 计算公式：

$$\mathrm{Tpwm} = \frac{\mathrm{PWMPD[15:0]} + 1}{\mathrm{PWM}\ 时钟频率}$$

边沿对齐型占空比 duty 计算公式：

$$\mathrm{duty} = \frac{\mathrm{PDT0x}\ [15:0]}{\mathrm{PWMPD[15:0]} + 1}$$

边沿对齐波形图如下：



边沿对齐的 PWM

17.5.2.2 中心对齐型

PWM 计数器从 0 开始向上计数，当计数值与占空比设置项 PDT0x [15:0]的值匹配时 PWM 输出波形切换高低电平，接着 PWM 计数器继续向上计数，当计数值与周期设置项 PWMPD[15:0] +1 的值匹配时（即 PWM 周期的中点）自动开始向下计数，当计数值与 PDT0x [15:0]的值再次匹配时 PWM 输出波形再次切换高低电平，接着 PWM 计数器继续向下计数直至溢出（一个 PWM 周期结束），如果 PWM 中断已使能，此时会产

生 PWM 中断。

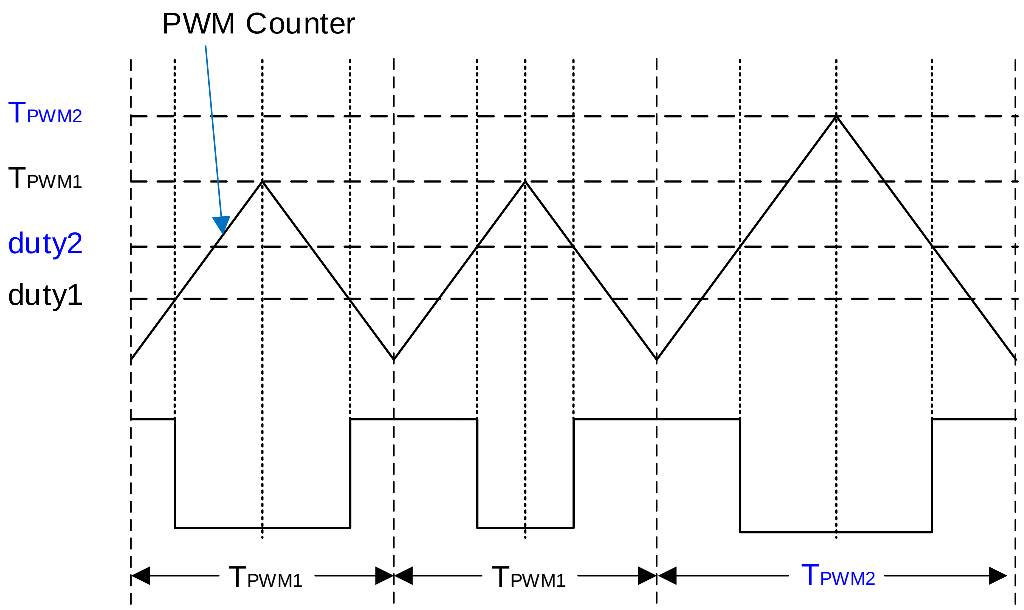
中心对齐型周期 TPWM 计算公式：

$$\mathrm{Tpwm} = 2 * \frac{\mathrm{PWMPD}[15:0] + 1}{\mathrm{PWM\ 时钟频率}}$$

中心对齐型占空比 duty 计算公式：

$$\mathrm{duty} = \frac{\mathrm{PDT0x}\ [15:0]}{\mathrm{PWMPD}[15:0] + 1}$$

中心对齐波形图如下：



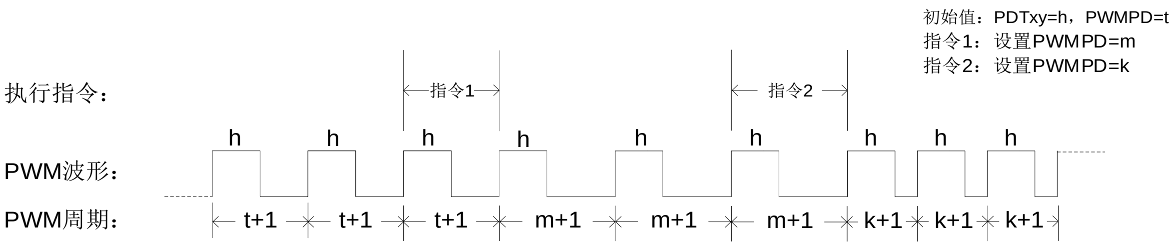
中心对齐的 PWM

17.5.3 占空比变化特性

当 PWM0n 输出波形时，若需改变占空比，可通过改变高电平设置寄存器（PDT0x）的值实现。但需要注意：更改 PDT0x 的值，占空比不会立即改变，而是等待 PWM 计数器计数到 0 或向上计数至与周期设置项 PWMPD[15:0] +1 的值匹配时改变。

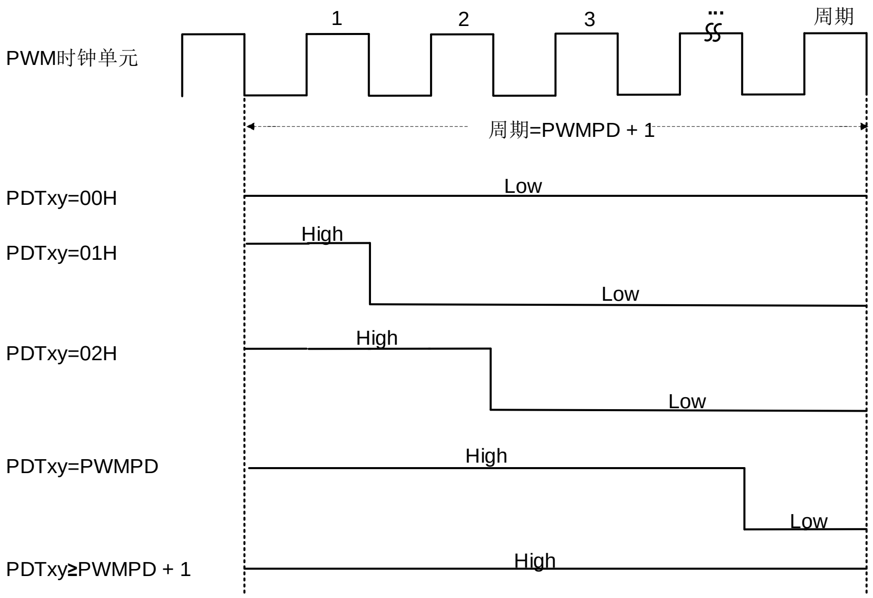
17.5.4 周期变化特性

当 PWM 输出波形时，若需改变周期，可通过改变周期设置寄存器 PWMPD 的值实现。更改 PWMPD 的值，周期不会立即改变，而是等待 PWM 计数器计数到 0 或向上计数至与周期设置项 PWMPD[15:0] +1 的值匹配时改变，参考下图所示：



17.5.5 周期和占空比的关系

周期和占空比的关系如下图所示。该结果的前提是 PWM 输出反向控制（INVx，x=0~7）初始为 0，若需得到相反结果，可置 INVx 为 1。



周期与占空比关系图

17.6 PWM0 故障检测功能设置

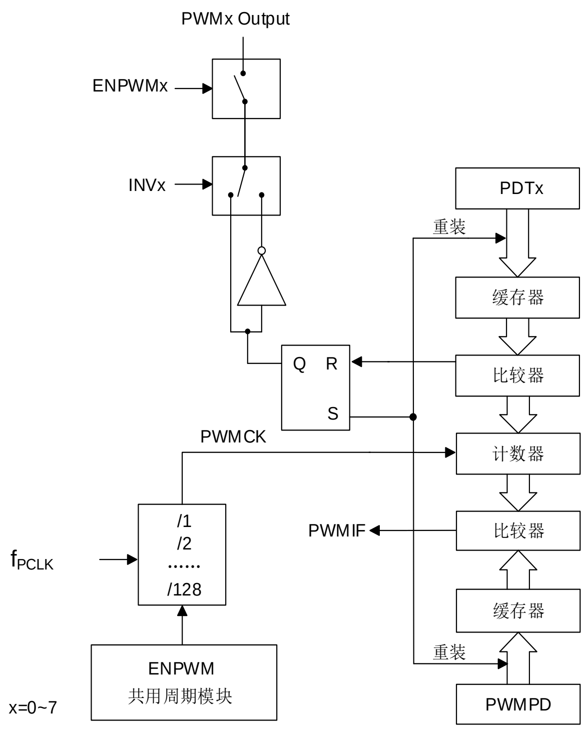
故障检测功能常应用于电机系统的防护。当故障检测功能开启，FLTEN（PWM0_FLT.7）置 1，故障检测信号输入脚（FLT）生效。当 FLT 管脚的信号满足故障条件，标志位 FLTSTA 通过硬件置 1，PWM 输出停止，PWM 计数器仍保持计数，PWM 中断不受影响。故障检测模式分为立即模式和锁存模式：

立即模式下，当 FLT 管脚上的故障信号满足失能条件，标志位 FLTSTA 通过硬件清 0，直到 PWM 计数器归零后 PWM 恢复输出；

锁存模式下，当 FLT 管脚上的故障信号满足失能条件，标志位 FLTSTA 状态保持不变，用户可通过软件清 0，FLTSTA 状态一旦清 0，PWM 计数器恢复计数，直到 PWM 计数器归零后 PWM 恢复输出。

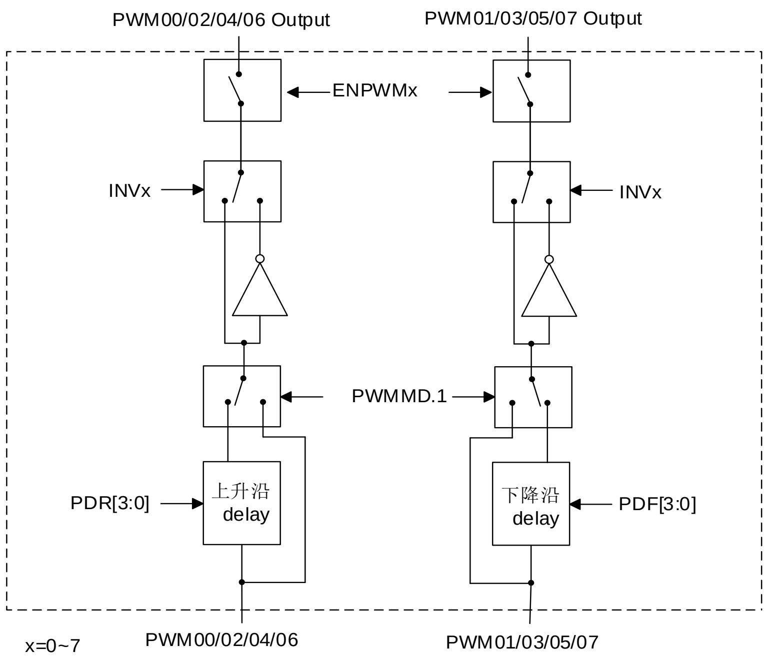
17.7 PWM0 独立模式

独立模式下（PWM0_CON.5= 0），8 路 PWM 通道的占空比均可独立设置。用户配置好 PWM 的输出状态及周期，再通过配置相应 PWM 通道的占空比寄存器即可按固定占空比输出 PWM 波形。



SC32F10XX 系列 PWM0 独立模式框图

17.8 PWM0 互补模式



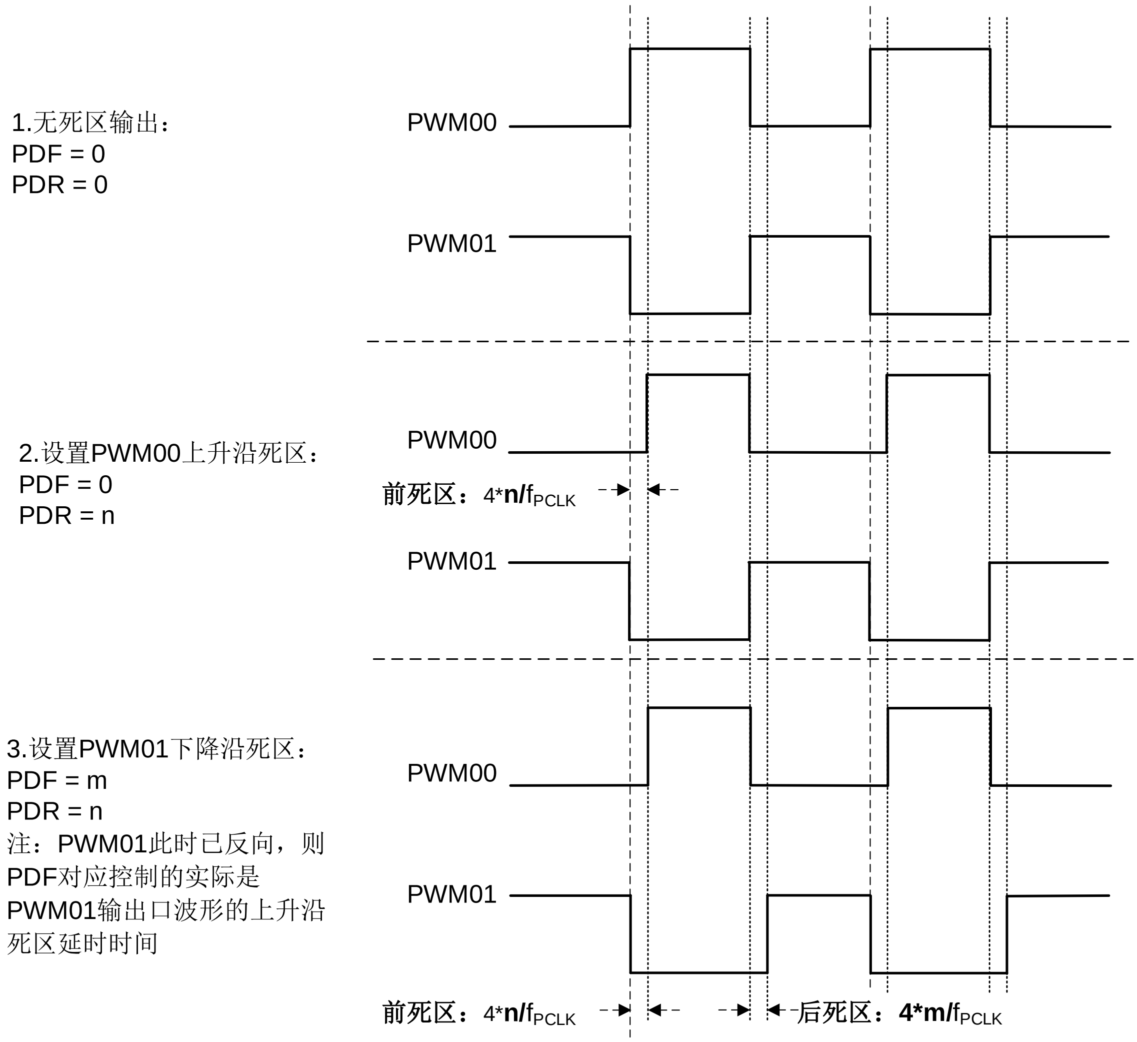
SC32F10XX 系列 PWM0 互补模式框图

17.8.1 PWM0 互补模式死区时间设置

当 SC32F10XX 系列的 PWM0 工作在互补模式时，死区控制模块能够防止互补输出的两路 PWM 信号有效时区的互相交叠，以保证实际应用中 PWM 信号驱动的一对互补功率开关管不会同时导通。

17.8.2 PWM0 死区输出波形

下图是以 PWM00 和 PWM01 在互补模式下的死区时间调整波形图，为了便于区分，PWM01 已反向（INV1=1）。



PWM0 死区输出波形

17.9 PWM0 中断

SC32F10T/10G 系列的 PWM 完成一个周期的输出后，PWMIF 会置起，如果 PWM0_CON .INTEN=1，将产生中断。

中断事件	事件标志位	中断使能控制位
PWM0 中断请求	PWMIF	PWM0_CON->INTEN

17.10 PWM0 寄存器

17.10.1 PWM0 控制寄存器 PWM0_CON

寄存器	读/写	说明	复位值
PWM0_CON	读/写	PWM0 控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	INTEN
7	6	5	4	3	2	1	0
ENPWM	PWMMD0	PWMMD1	-	-	PWMCK[2:0]		

位编号	位符号	说明
8	INTEN	中断请求 CPU 的使能控制位 0：禁止中断请求 1：使能中断请求
7	ENPWM	PWM 模块开关控制位 1：允许 Clock 进到 PWM 单元，PWM 处于工作状态，PWM 输出口的状态由寄存器 ENPWMx 控制（x=0~7） 0：PWM 单元停止工作，PWM 计数器清 0，全部 PWM 输出口设置为 GPIO 状态
6	PWMMD0	PWM 波形对齐模式选择位 0：边沿对齐模式 1：中心对齐模式
5	PWMMD1	PWM 波形互补模式设置位 0：独立模式 1：互补模式
2~1	PWMCK[2:0]	PWM 时钟频率档位控制位 用于设定 PWM 时钟频率 f_{PWM0} 000：$f_{PCLK0}/1$ 001：$f_{PCLK0}/2$ 010：$f_{PCLK0}/4$ 011：$f_{PCLK0}/8$ 100：$f_{PCLK0}/16$ 101：$f_{PCLK0}/32$ 110：$f_{PCLK0}/64$ 111：$f_{PCLK0}/128$
31~9 4~3	-	保留

17.10.2 PWM0 通道设置寄存器 PWM0_CHN

寄存器	读/写	说明	复位值
PWM0_CHN	读/写	PWM0 通道设置寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
ENPWM7	ENPWM6	ENPWM5	ENPWM4	ENPWM3	ENPWM2	ENPWM1	ENPWM0

位编号	位符号	说明
7~0	ENPWMx （x=0~7）	PWM0x 波形输出选择 0：PWM0x 输出被关闭并作为 GPIO 1：当 ENPWM=1 时，PWM0x 所在的管脚作为波形输出口 说明：如果 ENPWM 置 1，PWM 模块被打开，但 ENPWMx=0，PWM 输出被关闭并作为 GPIO 口。此时 PWM 模块可以作为一个 16 位 Timer 使用，若此时 PWM0_CON.INTEN = 1，PWM 仍然会产生中断。
31~8	-	保留

17.10.3 PWM0 状态标志寄存器 PWM0_STS

寄存器	读/写	说明	复位值
PWM0_STS	读/写	PWM0 状态标志寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
-	-	-	-	-	-	FLTSTA	PWMIF

位编号	位符号	说明
1	FLTSTA	PWM 故障检测状态标志位 0：PWM 处于正常输出状态； 1：故障检测有效，PWM 输出处于高阻状态，如果处于锁存模式，此位可软件清 0

位编号	位符号	说明
0	PWMIF	PWM 中断请求标志位 该位由硬件置 1，通过软件写 1 清 0。 当 PWM 计数器溢出时（即：计数值超过 PWMPD），该位由硬件置 1。如果此时 PWM0_CON.INTEN = 1，将产生 PWM0 中断。
31~2	-	保留

17.10.4 PWM0 波形输出反向控制寄存器 PWM0_INV

寄存器	读/写	说明	复位值
PWM0_INV	读/写	PWM0 波形输出反向控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
INV7	INV6	INV5	INV4	INV3	INV2	INV1	INV0

位编号	位符号	说明
7~0	INVx （x=0~7）	PWM0x 波形输出反向控制 1：PWM0x 波形输出反向 0：PWM0x 波形输出不反向
31~8	-	保留

17.10.5 PWM0 死区设置寄存器 PWM0_DFR

寄存器	读/写	说明	复位值
PWM0_DFR	读/写	PWM0 死区设置寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	PDF[3:0]			
7	6	5	4	3	2	1	0
-	-	-	-	PDR[3:0]			

位编号	位符号	说明
11~8	PDF[3:0]	下降沿死区时间设置位 此位仅在互补模式设置有效： PWM 下降沿死区时间= 4*PDF[3:0] / f_{PCLK}
3~0	PDR[3:0]	上升沿死区时间设置位 此位仅在互补模式设置有效： PWM 上升沿死区时间= 4*PDR[3:0] / f_{PCLK}
31~12 7~4	-	保留

17.10.6 PWM0 故障检测设置寄存器 PWM0_FLT

寄存器	读/写	说明	复位值
PWM0_FLT	读/写	PWM0 故障检测设置寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
FLTEN	-	FLTMD	FLTLV	-	-	FLTDT[1:0]	

位编号	位符号	说明
7	FLTEN	PWM 故障检测功能控制位 0：故障检测功能关闭 1：故障检测功能开启
5	FLTMD	PWM 故障检测模式设置位 0：锁存模式，当故障输入有效时，故障检测状态标志位 FLTSTA 由硬件置 1，PWM 停止输出，当故障输入无效时 FLTSTA 状态不变 1：立即模式：当故障输入有效时，故障检测状态标志位 FLTSTA 由硬件置 1，PWM 停止输出，当故障输入无效时 FLTSTA 状态立刻被硬件清 0，PWM 波形将在 PWM 计数器计数到 0 时恢复输出
4	FLTLV	PWM 故障检测电平选择位 0：故障检测低电平有效 1：故障检测高电平有效
1~0	FLTDT[1:0]	PWM 故障检测输入信号滤波时间设置 00：滤波时间为 0 01：滤波时间为 1us 10：滤波时间为 4us 11：滤波时间为 16us
31~8 6，3~2	-	保留

17.10.7 PWM0 周期寄存器 PWM0_CYCLE

寄存器	读/写	说明	复位值
PWM0_CYCLE	读/写	PWM0 周期寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
PWMPD[15:0]							
7	6	5	4	3	2	1	0
PWMPD[15:0]							

位编号	位符号	说明
15~0	PWMPD[15:0]	PWM0 周期设置位 此数值代表 PWM 输出波形的（周期 – 1）；即 PWM 输出的周期值为（PWMPD[15:0] + 1）* f_{PWM0}；
31~16	-	保留

17.10.8 PWM0 通道占空比调节寄存器 PWM0_DTx（x = 0~7）

寄存器	读/写	说明	复位值
PWM0_DTx （x = 0~7）	读/写	PWM0 通道 n duty 寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
PDT[15:8]							
7	6	5	4	3	2	1	0
PDT[7:0]							

位编号	位符号	说明
15~0	PDT[15:0]	PWM0x 波形占空比长度设置，x = 0~7 ● 独立模式：PWM0x 的波形的高电平宽度是 PDTx [15:0]个 PWM 时钟； ● 互补模式：互补通道 PWM0x 和 PWM0y，y=x+1，PWM0x 和 PWM0y 的波形的高电平宽度是 PDTx [15:0]个 PWM 时钟。
31~16	-	保留

17.10.9 PWM0 寄存器映射

寄存器	偏移地址	读/写	说明	复位值
PWM0 基地址：0x4002_0200				
PWM0_CON	0x00	读/写	PWM0 控制寄存器	0x0000_0000
PWM0_CHN	0x04	读/写	PWM0 通道设置寄存器	0x0000_0000
PWM0_STS	0x08	读/写	PWM0 状态标志寄存器	0x0000_0000
PWM0_INV	0x0C	读/写	PWM0 波形输出反向控制寄存器	0x0000_0000
PWM0_DFR	0x10	读/写	PWM0 死区设置寄存器	0x0000_0000
PWM0_FLT	0x14	读/写	PWM0 故障检测设置寄存器	0x0000_0000
PWM0_CYCLE	0x18	读/写	PWM0 周期寄存器	0x0000_0000
PWM0_DTx（x = 0~7）基地址：0x4002_0230				
PWM0_DT0	0x00	读/写	PWM0 通道 0 duty 寄存器	0x0000_0000
PWM0_DT1	0x04	读/写	PWM0 通道 1 duty 寄存器	0x0000_0000
PWM0_DT2	0x08	读/写	PWM0 通道 2 duty 寄存器	0x0000_0000
PWM0_DT3	0x0C	读/写	PWM0 通道 3 duty 寄存器	0x0000_0000
PWM0_DT4	0x10	读/写	PWM0 通道 4 duty 寄存器	0x0000_0000
PWM0_DT5	0x14	读/写	PWM0 通道 5 duty 寄存器	0x0000_0000
PWM0_DT6	0x18	读/写	PWM0 通道 6 duty 寄存器	0x0000_0000
PWM0_DT7	0x1C	读/写	PWM0 通道 7 duty 寄存器	0x0000_0000

18 LEDPWM：32 路 8 位 LEDPWM

18.1 时钟源

- SC32F10T/10G 系列的 LEDPWM 的时钟源仅一种，来自 PCLK2

18.2 特性

- 共用周期、占空比单独可调
- 有中心对齐模式，方便驱动 LED
- Duty 寄存器与 28 路 SEG 寄存器共用，可替代 LED 电路，产生 LED 驱动波形
- 预分频档位最低可到为/256
- 有独立的中断请求标志位
- 通过中心对齐的 LEDPWM 实现灰度调整：
  - 灰度调节中一个 COM 最多对应 28 个 duty 值，可选择 8X24、6X26、5X27、4X28
  - 在 LEDPWM 中断切换 COM，同时把对应的 Duty 值写入 LEDPWM 的 DUTY 寄存器，从而实现每个 SEG 灰度的调整

18.3 LEDPWM 中断

SC32F10T/10G 系列的 PWM 完成一个周期的输出后，LEDPWM_STS.PWMIF，如果 LEDPWM_CON.INTEN=1，将产生中断。

中断事件	事件标志位	中断使能控制位
LEDPWM 中断请求	PWMIF	LEDPWM_CON->INTEN

18.4 LEDPWM 寄存器

18.4.1 LEDPWM 控制寄存器 LEDPWM_CON

寄存器	读/写	说明	复位值
LEDPWM_CON	读/写	LEDPWM 控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	INTEN
7	6	5	4	3	2	1	0

ENPWM	PWMMD0	-	-	PWMCK[3:0]

位编号	位符号	说明
8	INTEN	中断请求 CPU 的使能控制位 0：禁止中断请求 1：使能中断请求
7	ENPWM	PWM 模块开关控制位 1：允许 Clock 进到 PWM 单元，PWM 处于工作状态，PWM 输出口的状态由寄存器 ENPWMx 控制（x=0~7） 0：PWM 单元停止工作，PWM 计数器清零，全部 PWM 输出口设置为 GPIO 状态
6	PWMMD0	PWM 波形对齐模式选择位 0：边沿对齐模式 1：中心对齐模式
3~0	PWMCK[3:0]	PWM 时钟频率档位控制位 用于设定 LEDPWM 时钟频率 f_{LEDPWM} 000：$f_{PCLK2}/1$ 001：$f_{PCLK2}/2$ 010：$f_{PCLK2}/4$ 011：$f_{PCLK2}/8$ 100：$f_{PCLK2}/16$ 101：$f_{PCLK2}/32$ 110：$f_{PCLK2}/64$ 111：$f_{PCLK2}/128$
31~9 5~4	-	保留

18.4.2 LEDPWM 通道控制寄存器 LEDPWM_CHN

寄存器	读/写	说明	复位值
LEDPWM_CHN	读/写	LEDPWM 通道控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
ENPWM31	ENPWM30	ENPWM29	ENPWM28	ENPWM27	ENPWM26	ENPWM25	ENPWM24
23	22	21	20	19	18	17	16
ENPWM23	ENPWM22	ENPWM21	ENPWM20	ENPWM19	ENPWM18	ENPWM17	ENPWM16
15	14	13	12	11	10	9	8
ENPWM15	ENPWM14	ENPWM13	ENPWM12	ENPWM11	ENPWM10	ENPWM9	ENPWM8
7	6	5	4	3	2	1	0
ENPWM7	ENPWM6	ENPWM5	ENPWM4	ENPWM3	ENPWM2	ENPWM1	ENPWM0

位编号	位符号	说明
31~0	ENPWMx x=31~0	LEDPWMx 波形输出选择 0：LEDPWMx 输出被关闭并作为 GPIO 1：当 ENPWM=1 时，LEDPWMx 所在的管脚作为波形输出口 说明：如果 ENPWM 置 1，PWM 模块被打开，但 ENPWMx=0，PWM 输出被关闭并作为 GPIO 口。此时 PWM 模块可以作为一个 16

位编号	位符号	说明
		位 Timer 使用，若此时 LEDPWM_CON.INTEN =1，PWM 仍然会产生中断。

18.4.3 LEDPWM 状态标志寄存器 LEDPWM_STS

寄存器	读/写	说明	复位值
LEDPWM_STS	读/写	LEDPWM 状态标志寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
-	-	-	-	-	-	-	PWMIF

位编号	位符号	说明
0	PWMIF	LEDPWM 中断请求标志位 该位由硬件置 1，通过软件写 1 清 0。 当 PWM 计数器溢出时（即: 计数值超过 PWMPD 时），该位由硬件置 1。如果此时 LEDPWM.INTEN = 1，将产生 LEDPWM 中断。
31~1	-	保留

18.4.4 LEDPWM 波形输出反向控制寄存器 LEDPWM_INV

寄存器	读/写	说明	复位值
LEDPWM_INV	读/写	LEDPWM 波形输出反向控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
INV31	INV30	INV29	INV28	INV27	INV26	INV25	INV24
23	22	21	20	19	18	17	16
INV23	INV22	INV21	INV20	INV19	INV18	INV17	INV16
15	14	13	12	11	10	9	8
INV15	INV14	INV13	INV12	INV11	INV10	INV9	INV8
7	6	5	4	3	2	1	0
INV7	INV6	INV5	INV4	INV3	INV2	INV1	INV0

位编号	位符号	说明
31~0	INVx X=31~0	LEDPWMx 波形输出反向控制 1：LEDPWMx 波形输出反向 0：LEDPWMx 波形输出不反向

18.4.5 LEDPWM 周期寄存器 LEDPWM_CYCLE

寄存器	读/写	说明	复位值
LEDPWM_CYCLE	读/写	LEDPWM 周期寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
PWMPD [7:0]							

位编号	位符号	说明
7~0	PWMPD[7:0]	LEDPWM 周期设置位 此数值代表 PWM 输出波形的（周期–1）； 即 PWM 输出的周期值为（PWMPD[7:0] + 1 ）* f_{LEDPWM}；
31~8	-	保留

18.4.6 LEDPWM 通道 n duty 寄存器 LEDPWM_DTn

寄存器	读/写	说明	复位值
LEDPWM_DTn n = 0~31	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
PWMPD [7:0]							

位编号	位符号	说明
7~0	PWMPD[7:0]	LEDPWMn 波形占空比长度设置 LEDPWMx 的波形的高电平宽度是（PDTn [7:0]）个 PWM 时钟
31~8	-	保留

18.4.7 LEDPWM 寄存器映射

寄存器	偏移地址	读/写	说明	复位值
LEDPWM 基地址：0x4002_2300				

寄存器	偏移地址	读/写	说明	复位值
LEDPWM_CON	0x00	读/写	LEDPWM 控制寄存器	0x0000_0000
LEDPWM_CHN	0x04	读/写	LEDPWM 通道设置寄存器	0x0000_0000
LEDPWM_STS	0x08	读/写	LEDPWM 状态标志寄存器	0x0000_0000
LEDPWM_INV	0x0C	读/写	LEDPWM 波形输出反向控制寄存器	0x0000_0000
LEDPWM_CYCLE	0x18	读/写	LEDPWM 周期寄存器	0x0000_0000

寄存器	偏移地址	读/写	说明	复位值
LEDPWM _DTn（n = 0~31）基地址：0x4002_2330				
LEDPWM_DT0	0x00	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT1	0x04	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT2	0x08	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT3	0x0C	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT4	0x10	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT5	0x14	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT6	0x18	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT7	0x1C	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT8	0x20	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT9	0x24	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT10	0x28	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT11	0x2C	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT12	0x30	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT13	0x34	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT14	0x38	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT15	0x3C	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT16	0x40	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT17	0x44	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT18	0x48	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT19	0x4C	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT20	0x50	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT21	0x54	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT22	0x58	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT23	0x5C	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000

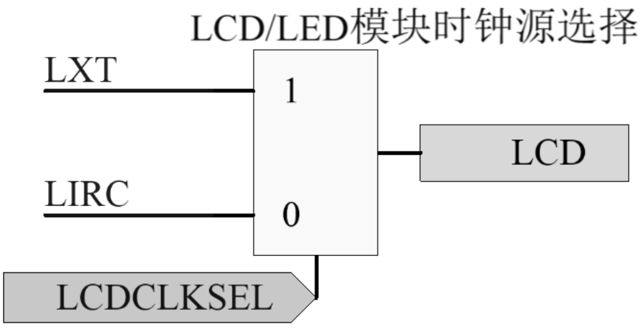
寄存器	偏移地址	读/写	说明	复位值
LEDPWM_DT24	0x60	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT25	0x64	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT26	0x68	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT27	0x6C	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT28	0x70	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT29	0x74	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT30	0x78	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000
LEDPWM_DT31	0x7C	读/写	LEDPWM 通道 n duty 寄存器	0x0000_0000

19 LCD/LED 驱动器

LCD/LED 二选一，共用寄存器和端口。

19.1 时钟源

SC32F10T/10G 系列的LCD/LED 的时钟源有两种：LXT 和 LIRC 可选。



19.2 内置 8 COM x 24 SEG LED 驱动

- 1/1~1/8 占空比电压驱动方式
- LED segment 口源驱动能力分四级控制
- 可通过软件实现支持共阴/共阳模式切换
- 通过中心对齐的 PWM 实现灰度调整：使用原 32 路 PWM，每个 PWM 自带周期 buffer 及 duty buffer

19.3 内置 8 COM x 24 SEG LCD 驱动

- Type A / Type B 波形可选
- 8X24、6X26、5X27、4X28
- LCD 电压输出口分压电阻可选
- LCD 显示驱动偏置电压
  - 1/4 偏置电压
  - 1/3 偏置电压
- 帧频三档可选：
  - Type A 模式下 32/64/128Hz
  - Type B 模式下 64/128/256Hz

19.4 LCD/LED 寄存器

19.4.1 显示驱动控制寄存器 DDR_CON

寄存器	读/写	说明	复位值
DDR_CON	读/写	显示驱动控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
TRIMODE	TRICOM	-	-	-	-	DDRCK[1:0]	
7	6	5	4	3	2	1	0
DDRON	-	-	TPYE	VOIRSIF	-	BIAS	DMOD

位编号	位符号	说明
15	TRIMODE	自定义帧频模式控制位 0：关闭自定义帧频模式 1：打开自定义帧频模式 配合 TIM 中断来控制帧频
14	TRICOM	扫描 COM 口切换控制位 当 TRIMODE=1，开启自定义帧频模式后，对此位每写一次“1”，会切换一次起始扫描 COM 口。 以 1/8 占空比为例： ● 第 1 次对 TRICOM 写 1，将从 COM0 开始扫描，并持续扫描 COM0，第 2 次写 1，将切换至持续扫描 COM1……第 8 次写 1，将切换至持续扫描 COM7，到此一个扫描周期结束，当第 9 次写 1 时会再从 COM0 开始并持续扫描 COM0。 以下为不同占空比配置下的一个扫描周期： ● 1/8 占空比：从 COM0 开始扫描，到 COM7 为一个扫描周期； ● 1/6 占空比：从 COM2 开始扫描，到 COM7 为一个扫描周期； ● 1/5 占空比：从 COM3 开始扫描，到 COM7 为一个扫描周期； ● 1/4 占空比@SCS=0：从 COM4 开始扫描，到 COM7 为一个扫描周期； 1/4 占空比@SCS=1：从 COM0 开始扫描，到 COM3 为一个扫描周期。
9~8	DDRCK[1:0]	LCD/LED 频帧分频设置位 00：B 波形帧频 64Hz，A 波形频帧 32Hz 01：B 波形帧频 128Hz，A 波形频帧 64Hz 10：B 波形帧频 256Hz，A 波形频帧 128Hz 11：保留
7	DDRON	LCD/LED 显示驱动使能控制位 0：显示驱动扫描关闭

位编号	位符号	说明
		1：显示驱动扫描打开
4	TPYE	LCD 驱动波形选择位 0：B 波形 1：A 波形 **注意：在 LED 模式下，修改该位也会影响到 LED 的波形频率**
3	VOIRSIF	LCD 快速充电使能位 0：关闭快速充电 1：打开快速充电，选择 33k 电阻快速充电 5 个周期，之后切换到 VOIRS 选择的电阻值
1	BIAS	LCD 显示驱动偏置电压设置 0：1/4 偏置电压 1：1/3 偏置电压
0	DMOD	LCD/LED 显示驱动模式选择位 0：LCD 模式 1：LED 模式
31~16 13~10 6~5 2	-	保留

19.4.2 显示驱动配置寄存器 DDR_CFG

寄存器	读/写	说明	复位值
DDR_CFG	读/写	显示驱动配置寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	VLCD[3:0]			
7	6	5	4	3	2	1	0
SCS	-	DUTY[1:0]		-	-	VOIRS[1:0]	

位编号	位符号	说明
11~8	VLCD[3:0]	LCD 电压调节设置位 LCD 的输出电压：$V_{LCD}=V_{DD}*(17+VLCD[3:0])/32$
7	SCS	LCD/LED Segment/Common 复用管脚选择位 0：设定 1/4 占空比时，S0~S27 为 segment，C4~C7 为 common 1：设定 1/4 占空比时，S4~S27 为 segment，C0~C3 为 common
5~4	DUTY[1:0]	LCD/LED 显示占空比设置位 00：1/8 占空比，S4~S27 为 segment，C0~C7 为 common 01：1/6 占空比，S2~S27 为 segment，C2~C7 为 common 10：1/5 占空比，S1~S27 为 segment，C3~C7 为 common 11：1/4 占空比，S0~S27 为 segment，C4~C7 为 common 或 S4~S27 为 segment，C0~C3 为 common

位编号	位符号	说明
1~0	VOIRS[1:0]	LCD 电压输出口分压电阻选择位 00：设定内部分压电阻总电阻值为 33k 01：设定内部分压电阻总电阻值为 100k 10：设定内部分压电阻总电阻值为 300k 11：设定内部分压电阻总电阻值为 800k
31~12 6 3~2	-	保留

19.4.3 SEG 口使能寄存器 SEG_EN

寄存器	读/写	说明	复位值
SEG_EN	读/写	SEG 口使能寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	SEG27	SEG26	SEG25	SEG24
23	22	21	20	19	18	17	16
SEG23	SEG22	SEG21	SEG20	SEG19	SEG18	SEG17	SEG16
15	14	13	12	11	10	9	8
SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9	SEG8
7	6	5	4	3	2	1	0
SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1	SEG0

位编号	位符号	说明
27~0	SEGx （x=0~27）	SEGx 口显示驱动输出控制位，x= 0~27 0：关闭 SEGx 口的显示驱动输出功能 1：打开 SEGx 口的显示驱动输出功能
31~28	-	保留

19.4.4 COM 口使能寄存器 COM_EN

寄存器	读/写	说明	复位值
COM_EN	读/写	COM 口使能寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
COM7	COM6	COM5	COM4	COM3	COM2	COM1	COM0

位编号	位符号	说明
7~0	COMx （x=0~7）	COMx 口显示驱动输出控制位，x= 0~7 0：关闭 COMx 口的显示驱动输出功能 1：打开 COMx 口的显示驱动输出功能
31~8	-	保留

19.4.5 SEGn 显示寄存器 SEGRn

寄存器	读/写	说明	复位值
SEGRn （n=0~27）	读/写	SEGn 显示 RAM 寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
COM7	COM6	COM5	COM4	COM3	COM2	COM1	COM0

位编号	位符号	说明
7~0	-	COMm 对应的 SEGn 显示驱动输出控制位，n= 0~27，m=0~7 用于设置 COMm 口对应的 SEGn 显示驱动输出 0：关闭 1：打开
31~8	-	保留

19.4.6 LCD/LED 寄存器映射

寄存器	偏移地址	读/写	说明	复位值
LCD/LED 基地址：0x4002_2280				
DDR_CON	0x00	读/写	显示驱动控制寄存器	0x0000_0000
DDR_CFG	0x04	读/写	显示驱动配置寄存器	0x0000_0000
SEG_EN	0x08	读/写	SEG 口使能寄存器	0x0000_0000
COM_EN	0x10	读/写	COM 口使能寄存器	0x0000_0000
SEGR 基地址：0x4002_2330				
SEGR0	0x00	读/写	SEG0 显示寄存器	0x0000_0000
SEGR1	0x04	读/写	SEG1 显示寄存器	0x0000_0000
SEGR2	0x08	读/写	SEG2 显示寄存器	0x0000_0000

寄存器	偏移地址	读/写	说明	复位值
SEGR3	0x0C	读/写	SEG3 显示寄存器	0x0000_0000
SEGR4	0x10	读/写	SEG4 显示寄存器	0x0000_0000
SEGR5	0x14	读/写	SEG5 显示寄存器	0x0000_0000
SEGR6	0x18	读/写	SEG6 显示寄存器	0x0000_0000
SEGR7	0x1C	读/写	SEG7 显示寄存器	0x0000_0000
SEGR8	0x20	读/写	SEG8 显示寄存器	0x0000_0000
SEGR9	0x24	读/写	SEG9 显示寄存器	0x0000_0000
SEGR10	0x28	读/写	SEG10 显示寄存器	0x0000_0000
SEGR11	0x2C	读/写	SEG11 显示寄存器	0x0000_0000
SEGR12	0x30	读/写	SEG12 显示寄存器	0x0000_0000
SEGR13	0x34	读/写	SEG13 显示寄存器	0x0000_0000
SEGR14	0x38	读/写	SEG14 显示寄存器	0x0000_0000
SEGR15	0x3C	读/写	SEG15 显示寄存器	0x0000_0000
SEGR16	0x40	读/写	SEG16 显示寄存器	0x0000_0000
SEGR17	0x44	读/写	SEG17 显示寄存器	0x0000_0000
SEGR18	0x48	读/写	SEG18 显示寄存器	0x0000_0000
SEGR19	0x4C	读/写	SEG19 显示寄存器	0x0000_0000
SEGR20	0x50	读/写	SEG20 显示寄存器	0x0000_0000
SEGR21	0x54	读/写	SEG21 显示寄存器	0x0000_0000
SEGR22	0x58	读/写	SEG22 显示寄存器	0x0000_0000
SEGR23	0x5C	读/写	SEG23 显示寄存器	0x0000_0000
SEGR24	0x60	读/写	SEG24 显示寄存器	0x0000_0000
SEGR25	0x64	读/写	SEG25 显示寄存器	0x0000_0000
SEGR26	0x68	读/写	SEG26 显示寄存器	0x0000_0000
SEGR27	0x6C	读/写	SEG27 显示寄存器	0x0000_0000

20 32 路高灵敏度触控电路 TK

- 高灵敏度模式
- 可适应隔空按键触控、接近感应等对灵敏度要求较高的触控应用
- 通道可以并联扫描
- CMOD 管脚需对地接入 103 电容
- 支持自电容模式和互电容模式
- 支持低功耗模式
- 全套开发支持：高灵活触控软件库，智能化调试软件

注意：仅 SC32F10T 系列支持 TK 功能

21 16 位定时/计数器（TIM）Timer0~Timer7

21.1 时钟源

- 定时模式/PWM 输出模式下，TIM 时钟源来自 PCLK
- 计数模式下，Tn 引脚为计数源输入

21.2 特性

- 8 个独立 16 bit 自动重载计数器 Timer0~Timer7
- 16 位递增、递减、递增/递减自动重载计数器
- 支持上升沿/下降沿捕获，可实现 PWM duty 和周期捕获
- TIM1/2/6 的溢出及捕获事件可产生 DMA 请求
- TIM2/3/7 的管脚可以重映射：
  - TIM2
    - 0：T2CAP/T2 管脚为 PA10
    - 1：T2CAP/T2 管脚为 PA12
  - TIM3
    - 0：T3CAP/T3 管脚为 PA0
    - 1：T3CAP/T3 管脚为 PA13
  - TIM7
    - 0：T7CAP/T7 管脚为 PC1
    - 1：T7CAP/T7 管脚为 PB1

21.3 计数方式

21.3.1 定时模式下 TIM 计数方式

- 向上计数：从设定值开始向上计数，至 0xFFFF 溢出
- 向下计数：从 0xFFFF 开始向下计数至设定值

21.3.2 PWM 输出模式下 TIM 计数方式

PWM 输出模式下只能选择向上计数：从 0 开始向上计数，至占空比设置项 PDT 时 PWM 输出波形切换高低电平，之后继续向上计数到设定的重载值 RLD，产生溢出并从 0 重新开始计数。

TIM 输出的 PWM 周期 T_{PWM} 计算公式如下：

$$T_{PWM} = \frac{RLD[15:0] + 1}{PCLK}$$

占空比 duty 计算公式：

$$\mathrm{duty} = \frac{\mathrm{PDT}[15:0]}{\mathrm{RLD}[15:0]+1}$$

21.4 定时器相关的信号口

- TnCAP/Tn，n=1~7
  - Tn 时钟输入/输出
  - TnCAP 上升沿/下降沿均可捕获
  - 注意：Tn 和 TnCAP 为复用功能，不可同时使用
- TnEX，n=0
  - 重载模式下，TnEX 引脚上的外部事件输入（下降沿）用作重载允许/禁止控制
  - 捕获模式，当 FSEL = 1 时为下降沿捕获信号输入脚，检测到 TnEX 引脚上一个下降沿，产生一个捕获，EXIF 被置起，TnCNT 寄存器的值捕获到寄存器 FCAP 里
- TnPWM，n=0~7
  - TIM1~7 可通过 Tn 端口提供 duty 可单独调的 PWM：TnPWMA
  - TIM0 可通过 TnEX 端口提供 duty 可单独调的 PWM：TnPWMB
  - 可选时钟源随 TIM
  - 注意：TIM 的 PWM 捕获功能与 PWM 输出功能不可同时开启

21.5 TIM 的中断及对应标志位

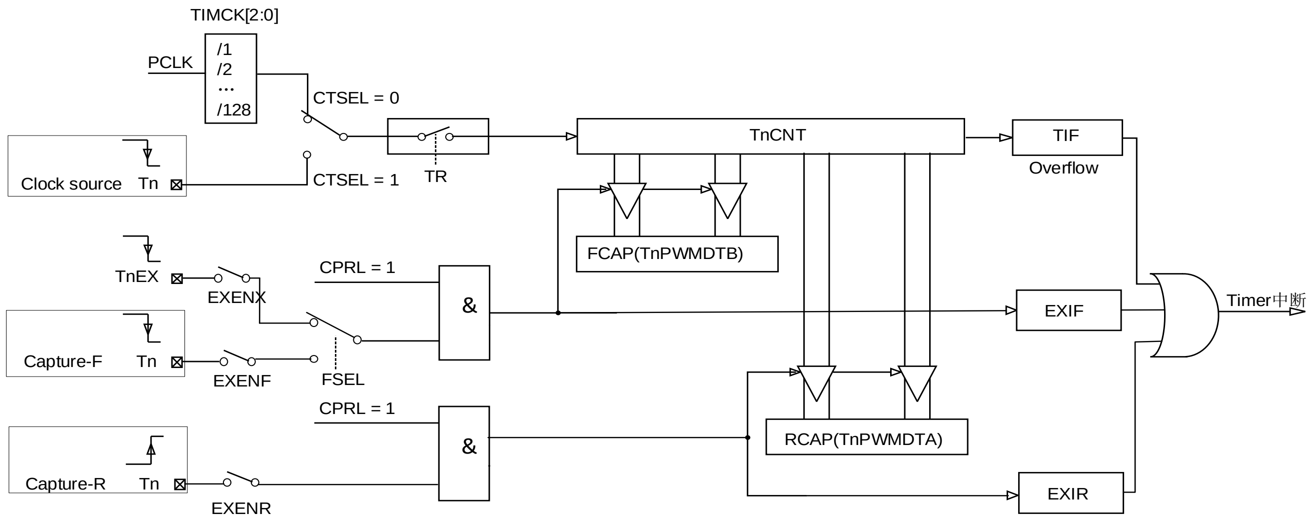
- 计数器上溢/下溢，共用中断标志位 TIF
- 捕获状态标志：
  - EXIF 外部事件输入下降沿被检测到的标志位
  - EXIR 外部事件输入上升沿被检测到的标志位
- 中断及优先级配置控制位合并至 NVIC 模块

21.6 TIM 的工作模式

- 模式 0：16 位捕获模式，可实现 PWM 双沿捕获
- 模式 1：16 位自动重载定时/计数器模式
- 模式 3：可编程时钟输出模式
- 模式 4：PWM 输出模式

21.6.1 工作模式 0：16 位捕获模式

21.6.1.1 双沿捕获结构图



模式 0：16 位捕获

21.6.1.2 PWM 双沿捕获模式

TnEX 为 PWM 捕获口。内部测量分个通道路，分别采样上升沿和下降沿：

- 专门一个上升沿捕获计数寄存器 16 Bits——与 PWMA 占空比设定寄存器 TIMn_PDTA 复用
- 专门一个下降沿捕获计数寄存器 16 Bits——与 PWMB 占空比设定寄存器 TIMn_PDTB 复用
- 捕获标志位：
  - 单独的上/下沿捕获使能位
  - 单独的上/下捕获标志

21.6.2 工作模式 1：16 位自动重载定时器/计数器模式

在 16 位自动重载方式下，定時器可以被选为递增计数或递减计数。这个功能通过将 TIMn_CON(n=0~7)中的 DEC 置 1 后，通过 TnEX 选择计数方向。系统复位后，DEC 位复位值为 0，定时器 n 默认递增计数；当 DEC 置 1 时，定时器 n 递增计数或递减计数取决于 TnEX 引脚上的电平(仅限 TIM0)。

当 DEC= 0，通过在 TIMn_CON 中的 EXENX 位选择两个选项:

若 EXENX = 0，当 TIMn_CNT 递增到 0xFFFF 时，定时器溢出位 TIF 置起，同时定时器自动将用户软件写好的重载寄存器 TIMn_RLD 中的 16 位值装入 TIMn_CNT 寄存器。

若 EXENX = 1，溢出或在外部输入 TnEX 上的下降沿都能触发一个 16 位重载。TnEX 上有下降沿产生时，EXIF 位置起。如果 TIE 被使能，TIF 和 EXIF 位都能产生一个中断。

当 DCEN = 1 时，TnEX 引脚控制计数的方向，而 EXENX 控制无效。

若 TnEX = 1，则 TIMn 递增计数。当 TIMn_CNT 递增到 0xFFFF 时，定时器溢出位 TIF 置起，同时定时器

自动将用户软件写好的重载寄存器 TIMn_RLD 中的 16 位值装入 TIMn_CNT 寄存器。

若 TnEX = 0，则 TIMn 递减计数。当 TIMn_CNT 的值从 0xFFFF 递减至等于 TIMn_RLD 的值时，定时器溢出，且定时器溢出位 TIF 置起，同时 0xFFFF 重载入 TIMn_CNT。

在此工作方式下，无论 TIMn 溢出与否，EXFIF 不作为中断标志。

21.6.3 工作模式 3：可编程时钟输出模式

在这种方式中，TIMn(n=1~7)可以编程为输出 50%占空比时钟周期：当 CTSEL=0，TnOE=1 时，使能 TIMn 作为时钟发生器。

在这种方式下 Tn 输出的时钟频率为：

$$f_{OUT} = \frac{f_{TIM}}{(65536 - TIMn_{RLD}) * 4}$$

21.6.4 工作模式 4：PWM 输出模式

- PWM 占空比变化特性

更改 PDTx[15:0]的值，占空比不会立即改变，而是等待本周期结束，在下个周期改变。

- PWM 周期变化特性

通过改变周期设置寄存器[RCAPXL / RCAPXH]的值实现。定义当前周期计数值为 Tn，写入周期寄存器时，定时器计到的值为 Tm，待更新的周期计数值为 Tx，则：

  - Tm ≤ Tx：周期按照 Tx 实时改变；
  - Tm ＞ Tx：此时周期变化会分为两个阶段。第一个阶段，写入周期寄存器之后，周期计数器会从当前计数值累加至溢出清零。第二个阶段，周期按照 Tx 改变。

21.7 TIM 中断

定时或计数模式下，CNT 计数达到 TIMn 计数值，TIF 将置起，如果 TIMn_IDE.INTEN=1，将产生中断。

外部事件输入模式下，检测到有效跳变沿，EXIR/EXIF 将置起，如果 TIMn_IDE.INTEN=1，将产生中断。

中断事件	事件标志位	中断使能总控制位	模块中断使能子控制位
定时器溢出	TIF	TIMn_IDE->INTEN（n=0~7）	TIMn_IDE->TIE
外部事件输入上升沿中断	EXIR		TIMn_IDE->EXRIE
外部事件输入下降沿中断	EXIF		TIMn_IDE->EXFIE

21.8 TIM 寄存器

21.8.1 定时器控制寄存器 TIMn_CON

寄存器	读/写	说明	复位值
TIMn_CON （n=0~7）	读/写	定时器控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	SPOS	-	-	-
15	14	13	12	11	10	9	8
TXOE	EPWMNA	EPWMNB	INVNA	INVNB	TIMCK[2:0]		
7	6	5	4	3	2	1	0
TR	DEC	EXENX	FSEL	EXENF	EXENR	CTSEL	CPRL

<table>
<tr><th>位编号</th><th>位符号</th><th>说明</th></tr>
<tr><td>19</td><td>SPOS</td><td>TIM2 管脚映射控制位@ TIM2_CON
<table>
<tr><th>信号
SPOS 值</th><th>T2CAP/T2</th></tr>
<tr><td>SPOS=0</td><td>PA10</td></tr>
<tr><td>SPOS=1</td><td>PA12</td></tr>
</table>
TIM3 管脚映射控制位@ TIM3_CON
<table>
<tr><th>信号
SPOS 值</th><th>T3CAP/T3</th></tr>
<tr><td>SPOS=0</td><td>PA0</td></tr>
<tr><td>SPOS=1</td><td>PA13</td></tr>
</table>
TIM7 管脚映射控制位@ TIM7_CON
<table>
<tr><th>信号
SPOS 值</th><th>T7CAP/T7</th></tr>
<tr><td>SPOS=0</td><td>PC1</td></tr>
<tr><td>SPOS=1</td><td>PB1</td></tr>
</table></td></tr>
<tr><td>15</td><td>TXOE</td><td>Tn 引脚信号方向控制位
0：Tn 作为时钟输入口或 I/O 端口
1：Tn 用于可编程时钟输出</td></tr>
<tr><td>14</td><td>EPWMNA</td><td>Tn_PWMA 所在管脚 PWM 波形输出使能位
0：关闭
1：使能</td></tr>
<tr><td>13</td><td>EPWMNB</td><td>TnEX_PWMB 所在管脚 PWM 波形输出使能位
0：关闭
1：使能</td></tr>
<tr><td>12</td><td>INVNA</td><td>TPWMnA 波形输出反向控制位</td></tr>
</table>

位编号	位符号	说明
		0：正常 1：波形输出反向
11	INVNB	TPWMnB 波形输出反向控制位 0：正常 1：波形输出反向
10~8	TIMCK[2:0]	TIM 时钟频率档位控制位 000：$f_{TIM}/1$ 001：$f_{TIM}/2$ 010：$f_{TIM}/4$ 011：$f_{TIM}/8$ 100：$f_{TIM}/16$ 101：$f_{TIM}/32$ 110：$f_{TIM}/64$ 111：$f_{TIM}/128$ f_{TIM} 对应的时钟可能为 f_{PCLK} 或 Tn 输入
7	TR	TIMn 开始/停止控制位，n=0~7 0：停止 TIMn / TPWMn 计数器 1：开始 TIMn / TPWMn 计数器
6	DEC	递增/递减方向控制位 0：TIMn 为递增的定时/计数器 1：TIMn 作为递增/递减的定时/计数器，TnEX 用来选择计数方向
5	EXENX	TnEX 设置位，n=0 该位在不同模式下作用不同： ● 重载模式：（CPRL = 0） 该位用于控制 TnEX 引脚上的外部事件输入（下降沿），用作重载允许/禁止控制： 0：忽略 TnEX 引脚上的事件 1：检测到 TnEX 引脚上一个下降沿，产生一个重载 ● 捕获模式：（CPRL = 1） 该位用作 TnEX 下降沿信号捕获选通位： 0：忽略 TnEX 引脚上的事件 1：当 FSEL = 1，检测到 TnEX 引脚上一个下降沿，产生一个捕获，EXIF 被置起，TnCNT 寄存器的值捕获到寄存器 FCAP 里
4	FSEL	下降沿信号选择位 该位仅在捕获模式（CPRL=1）下有效 0：检测到 Tn 引脚上一个下降沿，产生一个捕获。忽略 TnEX 引脚上的事件 1：检测到 TnEX 引脚上一个下降沿，产生一个捕获。忽略 Tn 引脚上的事件
3	EXENF	下降沿信号捕获使能位 0：忽略 Tn 引脚上的事件 1：检测到 Tn 引脚上一个下降沿，产生一个捕获，EXIF 被置起，TnCNT 寄存器的值捕获到寄存器 FCAP 里
2	EXENR	Tn 引脚上的上升沿信号捕获使能位 0：忽略 Tn 引脚上的事件 1：检测到 Tn 引脚上一个上升沿，产生一个捕获，EXIR 被置起，TnCNT 寄存器的值捕获到寄存器 RCAP 里

位编号	位符号	说明
1	CTSEL	定时器/计数器选定位 0：定时器方式 1：计数器方式
0	CPRL	捕获/重载方式设置位 0：重载功能 1：捕获功能
31~20 18~16	-	保留

21.8.2 定时器计数值寄存器 TIMn_CNT

寄存器	读/写	说明	复位值
TIMn_CNT （n=0~7）	读/写	定时器计数值寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
CNT[15:8]							
7	6	5	4	3	2	1	0
CNT[7:0]							

位编号	位符号	说明
15~0	CNT[15:0]	TIMn 计数值
31~16	-	保留

21.8.3 定时器重载寄存器 TIMn_RLD

寄存器	读/写	说明	复位值
TIMn_RLD （n=0~7）	读/写	定时器重载寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
RLD [15:8]							
7	6	5	4	3	2	1	0
RLD [7:0]							

位编号	位符号	说明
15~0	RLD[15:0]	定时器溢出或在外部输入 TnEX 上的下降沿都能触发一个 16 位重载。产生重载时，定时器自动将用户软件写好的 RLD[15:0]值装入 TnCNT 寄存器。
31~16	-	保留

21.8.4 定时器标志位寄存器 TIMn_STS

寄存器	读/写	说明	复位值
TIMn_STS n=0~7	读/写	定时器标志制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
-	-	-	-	-	EXIF	EXIR	TIF

位编号	位符号	说明
2	EXIF	外部事件输入下降沿被检测到的标志位 该位由硬件置 1，通过软件写 1 清 0。 0：无外部事件输入 1：检测到外部输入（如果 EXENF = 1，由硬件设 1） 注意：捕获模式下，该位软件清 0 之前不允许更新 TnFCAP 值
1	EXIR	Tn 引脚外部事件输入上升沿被检测到的标志位 该位由硬件置 1，通过软件写 1 清 0。 0：无外部事件输入 1：检测到外部输入（如果 EXENR = 1，由硬件设 1） 注意：捕获模式下，该位软件清 0 之前不允许更新 TnRCAP 值
0	TIF	定时器溢出标志位 该位由硬件置 1，通过软件写 1 清 0。 0：无溢出（必须由软件清 0） 1：溢出（如果 RCLK = 0 和 TCLK = 0，由硬件设 1）
31~3	-	保留

21.8.5 TnPWMA 占空比设定寄存器 TIMn_PDTA（@CPRL = 0）

寄存器	读/写	说明	复位值
TIMn_PDTA（n=1~7）	读/写	TnPWMA 占空比设定寄存器 TIMn_PDTA（@CPRL = 0）	0x0000_0000

31	30	29	28	27	26	25	24

-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
PDT[15:8]							
7	6	5	4	3	2	1	0
PDT[7:0]							

位编号	位符号	说明
15~0	PDT[15:0]	TPWMnA 占空比寄存器，n=1~7 TPWMnA 的波形的高电平宽度是 PDT[15:0]个 TIM 时钟
31~16	-	保留

21.8.6 TnPWMB 占空比设定寄存器 TIMn_PDTB（@CPRL = 0）

寄存器	读/写	说明	复位值
TIMn_PDTB （n=0）	读/写	TnPWMB 占空比设定寄存器 TIMn_PDTB（@CPRL = 0）	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
PDT[15:8]							
7	6	5	4	3	2	1	0
PDT[7:0]							

位编号	位符号	说明
15~0	PDT[15:0]	TPWMnB 占空比寄存器，n=0 TPWMnB 的波形的高电平宽度是 PDT[15:0]个 TIM 时钟
31~16	-	保留

21.8.7 上升沿数据捕获寄存器 TIMn_RCAP（@CPRL = 1）

寄存器	读/写	说明	复位值
TIMn_RCAP （n=1~7）	读/写	上升沿数据捕获寄存器 TIMn_RCAP （@CPRL = 1）	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-

15	14	13	12	11	10	9	8
RCAP[15:8]							
7	6	5	4	3	2	1	0
RCAP[7:0]							

位编号	位符号	说明
15~0	RCAP [15:0]	TIMn 的 PWM 捕获模式下，当上升沿捕获条件发生，CNT 计数器值将被保存到该寄存器。
31~16	-	保留

21.8.8 下降沿数据捕获寄存器 TIMn_FCAP（@CPRL = 1）

寄存器	读/写	说明	复位值
TIMn_FCAP（n=0~7）	读/写	下降沿数据捕获寄存器 TIMn_FCAP（@CPRL = 1）	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
FCAP[15:8]							
7	6	5	4	3	2	1	0
FCAP[7:0]							

位编号	位符号	说明
15~0	FCAP[15:0]	TIMn 的 PWM 捕获模式下，当下降沿捕获条件发生，CNT 计数器值将被保存到该寄存器。
31~16	-	保留

21.8.9 TIMn 的中断使能及 DMA 控制寄存器 TIMn_IDE

寄存器	读/写	说明	复位值
TIMn_IDE n=0~7	读/写	TIMn 的中断使能及 DMA 控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
-	CAPFDE	CAPRDE	TIDE	EXFIE	EXRIE	TIE	INTEN

位编号	位符号	说明
6	CAPFDE	下降沿捕获事件触发 DMA 请求使能位 0：下降沿捕获事件禁止产生 DMA 请求

位编号	位符号	说明
		1：产生新的下降沿捕获时，触发 DMA 请求，DMA 搬运 FCAP 寄存器的值
5	CAPRDE	上升沿捕获事件触发 DMA 请求使能位 0：上升沿捕获事件禁止产生 DMA 请求 1：产生新的上升沿捕获时，触发 DMA 请求，DMA 搬运 RCAP 寄存器的值
4	TIDE	定时器溢出事件触发 DMA 请求使能位 0：定时器溢出禁止产生 DMA 请求 1：定时器溢出允许产生 DMA 请求
3	EXFIE	外部事件输入下降沿中断开关 0：禁止下降沿中断 1：使能下降沿中断
2	EXRIE	外部事件输入上升沿中断开关 0：禁止上升沿中断 1：使能上升沿中断
1	TIE	定时器溢出中断开关 0：禁止溢出中断 1：使能溢出中断
0	INTEN	中断请求 CPU 的使能控制位 0：禁止中断请求 1：使能中断请求
31~7	-	保留

21.8.10 TIM 寄存器映射

寄存器	偏移地址	读/写	说明	复位值
TIM0 基地址：0x4002_0100				
TIM0_CON	0x00	读/写	定时器控制寄存器	0x0000_0000
TIM0_CNT	0x04	读/写	定时器计数值寄存器	0x0000_0000
TIM0_RLD	0x08	读/写	定时器重载寄存器	0x0000_0000
TIM0_STS	0x0C	读/写	定时器标志位寄存器	0x0000_0000
TIM0_PDTB	0x14	读/写	TnPWMB 占空比设定寄存器（@CPRL = 0）	0x0000_0000
TIM0_FCAP	0x14	读/写	下降沿数据捕获寄存器（@CPRL = 1）	0x0000_0000
TIM0_IDE	0x18	读/写	TIMn 的中断使能及 DMA 控制寄存器	0x0000_0000
TIM1 基地址：0x4002_0140				
TIM1_CON	0x00	读/写	定时器控制寄存器	0x0000_0000
TIM1_CNT	0x04	读/写	定时器计数值寄存器	0x0000_0000
TIM1_RLD	0x08	读/写	定时器重载寄存器	0x0000_0000
TIM1_STS	0x0C	读/写	定时标志位寄存器	0x0000_0000

寄存器	偏移地址	读/写	说明	复位值
TIM1_PDTA	0x10	读/写	TnPWMA 占空比设定寄存器（@CPRL = 0）	0x0000_0000
TIM1_RCAP	0x10	读/写	上升沿数据捕获寄存器（@CPRL = 1）	0x0000_0000
TIM1_FCAP	0x14	读/写	下降沿数据捕获寄存器（@CPRL = 1）	0x0000_0000
TIM1_IDE	0x18	读/写	TIMn 的中断使能及 DMA 控制寄存器	0x0000_0000
TIM2 基地址：0x4002_0180				
TIM2_CON	0x00	读/写	定时器控制寄存器	0x0000_0000
TIM2_CNT	0x04	读/写	定时器计数值寄存器	0x0000_0000
TIM2_RLD	0x08	读/写	定时器重载寄存器	0x0000_0000
TIM2_STS	0x0C	读/写	定时标志位寄存器	0x0000_0000
TIM2_PDTA	0x10	读/写	TnPWMA 占空比设定寄存器（@CPRL = 0）	0x0000_0000
TIM2_RCAP	0x10	读/写	上升沿数据捕获寄存器（@CPRL = 1）	0x0000_0000
TIM2_FCAP	0x14	读/写	下降沿数据捕获寄存器（@CPRL = 1）	0x0000_0000
TIM2_IDE	0x18	读/写	TIMn 的中断使能及 DMA 控制寄存器	0x0000_0000
TIM3 基地址：0x4002_01C0				
TIM3_CON	0x00	读/写	定时器控制寄存器	0x0000_0000
TIM3_CNT	0x04	读/写	定时器计数值寄存器	0x0000_0000
TIM3_RLD	0x08	读/写	定时器重载寄存器	0x0000_0000
TIM3_STS	0x0C	读/写	定时标志位寄存器	0x0000_0000
TIM3_PDTA	0x10	读/写	TnPWMA 占空比设定寄存器（@CPRL = 0）	0x0000_0000
TIM3_RCAP	0x10	读/写	上升沿数据捕获寄存器（@CPRL = 1）	0x0000_0000
TIM3_FCAP	0x14	读/写	下降沿数据捕获寄存器（@CPRL = 1）	0x0000_0000
TIM3_IDE	0x18	读/写	TIMn 的中断使能及 DMA 控制寄存器	0x0000_0000
TIM4 基地址：0x4002_1100				
TIM4_CON	0x00	读/写	定时器控制寄存器	0x0000_0000
TIM4_CNT	0x04	读/写	定时器计数值寄存器	0x0000_0000
TIM4_RLD	0x08	读/写	定时器重载寄存器	0x0000_0000
TIM4_STS	0x0C	读/写	定时标志位寄存器	0x0000_0000
TIM4_PDTA	0x10	读/写	TnPWMA 占空比设定寄存器（@CPRL = 0）	0x0000_0000

寄存器	偏移地址	读/写	说明	复位值
TIM4_RCAP	0x10	读/写	上升沿数据捕获寄存器（@CPRL = 1）	0x0000_0000
TIM4_FCAP	0x14	读/写	下降沿数据捕获寄存器（@CPRL = 1）	0x0000_0000
TIM4_IDE	0x18	读/写	TIMn 的中断使能及 DMA 控制寄存器	0x0000_0000
TIM5 基地址：0x4002_1140				
TIM5_CON	0x00	读/写	定时器控制寄存器	0x0000_0000
TIM5_CNT	0x04	读/写	定时器计数值寄存器	0x0000_0000
TIM5_RLD	0x08	读/写	定时器重载寄存器	0x0000_0000
TIM5_STS	0x0C	读/写	定时标志位寄存器	0x0000_0000
TIM5_PDTA	0x10	读/写	TnPWMA 占空比设定寄存器（@CPRL = 0）	0x0000_0000
TIM5_RCAP	0x10	读/写	上升沿数据捕获寄存器（@CPRL = 1）	0x0000_0000
TIM5_FCAP	0x14	读/写	下降沿数据捕获寄存器（@CPRL = 1）	0x0000_0000
TIM5_IDE	0x18	读/写	TIMn 的中断使能及 DMA 控制寄存器	0x0000_0000
TIM6 基地址：0x4002_1180				
TIM6_CON	0x00	读/写	定时器控制寄存器	0x0000_0000
TIM6_CNT	0x04	读/写	定时器计数值寄存器	0x0000_0000
TIM6_RLD	0x08	读/写	定时器重载寄存器	0x0000_0000
TIM6_STS	0x0C	读/写	定时标志位寄存器	0x0000_0000
TIM6_PDTA	0x10	读/写	TnPWMA 占空比设定寄存器（@CPRL = 0）	0x0000_0000
TIM6_RCAP	0x10	读/写	上升沿数据捕获寄存器（@CPRL = 1）	0x0000_0000
TIM6_FCAP	0x14	读/写	下降沿数据捕获寄存器（@CPRL = 1）	0x0000_0000
TIM6_IDE	0x18	读/写	TIMn 的中断使能及 DMA 控制寄存器	0x0000_0000
TIM7 基地址：0x4002_11C0				
TIM7_CON	0x00	读/写	定时器控制寄存器	0x0000_0000
TIM7_CNT	0x04	读/写	定时器计数值寄存器	0x0000_0000
TIM7_RLD	0x08	读/写	定时器重载寄存器	0x0000_0000
TIM7_STS	0x0C	读/写	定时标志位寄存器	0x0000_0000
TIM7_PDTA	0x10	读/写	TnPWMA 占空比设定寄存器（@CPRL = 0）	0x0000_0000
TIM7_RCAP	0x10	读/写	上升沿数据捕获寄存器（@CPRL = 1）	0x0000_0000

寄存器	偏移地址	读/写	说明	复位值
TIM7_FCAP	0x14	读/写	下降沿数据捕获寄存器（@CPRL = 1）	0x0000_0000
TIM7_IDE	0x18	读/写	TIMn 的中断使能及 DMA 控制寄存器	0x0000_0000

22 直接存储器访问（DMA）

22.1 概述

直接存储器访问（DMA）控制器用于高速数据传输。DMA 控制器可以从一个地址到另一个地址传输数据，无需 CPU 介入。通过 DMA 进行数据传输可减少 CPU 的工作量，将节省下的 CPU 资源做其他应用。DMA 控制器包含 4 个通道，每个通道都直接连接专用的硬件 DMA 请求，每个通道都同样支持软件触发。DMA 控制器支持 4 级通道优先级，用于处理 DMA 请求间的优先级，确保同一时刻只有一个 DMA 通道工作。DMA 控制器也支持单一传输和批量传输，请求源可以是软件请求或接口请求，内存之间的数据传输是使用软件请求。

注：对于一个双向数据传输应用，需要 2 个 DMA 通道分别完成发送和接收。

22.2 时钟源

DMA 的时钟源为 HCLK，通过 AHB_CFG.DMAEN 使能 DMA 的外设时钟。

22.3 特性

- 支持 4 个可独立配置的通道
- 支持 4 级通道优先级
- 支持 8 位，16 位，32 位数据传输
- 支持源和目标地址自动增加/减少或者固定，数据宽度支持字节，半字，字
- 支持单次和批量传输方式

22.4 功能说明

22.4.1 传输方向

DMA 外设与存储之间传输无限制：

内存到内存	内存到外设	外设到内存	外设到外设
无限制	无限制	无限制	无限制

22.4.2 DMA 访问区域限制

用户操作 DMA 时，不允许对 Flash 进行写操作，也不允许通过 DMA 操作内核，否则将产生无法预估的异常。

22.4.3 通道优先级

通过 PL[1:0]位可设置四个级别的优先级：

- 00：低
- 01：中
- 10：高
- 11：非常高

22.4.4 单一传输和批量传输

DMA 控制器支持单一和成组数据的传输类型，请求源可以是软件请求，接口请求，内存之间的数据传输是使用软件请求。单一传输的意思是软件或接口准备好传输一个数据（每个数据需要一次请求），批量传输的意思是软件或接口将传输多个数据（多个数据仅需一次请求）。

单一传输和批量传输模式可通过寄存器 TPTYPE（DMAn_CFG[15]）设定。

当 DMA 控制器运行在单一传输模式，每搬移一个数据需要一次请求，当搬移一次数据，寄存器 DMAn_CNT[31:0]，n=0~3 会减 1，直到 DMAn_CNT[31:0]中的数目递减为 0，搬移才会完成。在该模式，BURSIZE（DMAn_CFG[14:12]）不用于控制搬移数据量大小，它的值固定为 1。

在批量搬移模式，DMA 控制器搬移 DMAn_CNT[31:0]个数据，仅需一次请求。当搬移 BURSIZE（DMAn_CFG[14:12]）数据后，DMAn_CNT[31:0]中的数目会减去 BURSIZE。直到 DMAn_CNT[31:0]中的数目递减为 0，搬移数据才完成。

22.4.5 循环模式

循环模式可用于处理循环缓冲区和连续数据流（例如 ADC 扫描模式）。在循环模式传输过程中，待传输数据的数目将自动重新装载为在通道配置阶段设置的初始值，并继续响应 DMA 请求。为停止循环传输，软件需要在禁止 DMA 通道前使外设停止生成 DMA 请求（例如退出 ADC 扫描模式）。软件必须在启动/使能传输前，以及在停止循环传输后，明确设定 DMACNT 值。

SC32F10T/10G 系列的 DMA 控制器支持常规模式和循环模式，用户可根据实际需求灵活选择：

- 当 CIRC=0（DMA 通道处于非循环模式）时，在达到设定的待传输数据数目时，将不再接受任何 DMA 请求；
- 当 CIRC=1（DMA 通道处于循环模式）时，在传输完成后该通道的 DMACNT 会自动重新装载之前设定的值，等待下一次循环。

22.5 DMA 中断

对于每个 DMA 通道 n，n=0~3，在发生“传输完成”、“半传输”或“传输错误”时都会生成中断。可以使用单独的中断使能位以提高灵活性。

中断事件	事件标志位	中断请求控制位	子事件标志位	中断使能子开关
DMA 通道 n 传输完成	GIF	DMAn_CFG->INTEN	TCIF	TCIE
DMA 通道 n 传输一半			HTIF	HTIE
DMA 通道 n 传输错误			TEIF	TEIE

22.6 DMA 寄存器

22.6.1 DMA 通道 n 传输源地址缓存寄存器 DMAn_SADR

寄存器	读/写	说明	复位值
DMAn_SADR n = 0~3	读/写	DMA 通道 n 传输源地址缓存寄存器	0x0000_0000

31	30	29	28	27	26	25	24
SADR[31:24]							
23	22	21	20	19	18	17	16
SADR[23:16]							
15	14	13	12	11	10	9	8
SADR[15:8]							
7	6	5	4	3	2	1	0
SADR[7:0]							

位编号	位符号	说明
31~0	SADR[31:0]	DMA 传输源地址缓存 ● 读取： ■ 当通道打开时，读到的是内部的源地址工作寄存器； ■ 当通道禁止时，读到的是表面上的源地址缓存寄存器。 ● 更新： ■ 每搬运完一次，源地址工作寄存器会根据 SAINC[1:0]设置自动变化，其变化的宽度根据 TXWIDTH[1:0]决定。 ■ 循环模式下（SAINC == 11），源地址缓存寄存器会重载至源地址工作寄存器。 ● 写入： ■ 写源地址缓存寄存器的条件：CHEN=0，或 CHEN=1，但 DMA 通道已传输完成，且处于 IDLE 状态。

22.6.2 DMA 通道 n 传输目标地址缓存寄存器 DMAn_DADR

寄存器	读/写	说明	复位值
DMAn_DADR n = 0~3	读/写	DMA 通道 n 目标地址缓存寄存器	0x0000_0000

31	30	29	28	27	26	25	24
DADR[31:24]							
23	22	21	20	19	18	17	16
DADR[23:16]							
15	14	13	12	11	10	9	8
DADR[15:8]							
7	6	5	4	3	2	1	0
DADR[7:0]							

位编号	位符号	说明
31~0	DADR[31:0]	DMA 传输目标地址缓存 ● 读取： ■ 当通道打开时，读到的是内部的目标地址工作寄存器；

位编号	位符号	说明
		■ 当通道禁止时，读到的是表面上的目标地址缓存寄存器。 ● 更新： ■ 每搬运完一次，目标地址工作寄存器会根据 DAINC[1:0]设置自动变化，其变化的宽度根据 TXWIDTH[1:0]决定。 ■ 循环模式下（SAINC == 11），目标地址缓存寄存器会重载至目标地址工作寄存器。 ● 写入： ■ 写目标地址缓存寄存器的条件：CHEN=0，或 CHEN=1，但 DMA 通道已传输完成，且处于 IDLE 状态。

22.6.3 DMA 通道 n 控制/配置寄存器 DMAn_CFG

寄存器	读/写	说明	复位值
DMAn_CFG n = 0~3	读/写	DMA 通道 n 控制/配置寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	REQSRC[5:0]					
23	22	21	20	19	18	17	16
CHRQ	-	-	-	TEIE	HTIE	TCIE	INTEN
15	14	13	12	11	10	9	8
TPTYPE	BURSIZE[2:0]			SAINC[1:0]		DAINC[1:0]	
7	6	5	4	3	2	1	0
CHEN	CHRST	PAUSE	CIRC	TXWIDTH[1:0]		PL[1:0]	

位编号	位符号	说明
29~24	REQSRC[5:0]	DMA 通道请求源选择位 0：禁用当前 DMA 通道的外设请求 选择以下配置值，当前 DMA 通道的外设请求源将配合设置项中的外设 DMA 请求使能开关产生： 2：UART0_IDE->TXDMAEN 3：UART0_IDE->RXDMAEN 4：UART1_IDE->TXDMAEN 5：UART1_IDE->RXDMAEN 12：SPI0_IDE->TXDMAEN 13：SPI0_IDE->RXDMAEN 14：SPI1_IDE->TXDMAEN 15：SPI1_IDE->RXDMAEN 20：TWI0_IDE->TXDMAEN 21：TWI0_IDE->RXDMAEN 33：TIM1_IDE->TIDE 34：TIM1_IDE->CAPFDE 35：TIM1_IDE->CAPRDE 36：TIM2_IDE->TIDE 37：TIM2_IDE->CAPFDE 38：TIM2_IDE->CAPRDE 48：TIM6_IDE->TIDE 溢出 49：TIM6_IDE->CAPFDE 下降沿捕获 50：TIM6_IDE->CAPRDE 上升沿捕获 59：ADCCON->DMAEN 60：DMA0_CFG->CHRQ

位编号	位符号	说明
		61：DMA1_CFG->CHRQ 62：DMA2_CFG->CHRQ 63：DMA3_CFG->CHRQ 其它：禁用 DMA 外设请求
23	CHRQ	DMA 通道的 DMA 请求使能位 0：禁止，当前 DMA 通道禁止作为其它 DMA 通道的请求源 1：使能，当前 DMA 通道可作为其它 DMA 通道的请求源，即当前 DMA 通道和其它外设一样，可产生 DMA 请求。 该位使能后，可以实现 DMA 请求 DMA，例如： CHRQ =1，DMA 通道 n 完成数据搬运后，向 DMA 通道 m 产生一个 DMA 请求，通道 m 响应请求，将预先配置好的参数表更新至通道 n 的寄存器，从而实现通道 n 的参数自动更新。
19	TEIE	DMA 传输错误中断使能位 0：DMA 传输错误中断除能 1：DMA 传输错误中断使能
18	HTIE	DMA 传输一半中断使能位 0：DMA 传输一半中断除能 1：DMA 传输一半中断使能
17	TCIE	DMA 传输完成中断使能位 0：DMA 传输完成中断除能 1：DMA 传输完成中断使能
16	INTEN	中断请求 CPU 的使能控制位 0：禁止中断请求 1：使能中断请求
15	TPTYPE	DMA 通道传输类型选择位 0：单次传输 1：批量传输。批量传输模式下，DMA 控制器搬移 DMACNT 个数据仅需一次请求，通道响应该请求后，数据将以 Burst 方式进行传输，即以 BURSIZE 为单位进行数据搬运直到 DMACNT 递减为 0，一次批量传输模式下的数据处理才算完成。
14~12	BURSIZE[2:0]	批量传输时，基于 Burst 传输方式下的定义，Burst 大小可选择： 000：128 001：64 010：32 011：16 100：8 101：4 110：2 111：1
11~10	SAINC[1:0]	DMA 通道传输源地址增减模式设置位 00：无增量（固定地址模式） 01：增量模式 10：减量模式 11：递增循环模式（见 DMA 传输源地址缓存寄存器） SAINC[1:0]的值可以任意修改，在通道禁止时立即生效；在通道使能时，修改值在循环模式重装载时生效
9~8	DAINC[1:0]	DMA 传输目标地址增减模式设置位 00：无增量（固定地址模式） 01：增量模式 10：减量模式

位编号	位符号	说明
		11：递增循环模式（见 DMA 传输目标地址缓存寄存器） DAINC[1:0]的值可以任意修改，在通道禁止时立即生效；在通道使能时，修改值在循环模式重装载时生效
7	CHEN	DMA 通道使能位 0：DMA 通道禁止 1：DMA 通道使能
6	CHRST	DMA 通道复位控制位，该位用于控制 DMA 通道复位。 0：无效 1：当前 DMA 通道复位。此时，当前 DMA 通道的 CHEN 被除能，中断标志为被清除，其他寄存器的值保持不变
5	PAUSE	DMA 通道传输暂停控制位 0：无效 1：当前 DMA 通道暂停。此时，当前 DMA 通道的 CHEN 被除能，状态机在完成当前读写周期后回到 state=1，内部寄存器的值处于保持状态（源/目的地址，计数器）。暂停后若要恢复搬运，需同时对 CHEN 和 PAUSE 赋值：CHEN=1,PAUSE=0。
4	CIRC	DMA 通道循环模式使能位 0：通道未处于循环模式，在达到设定的待传输数据数目时，该通道的 DMACNT 会保持为零； 1：通道处于循环模式，在传输完成后该通道的 DMACNT 会自动重新装载之前设定的值。 循环模式可用于处理循环缓冲区和连续数据流（例如 ADC 扫描模式）。在循环模式传输过程中，待传输数据的数目将自动重新装载为在通道配置阶段设置的初始值，并继续响应 DMA 请求。为停止循环传输，软件需要在禁止 DMA 通道前使外设停止生成 DMA 请求（例如退出 ADC 扫描模式）。软件必须在启动/使能传输前，以及在停止循环传输后，明确设定 DMACNT 值。
3~2	TXWIDTH[1:0]	DMA 通道传输宽度选择位 选择当前 DMA 通道的源地址及目标地址每次传输的数据宽度： 00：8bit 01：16bit 10：32bit 11：32bit TXWIDTH[1:0]的值可以任意修改，在通道禁止时，立即生效； 在通道打开时，修改值在循环模式重装载时生效。
1~0	PL[1:0]	DMA 通道优先级设置位 在 DMA 已经有通道在工作，且其它通道也接收到请求正挂起，当正在工作的通道结束后将启动优先级仲裁。 00：低 01：中 10：高 11：非常高 **注意：同等优先级配置，通道号越小优先级越高。**
31~30 22~20	-	保留

22.6.4 DMA 通道 n 计数器缓存寄存器 DMAn_CNT

寄存器	读/写	说明	复位值
DMAn_CNT n = 0~3	读/写	DMA 通道 n 计数器缓存寄存器	0x0000_0000

31	30	29	28	27	26	25	24
DMACNT[31:24]							
23	22	21	20	19	18	17	16
DMACNT[23:16]							
15	14	13	12	11	10	9	8
DMACNT[15:8]							
7	6	5	4	3	2	1	0
DMACNT[7:0]							

位编号	位符号	说明
31~0	DMACNT[31:0]	DMA 通道计数器缓存寄存器 ● 写入： ■ DMACNT 的值等于当前 DMA 通道的剩余传输次数； ■ 每个 DMA 通道内部都有一个“工作计数器”，该计数器会在每次搬运后以为 TXWIDTH 为单位递减： ◆ 当 CIRC=0（DMA 通道处于非循环模式）时，“工作计数器”递减到 0 后，将不再接受任何 DMA 请求。 ◆ 当 CIRC=1（DMA 通道处于循环模式）时，“工作计数器”递减到 0 后，会将 DMACNT 的值重载到“工作计数器”内，等待下一次循环。 ● 读取： ■ 当通道禁止时，读出的是 DMACNT 的值； ■ 当通道打开时，读出的是内部的“工作计数器”的实时数据。

22.6.5 DMA 通道 n 状态寄存器 DMAn_STS

寄存器	读/写	说明	复位值
DMAn_STS n = 0~3	读/写	DMA 通道 n 状态寄存器	0x0000_0000

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	SWREQ
7	6	5	4	3	2	1	0
STATUS[3:0]				TEIF	HTIF	TCIF	GIF

位编号	位符号	说明
8	SWREQ	DMA 通道的软件请求触发位 该位写 1 后，当前 DMA 通道会一直挂起软件请求，直到当前 DMA 通道响应，并将该位自动硬件清 0。
7~4	STATUS[3:0]	DMA 通道状态位 0000：空闲。 0001：写入源地址 0010：读取源地址数据，并写入目的地址 0011：写入目的地址数据 0100：保留 0101：挂起等待中（有通道在忙，其他通道请求挂起） 0110：暂停等待中（批量传输模式时 PAUSE 写 1 后）

位编号	位符号	说明
		0111：burst 传输中 1000：burst 传输停止：PAUSE 使能、DMACNT 计数到 0，或 bursize 计数到 0 均会进入此状态
3	TEIF	DMA 传输错误中断标志位 当 DMA 读写到未定义的地址时，TEIF 会被硬件置 1。 该位写 1 清零。
2	HTIF	DMA 传输一半中断标志位 当 DMACNT 的计数值计数到 DMACNT/2 时，HTIF 会被硬件置 1。 该位写 1 清零。
1	TCIF	DMA 传输完成中断标志位 当 DMACNT 的计数值计到 0 时，TCIF 会被硬件置 1。 该位写 1 清零。
0	GIF	DMA 通道全局中断标志位 0：当前 DMA 通道无中断产生 1：当前 DMA 通道产生中断：传输错误、传输到一半或传输完成
31~9	-	保留

22.6.6 DMA 寄存器映射

寄存器	偏移地址	读/写	说明	复位值
DMA0 基地址：0x4001_0800				
DMA0_SADR	0x00	读/写	DMA 源地址缓存寄存器	0x0000_0000
DMA0_DADR	0x04	读/写	DMA 目标地址缓存寄存器	0x0000_0000
DMA0_CFG	0x08	读/写	DMA 控制/配置寄存器	0x0000_0000
DMA0_CNT	0x0C	读/写	DMA 计数器缓存寄存器	0x0000_0000
DMA0_STS	0x10	读/写	DMA 状态寄存器	0x0000_0000
DMA1 基地址：0x4001_0840				
DMA1_SADR	0x00	读/写	DMA 源地址缓存寄存器	0x0000_0000
DMA1_DADR	0x04	读/写	DMA 目标地址缓存寄存器	0x0000_0000
DMA1_CFG	0x08	读/写	DMA 控制/配置寄存器	0x0000_0000
DMA1_CNT	0x0C	读/写	DMA 计数器缓存寄存器	0x0000_0000
DMA1_STS	0x10	读/写	DMA 状态寄存器	0x0000_0000
DMA2 基地址：0x4001_0880				
DMA2_SADR	0x00	读/写	DMA 源地址缓存寄存器	0x0000_0000
DMA2_DADR	0x04	读/写	DMA 目标地址缓存寄存器	0x0000_0000
DMA2_CFG	0x08	读/写	DMA 控制/配置寄存器	0x0000_0000
DMA2_CNT	0x0C	读/写	DMA 计数器缓存寄存器	0x0000_0000
DMA2_STS	0x10	读/写	DMA 状态寄存器	0x0000_0000
DMA3 基地址：0x4001_08C0				

寄存器	偏移地址	读/写	说明	复位值
DMA3_SADR	0x00	读/写	DMA 源地址缓存寄存器	0x0000_0000
DMA3_DADR	0x04	读/写	DMA 目标地址缓存寄存器	0x0000_0000
DMA3_CFG	0x08	读/写	DMA 控制/配置寄存器	0x0000_0000
DMA3_CNT	0x0C	读/写	DMA 计数器缓存寄存器	0x0000_0000
DMA3_STS	0x10	读/写	DMA 状态寄存器	0x0000_0000

23 SysTick

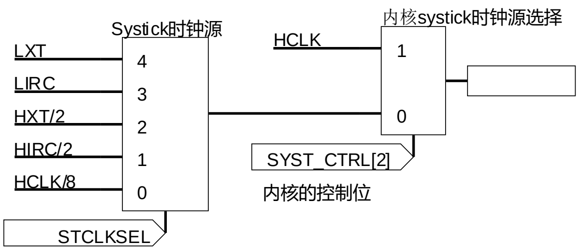
SysTick 是一个简单、24 位写入清 0、递减、带灵活控制机制的自动装载计数器。该计数器可以用作实时操作系统（RTOS）的滴答定时器或作为一个简单的计数器。

23.1 时钟源

SysTick（Cortex®-M0+内核系统定时器）的时钟源分为内部时钟源和外部时钟源：

- 内部时钟源，即 CPU 时钟
- 5 个外部时钟源

SysTick 时钟源框图如下：



23.2 SysTick 校准寄存器默认值

SysTick 校准寄存器的校准值设置方法如下：

- 若上电默认时钟为 f_{HCLK}/n（MHz），n 是上电默认分频系数，上电默认时钟源为 HIRC；
- 则当 SysTick 校准值初始值为 1000*（f_{HCLK}/n）时，可产生 1ms 时间基准。

24 版本记录

版本	记录	日期
V1.1	1. 更正描述：删除 GPIO PC3 及其对应的外部中断 INT 功能 2. 更正描述：新增 UART0 禁止使用全双工模式的相关说明 3. 更正描述：LIRC 的±4%的误差温度限制在 25℃ 4. 更正描述：内建高频振荡器 HIRC 频率由 64M 更正为 32M；上电默认时钟频率由 $f_{HIRC}/2$ 更正为 $f_{HIRC}/1$ 5. 更正描述：Systick 选择 HIRC 作为时钟源时，输入时钟频率由 $f_{HIRC}/4$ 改为 $f_{HIRC}/2$ 6. 补充描述：IAP 操作小节和系统时钟源小节中添加《赛元 SC32 IAP 操作流程的规范》应用文档引用描述	2025.09.04
V1.0	正式版	2025.02.21
V0.1	初版	2022.07.07

25 声明

深圳市赛元微电子股份有限公司（以下简称赛元）保留随时对赛元产品、文档或服务进行变更、更正、增强、修改和改进的权利，恕不另行通知。赛元认为提供的信息是准确可信的。本文档信息于 2022 年 07 月开始使用。在实际进行生产设计时，请参阅各产品最新的数据手册等相关资料。